

UNIVERSIDAD DE



VALLADOLID

E.T.S.I. TELECOMUNICACIÓN

TRABAJO FIN DE GRADO

GRADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN

**Análisis y caracterización del circuito integrado LM13700.
Análisis, diseño y caracterización de una aplicación concreta.**

Autor:

Dña. Raquel Pereira Puerto

Tutor:

D. Luis Quintanilla Sierra

Valladolid, 3 de julio de 2019

TÍTULO: **Análisis y caracterización del circuito integrado LM13700. Análisis, diseño y caracterización de una aplicación concreta.**

AUTOR: **Dña. Raquel Pereira Puerto**

TUTOR: **D. Luis Quintanilla Sierra**

DEPARTAMENTO: **Departamento de Electricidad y Electrónica**

TRIBUNAL

PRESIDENTE: **Dña. Lourdes Enríquez Giraudo**

VOCAL: **Dña. Ruth Pinacho Gómez**

SECRETARIO: **D. Luis Quintanilla Sierra**

SUPLENTE 1: **D. Emiliano Rubio García**

SUPLENTE 2: **D. Héctor García García**

Resumen

En primer lugar, en este Trabajo Fin de Grado, se describe y analiza el Amplificador Operacional de Transconductancia (OTA), ya que es el bloque funcional principal del circuito integrado LM13700, que es el que se utiliza en este trabajo.

Seguidamente, se realiza una descripción y análisis exhaustivo de dicho circuito integrado LM13700, detallando su estructura interna y funcionamiento.

A continuación, se caracteriza experimentalmente uno de los OTA que incluye nuestro circuito integrado. Para ello, se implementa un circuito de caracterización en una placa de laboratorio.

Por último, se presenta, analiza, diseña e implementa una aplicación concreta basada en el circuito integrado LM13700: se trata de un circuito integrador no inversor.

Objetivos

El objetivo de este Trabajo Fin de Grado es el análisis y caracterización del circuito integrado LM13700, junto con el análisis, diseño y caracterización de una aplicación concreta.

En primer lugar, se describe y analiza en detalle la estructura interna del circuito integrado LM13700. A continuación, para caracterizar experimentalmente el OTA, se diseña un circuito de *test* adecuado siguiendo las especificaciones del fabricante. En concreto, se analiza el efecto de la variación de la transconductancia del OTA por medio de una corriente de control. También se estudia la respuesta en frecuencia del OTA en lazo abierto, obteniéndose su correspondiente diagrama de Bode.

Como aplicación se implementa un circuito integrador no inversor basado en el OTA considerado anteriormente.

Estructura

Este Trabajo Fin de Grado se estructura en cinco capítulos.

En el Capítulo 1 y a modo de introducción se describen generalidades de los circuitos integrados y de los Amplificadores Operacionales de Transconductancia (OTA).

El Capítulo 2 describe el circuito integrado LM13700 y analiza detalladamente su estructura interna.

En el Capítulo 3 se caracteriza experimentalmente uno de los OTA que incluye circuito integrado LM13700. Para llevarlo a cabo, se diseña un circuito de *test* y se implementa en una placa del laboratorio. La caracterización incluye dos aspectos. Primero, se estudia el efecto del cambio de la corriente de control sobre la transconductancia. Se seleccionan tres transconductancias, y se analiza la señal de salida correspondiente a un tono puro aplicado en la entrada, incluyendo su distorsión. Y segundo, se analiza la respuesta en frecuencia del OTA en lazo abierto, para lo cual se presenta su diagrama de Bode para una determinada transconductancia.

El Capítulo 4 se dedica a una aplicación concreta del circuito integrado LM13700: un circuito integrador no inversor. Se realiza su análisis, diseño e implementación.

Por último, en el Capítulo 5, se exponen una serie de conclusiones obtenidas como consecuencia de la realización de este Trabajo de Fin de Grado.

Índice general

Índice de figuras	9
Índice de tablas	11
Lista de acrónimos	12
Capítulo 1. Introducción	14
1.1. Descripción y análisis del OTA	15
1.2. Aplicación ventajosa de los OTA: “fully integrated continous time filters”	16
1.3. Circuito equivalente en pequeña señal completo	18
Capítulo 2. Descripción y análisis de la estructura interna del LM13700	20
2.1. Descripción de la estructura interna del circuito integrado	20
2.2. Análisis del circuito OTA	24
2.3. Fuente de corriente Wilson	27
2.4. Buffer de salida basado en el par Darlington	30
Capítulo 3. Caracterización experimental del OTA	37
3.1. Variación de la transconductancia del OTA por medio de la corriente de control I_{ABC}	40
3.2. Respuesta en frecuencia del OTA: diagrama de Bode	48
Capítulo 4. Aplicación: implementación de un integrador no inversor mediante un OTA	52
Capítulo 5. Conclusiones	58
Bibliografía	60
Apéndice A. Datasheet LM13700	62

Índice de figuras

Figura 1. OTA: (a) circuito equivalente, (b) modelo ideal

Figura 2. (a) Filtro g_m -C de segundo orden, (b) su equivalente RLC

Figura 3. Circuito equivalente en pequeña señal completo de un OTA

Figura 4. Estructura interna y esquema de conexiones del circuito integrado LM13700

Figura 5. Encapsulado LM13700M

Figura 6. Encapsulado LM13700N

Figura 7. Diagrama de bloques funcional de un solo OTA

Figura 8. Circuito de espejos de corriente de Wilson

Figura 9. Circuito de espejos de corriente de Wilson

Figura 10. (a) Configuración colector-común-emisor-común. (b) Configuración colector-común-colector-común

Figura 11. Representación del transistor compuesto para CC-CE y CC-CC.

Figura 12. Circuito equivalente en pequeña señal para CC-CE y CC-CC.

Figura 13. Representación de dos puertos, conexión CC-CE.

Figura 14. Configuración Darlington.

Figura 15. Circuito utilizado para la caracterización de uno de los OTAs disponibles en el circuito integrado LM13700.

Figura 16. Montaje del circuito para la caracterización del OTA y *pins* a utilizar.

Figura 17. Gráfica g_m vs. I_{ABC} .

Figura 18. Característica entrada-salida del circuito.

Figura 19. Señal de entrada de $f=1\text{kHz}$, 100mVpp para (a) g_{m1} (b) g_{m2} y (c) g_{m3}

Figura 20. FFT para las señales de la Figura 19.

Figura 21. Armónicos para transconductancia (a) g_{m1} , (b) g_{m2} , y (c) g_{m3} .

Figura 22. (a) Señal de salida recortada obtenida para la señal de entrada de 470mVpp y para una ganancia de tensión de $1.5 \cdot 10^4 \mu\text{mho}$ y (b) FFT de la señal de la Figura 22 (a)

Figura 23. Señales de entrada y salida para la frecuencia (a) 900Hz, (b) 1.5MHz, y (c) 2.5MHz

Figura 24. Evolución con la frecuencia de la magnitud de (a) la ganancia de tensión y (b) de la fase.

Figura 25. Esquema del circuito integrador inversor implementado mediante un opamp.

Figura 26. Esquema del circuito integrador no inversor, o Deboo, implementado mediante un opamp.

Figura 27. Esquema del circuito integrador no inversor implementado mediante un OTA.

Figura 28. Gráfica evolución de la ganancia teórica de tensión con la frecuencia

Figura 29. Señales de entrada y salida del circuito integrador no inversor implementado con un OTA. La frecuencia de las señales es de 13 Hz. A la izquierda, se utiliza una señal de entrada cuadrada y a la derecha una triangular.

Índice de tablas

Tabla 1. Funciones de los *pins* del circuito integrado LM13700

Tabla 2. Información de los encapsulados del circuito integrado LM13700

Tabla 3. Especificaciones eléctricas para el circuito integrado LM13700

Lista de acrónimos

CC	Corriente Continua
ETSIT	Escuela Técnica Superior de Ingenieros de Telecomunicación
FFT	<i>Fast Fourier Transform</i> , Transformada de Fourier
OTA	<i>Operational Transconductance Amplifier</i> , Amplificador Operacional de Transconductancia
PDIP	<i>Plastic Dual In-line Package</i>
SNR	<i>Signal-to-Noise Ratio</i> , Relación Señal/Ruido
SOIC	<i>Small-Outline Integrated Circuit</i>
THD	<i>Total Harmonic Distortion</i> , Distorsión Armónica Total
VCA	<i>Voltage Controlled Amplifier</i> , Amplificador Controlado por Tensión

Capítulo 1 Introducción

A lo largo de buena parte del siglo XX, los circuitos electrónicos se implementaban mediante componentes discretos, y para su conexión eran necesarios cables o pistas conductoras impresas en placas de circuito impreso.

Desde el último tercio del siglo XX los circuitos integrados, que utilizan como sustrato un material semiconductor, incluyen la combinación de componentes activos (transistores: de efecto de campo, bipolares, ...) y pasivos (resistencias, condensadores, bobinas, transformadores) interconectados entre sí por medio de conductores metálicos (pistas).

Una característica y ventaja significativa que aporta la tecnología de circuitos integrados es la posibilidad del escalado de los transistores. La migración hacia tecnologías más finas (siguiendo, aproximadamente en la actualidad, la conocida ley de Moore: la tecnología de 22nm está actualmente en producción) permite aumentar la densidad de integración de acuerdo con la “regla de oro” del diseño de circuitos integrados: la economía de área.

Desde el punto de vista de la tecnología, los circuitos integrados se clasifican de acuerdo con los transistores que incluyen: bipolares y de efecto de campo (fundamentalmente, MOSFETs; la tecnología CMOS, donde se dispone simultáneamente de transistores MOSFET de canal n y p es, con mucho, la dominante). También hay disponibles tecnologías que incluyen ambos tipos de transistores, como la tecnología BiCMOS.

Desde el punto de vista de la señal procesada, los circuitos se clasifican en circuitos integrados analógicos y digitales. En la actualidad, son muy habituales e importantes los circuitos integrados mixtos que incluyen en el mismo chip bloques funcionales de tipo analógico y digital. Un ejemplo significativo son los sistemas

electrónicos para comunicaciones, los *transceivers*, que incluyen tanto el receptor como el emisor.

Las ventajas, con vistas a una producción en masa, que presentan los circuitos integrados son:

- no hay errores de interconexión
- pequeñas diferencias de temperatura entre las partes de un circuito
- se pueden utilizar abundantemente los transistores, al ser más económicos que los elementos pasivos
- se consigue economizar en los costes de fabricación y en los elementos de interconexión de un sistema electrónico

Las limitaciones de los circuitos integrados incluyen aspectos tanto económicos como físicos; algunos de estos últimos son la disipación de potencia, capacidades parásitas, la densidad de integración o los límites en los propios componentes de los circuitos. No obstante, según avanza y mejora la tecnología, se busca que estas limitaciones se vayan atenuando.

El circuito integrado que se va a utilizar en este Trabajo incluye dos amplificadores operacionales de transconductancia independientes, por lo cual es conveniente describir este bloque funcional.

1.1. Descripción y análisis del OTA

Un amplificador operacional de transconductancia (OTA) es un amplificador de entrada en tensión y salida en corriente. Para evitar que la carga afecte tanto a la entrada como a la salida, un OTA debe tener $z_d = z_o = \infty$.

La Figura 1 corresponde al circuito equivalente en pequeña señal de un OTA ideal.

$$i_o = g_m v_D = g_m (v_P - v_N)$$

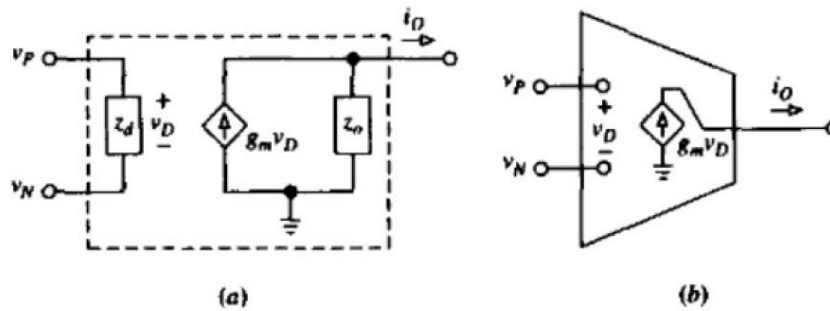


Figura 1. OTA: (a) circuito equivalente, (b) modelo ideal

En su forma más simple, un OTA consiste en un par de transistores diferenciales con una carga de espejo de corriente. El OTA es un dispositivo intrínsecamente rápido, puesto que se puede implementar con una sola etapa y opera según el principio de procesamiento de corrientes en lugar de voltajes. Además, puesto que la g_m se puede sintonizar cambiando la corriente de polarización del par de transistores diferenciales, los OTA son adecuados para funciones electrónicamente programables.

1.2. Aplicación ventajosa de los OTA: “fully integrated continuous time filters”

Una aplicación muy habitual de los OTA es la realización de filtros de tiempo continuo totalmente integrados, donde los OTA surgen como alternativas viables a los amplificadores operacionales tradicionales. Los filtros basados en OTA se conocen como filtros g_m -C ya que usan OTA y condensadores, pero ni resistencias ni inductores. En la Figura 2 se muestra un ejemplo popular de filtro g_m -C.

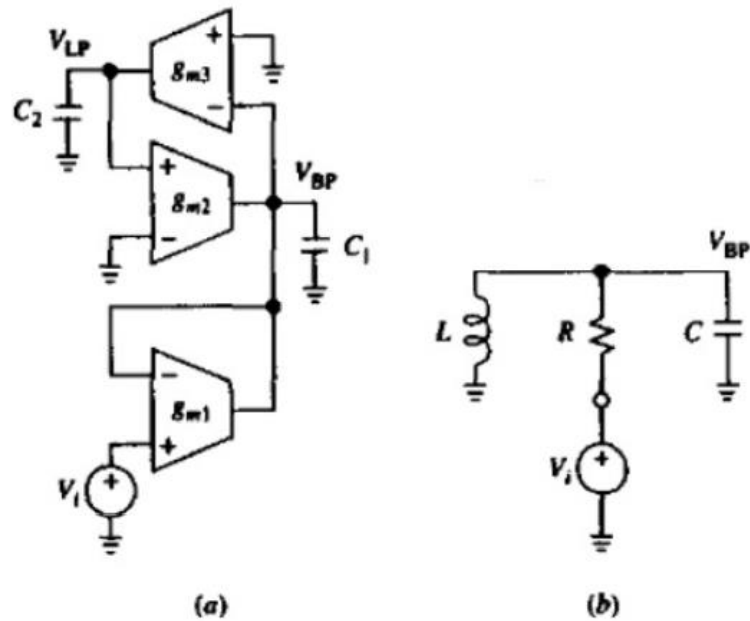


Figura 2. (a) Filtro g_m -C de segundo orden, (b) su equivalente RLC

Analizando el circuito de la Figura 2 (a), se obtienen las tres ecuaciones siguientes:

$$I_1 = g_{m1}(V_i - V_{BP}) \quad I_2 = g_{m2}V_{LP} \quad I_3 = -g_{m3}V_{BP}$$

Aplicando ahora la ley de Ohm:

$$V_{LP} = \left(\frac{1}{sC_2}\right)I_3 \quad V_{BP} = \left(\frac{1}{sC_1}\right)(I_1 + I_2)$$

Combinando estas ecuaciones, se obtiene:

$$\frac{V_{BP}}{V_i} = \frac{\frac{sC_2g_{m1}}{g_{m2}g_{m3}}}{\frac{s^2C_1C_2}{g_{m2}g_{m3}} + \frac{sC_2g_{m1}}{g_{m2}g_{m3}} + 1}$$

Se puede apreciar que esta función de transferencia es la misma que la del equivalente de RLC de la Figura 2 (b), siempre que $C = C_1$, $R = 1/g_{m1}$ y $L = C_2/g_{m2}g_{m3}$. También se ve que g_{m1} simula una resistencia, mientras que la combinación g_{m2} - g_{m3} - C_2 simula una inductancia. Además, el circuito proporciona V_{BP} y V_{LP} simultáneamente, una característica que no está disponible en su contraparte RLC. Aún más importante es que podemos ajustar automáticamente f_0 variando g_{m2} y g_{m3} , y afinar Q variando g_{m1} .

1.3. Circuito equivalente en pequeña señal completo

La Figura 3 muestra el circuito equivalente en pequeña señal completo del amplificador OTA.

Presenta una resistencia de entrada, R_i , que en circuitos basados en una tecnología MOSFET puede ser extremadamente grande, pero en los circuitos bipolares es de unas decenas de miles de ohmios. Por su lado, la resistencia de salida, R_o , se mueve en el rango de las decenas a varios cientos de miles de ohmios.

En estructuras bipolares de OTA, la capacidad de entrada, C_i , se deriva de los efectos capacitivos asociados a las capacidades inherentes de uniones pn polarizadas en directa (capacidad de difusión) o en inversa (capacidad de vaciamiento), fundamentalmente de la unión base-emisor. En implementaciones basadas en MOSFET, la capacidad puerta-fuente juega un papel importante. La capacidad de salida, C_o , suele ser dominante en topologías fuente común en circuitos basados en MOSFET. Está determinada, principalmente, por la capacidad del drenador y es, generalmente, del orden de las decenas a unos pocos cientos de femptofaradios. En los circuitos bipolares, C_o es la capacidad del colector.

Finalmente, C_f representa la capacidad de realimentación entre los puertos de entrada y salida de un OTA. C_f es, generalmente, del orden de unos pocos femptofaradios.

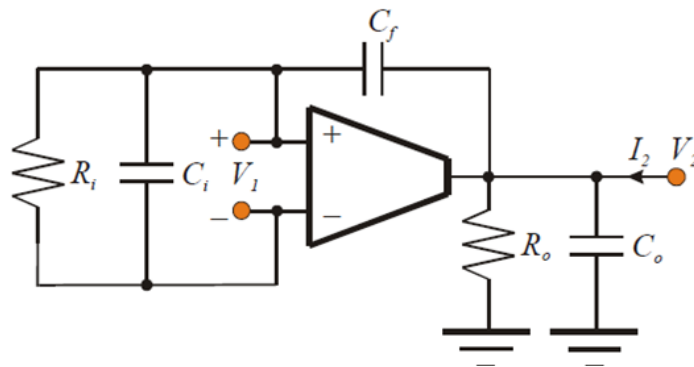


Figura 3. Circuito equivalente en pequeña señal completo de un OTA

Tal como se ve en esta figura, este circuito integrado incluye dos amplificadores de transconductancia (OTA), cada uno de ellos con entradas diferenciales y una salida *single-ended*. Los dos amplificadores comparten alimentaciones, pero operan de manera independiente. Para reducir la distorsión, se incluyen diodos de linealización en las entradas, permitiendo además niveles de entrada más altos. Se proporcionan *buffers* de alta impedancia (con topología Darlington) especialmente diseñados para complementar el rango dinámico de los amplificadores. Los *buffers* de salida tienen corrientes de polarización de entrada (y por lo tanto sus niveles de continua en la salida) independientes de la corriente de control de la transconductancia (corriente apreciable en el *pin* 1), lo que supone un rendimiento elevado en aplicaciones de audio.

En la Tabla 1 se identifica la función de cada uno de los *pins*.

PIN		I/O	DESCRIPTION
NAME	NO.		
Amp bias input	1, 16	A	Current bias input
Buffer input	7, 10	A	Buffer amplifier input
Buffer output	8, 9	A	Buffer amplifier output
Diode bias	2, 15	A	Linearizing diode bias input
Input+	3, 14	A	Positive input
Input-	4, 13	A	Negative input
Output	5, 12	A	Unbuffered output
V+	11	P	Positive power supply
V-	6	P	Negative power supply

Tabla 1. Funciones de los *pins* del circuito integrado LM13700

En cuanto a la fuente de alimentación, el LM13700 puede funcionar con alimentación monopolar o bipolar. Según la configuración de la fuente de alimentación, los valores máximos y mínimos de dicha alimentación se pueden consultar en la Tabla 2.

	MIN	MAX	UNIT
V+ (single-supply configuration)	9.5	32	V
V+ (dual-supply configuration)	4.75	16	V
V- (dual-supply configuration)	-16	-4.75	V

Tabla 2. Funciones de los *pins* del circuito integrado LM13700

Presenta una serie de características interesantes:

- g_m ajustable en torno a 6 décadas
- Excelente linealidad de g_m
- Excelente *matching* entre amplificadores
- Diodos de linealización para reducción de la distorsión de salida
- *Buffers* de alta impedancia
- Alta SNR de salida

Por otro lado, las aplicaciones de este circuito integrado son numerosas. Entre ellas destacan:

- Amplificadores controlados por corriente
- Amplificadores de audio estéreo
- Impedancias controladas por corriente
- Filtros controlados por corriente
- Osciladores de corriente controlada
- Multiplexores
- Temporizadores
- Circuitos de muestreo y retención

El circuito integrado LM13700 está comercialmente disponible en dos encapsulados. El primer encapsulado, el dispositivo LM13700M, es de tipo SOIC (*Small-Outline Integrated Circuit*) y se caracteriza por sus patillas dobladas de forma plana (Figura 5). El segundo encapsulado, el dispositivo LM13700N, es de tipo PDIP (*Plastic Dual In-line Package*) y se caracteriza por ser un encapsulado de inserción, en el que sus patillas atraviesan la placa del circuito impreso (Figura 6). Ambos están recomendados para nuevos diseños, y poseen 16 *pins* y un rango de temperaturas entre 0°C y 70°C. La Tabla 3 incluye información relativa a los distintos encapsulados disponibles.

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Device Marking (4/5)	Op Temp (°C)
LM13700M/NOPB	ACTIVE	SOIC	D	16	48	LM13700M	0 to 70
LM13700MX/NOPB	ACTIVE	SOIC	D	16	2500	LM13700M	0 to 70
LM13700N/NOPB	ACTIVE	PDIP	NFG	16	25	LM13700N	0 to 70

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LM13700	SOIC (16)	3.91 mm × 9.90 mm
	PDIP (16)	6.35 mm × 19.304 mm

Tabla 3. Información de los encapsulados del circuito integrado LM13700



Figura 5. Encapsulado LM13700M



Figura 6. Encapsulado LM13700N

Para este Trabajo se utiliza el encapsulado LM13700N para insertar fácilmente el circuito integrado en las placas de prueba del laboratorio.

En cuanto a las características eléctricas, consideramos las especificaciones siguientes aplicadas a $V_{\text{SUPPLY}} = \pm 15\text{V}$, $T_A = 25^\circ\text{C}$, corriente de polarización del amplificador ($I_{\text{ABC}} = 500\mu\text{A}$, *pin*s 2 y 15 abiertos).

Las entradas a los buffers están conectadas a tierra y las salidas están abiertas. Dichas características se pueden apreciar en la siguiente tabla:

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Input offset voltage (V_{OS})	Over specified temperature range		0.4	4	mV
	$I_{ABC} = 5 \mu A$		0.3	4	
V_{OS} including diodes	Diode bias current (I_D) = 500 μA		0.5	5	mV
Input offset change	$5 \mu A \leq I_{ABC} \leq 500 \mu A$		0.1	3	mV
Input offset current			0.1	0.6	μA
Input bias current			0.4	5	μA
	Over specified temperature range		1	8	
Forward transconductance (g_m)		6700	9600	13000	μS
	Over specified temperature range	5400			
g_m tracking			0.3		dB
Peak output current	$R_L = 0, I_{ABC} = 5 \mu A$		5		μA
	$R_L = 0, I_{ABC} = 500 \mu A$	350	500	650	
	$R_L = 0, \text{Over Specified Temp Range}$	300			
Supply current	$I_{ABC} = 500 \mu A$, both channels		2.6		mA
CMRR		80	110		dB
Common-mode range		± 12	± 13.5		V
Crosstalk	Referred to input ⁽¹⁾ 20 Hz < f < 20 kHz		100		dB
Differential input current	$I_{ABC} = 0$, input = ± 4 V		0.02	100	nA
Leakage current	$I_{ABC} = 0$ (refer to test circuit)		0.2	100	nA
Input resistance		10	26		k Ω
Open-loop bandwidth			2		MHz
Slew rate	Unity gain compensated		50		V/ μs
Buffer input current	See ⁽¹⁾		0.5	2	μA
Peak buffer output voltage	See ⁽¹⁾	10			V
PEAK OUTPUT VOLTAGE					
Positive	$R_L = \infty, 5 \mu A \leq I_{ABC} \leq 500 \mu A$	12	14.2		V
Negative	$R_L = \infty, 5 \mu A \leq I_{ABC} \leq 500 \mu A$	-12	-14.4		V
V_{OS} SENSITIVITY					
Positive	$\Delta V_{OS}/\Delta V^+$		20	150	$\mu V/V$
Negative	$\Delta V_{OS}/\Delta V^-$		20	150	$\mu V/V$

Tabla 4. Especificaciones eléctricas para el circuito integrado LM13700

2.2. Análisis del circuito OTA

Como ya se ha mencionado, el circuito integrado LM13700 incluye dos amplificadores de transconductancia idénticos. El diagrama de bloques funcional de un solo OTA se contempla en la Figura 7.

Antes de nada, se identifican los bloques funcionales de que consta el circuito de la Figura 7.

- i) Los transistores Q_1 y Q_2 con el diodo D_1 se utilizan para implementar un espejo de corriente formando una fuente de corriente Wilson, que se explica más adelante. Este tipo de fuente se repite hasta cuatro veces en la estructura interna del OTA.

- ii) Los diodos D_2 y D_3 son diodos de linealización, que implementan un bloque de pre-distorsión para compensar el comportamiento no lineal, sino exponencial, de acuerdo con el modelo Ebers-Moll de los BJT's.
- iii) El par de transistores diferenciales Q_4 y Q_5 forman una etapa de transconductancia en la entrada.
- iv) Los transistores Q_{12} y Q_{13} implementan el buffer de salida basado en el par Darlington, que también se explica más adelante.

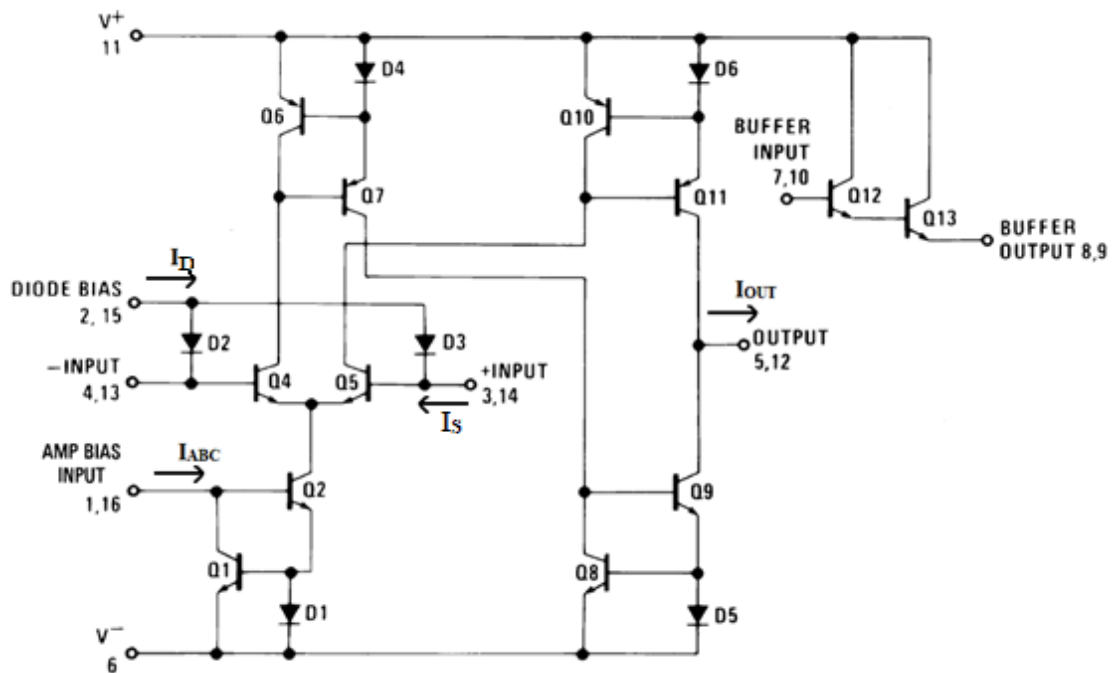


Figura 7. Diagrama de bloques funcional de un solo OTA

Se analiza, a continuación, dicho circuito. Cabe destacar que todos los diodos están operando en la zona de conducción.

El par de transistores diferenciales Q_4 y Q_5 , como ya se ha indicado, forman una etapa de transconductancia en la que la relación de sus corrientes de colector se define por el voltaje diferencial de entrada diferencial de acuerdo con la función de transferencia:

$$V_{IN} = \frac{kT}{q} \ln \frac{I_5}{I_4}$$

donde V_{IN} es la tensión de entrada diferencial, kT/q es la tensión térmica (aproximadamente 26mV a 25°C) e I_5 e I_4 son las corrientes de colector de los transistores Q_5 y Q_4 , respectivamente.

Con la excepción de Q_{12} y Q_{13} , todos los transistores y diodos son idénticos en tamaño. Como se ha mencionado anteriormente, los transistores Q_1 y Q_2 con el diodo D_1 forman un espejo de corriente, lo que obliga a la suma de las corrientes I_4 e I_5 a ser igual a I_{ABC} :

$$I_4 + I_5 = I_{ABC}$$

donde I_{ABC} es la corriente de polarización del amplificador aplicada al *pin* de ganancia.

Para pequeños voltajes de entrada diferencial, la relación de I_4 e I_5 se acerca a la unidad y la serie de Taylor de la función logaritmo neperiano se aproxima como:

$$\frac{kT}{q} \ln \frac{I_5}{I_4} \approx \frac{kT}{q} \frac{I_5 - I_4}{I_4}$$

$$I_4 \approx I_5 \approx \frac{I_{ABC}}{2}$$

$$V_{IN} \left[\frac{I_{ABC} q}{2kT} \right] = I_5 - I_4$$

Las corrientes de colector I_4 e I_5 no son muy útiles por sí mismas. En su lugar, utilizamos la corriente diferencia ($I_5 - I_4$). Los transistores y diodos restantes, Q_6 y Q_7 con D_4 , Q_8 y Q_9 con D_5 , y Q_{10} y Q_{11} con D_6 , forman tres espejos de corriente que producen una corriente de salida igual a I_5 menos I_4 , por lo tanto:

$$V_{IN} \left[\frac{I_{ABC} q}{2kT} \right] = I_{OUT}$$

donde el término entre paréntesis es la transconductancia del amplificador y es proporcional a I_{ABC} .

Por otro lado, para tensiones diferenciales superiores a unos pocos milivoltios, la ecuación derivada de la aproximación bajo la suposición de pequeños voltajes de entrada

diferencial se vuelve menos válida y la transconductancia se vuelve cada vez más no lineal. Por conveniencia, se supone que los diodos están polarizados en directa por medio de las fuentes de corriente y que la señal de entrada corresponde a la corriente I_S . Como la suma de I_4 e I_5 es I_{ABC} y la diferencia es I_{OUT} , las corrientes I_4 e I_5 se escriben de la siguiente manera:

$$I_4 = \frac{I_{ABC}}{2} - \frac{I_{OUT}}{2}, \quad I_5 = \frac{I_{ABC}}{2} + \frac{I_{OUT}}{2}$$

Dado que los diodos y los transistores de entrada tienen geometrías idénticas y están sujetos a voltajes y temperaturas similares, lo siguiente es cierto:

$$\frac{kT}{q} \ln \frac{\frac{I_D}{2} + I_S}{\frac{I_D}{2} - I_S} = \frac{kT}{q} \ln \frac{\frac{I_D}{2} + \frac{I_{OUT}}{2}}{\frac{I_D}{2} - \frac{I_{OUT}}{2}}$$

Donde, despejando, queda:

$$I_{OUT} = I_S \left(\frac{2I_{ABC}}{I_D} \right) \quad \text{para} \quad |I_S| < \frac{I_D}{2}$$

Para llegar a la ecuación anterior no se han realizado aproximaciones y no hay términos dependientes de la temperatura. Las limitaciones son que la corriente de la señal no excede $I_D/2$ y que los diodos están polarizados con las corrientes. En la práctica, la sustitución de las fuentes actuales por resistencias generará errores insignificantes.

Se describen, a continuación, dos bloques funcionales que incluye el OTA: la fuente de corriente Wilson y el buffer de salida basado en un par Darlington.

2.3. Fuente de corriente Wilson

Para comprender mejor los espejos de corriente que componen el diagrama de bloques funcional de un OTA del circuito integrado LM13700, se estudia el caso particular de los espejos de corriente de Wilson. A grandes rasgos, el circuito resultante

es una modificación simple del espejo bipolar básico, en la que se reduce la dependencia con β y se aumenta la resistencia de salida.

El análisis para determinar el efecto de β en la relación de transferencia de corriente se muestra en la Figura 8.

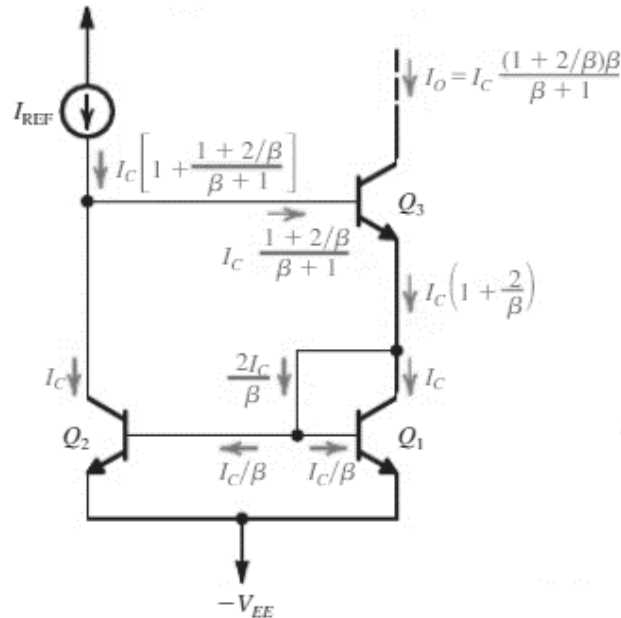


Figura 8. Espejo de corriente de Wilson

Analizando este circuito, se puede escribir:

$$\begin{aligned} \frac{I_0}{I_{REF}} &= \frac{I_C \left(1 + \frac{2}{\beta}\right) \beta / (\beta + 1)}{I_C \left[1 + \left(1 + \frac{2}{\beta}\right) / (\beta + 1)\right]} \\ &= \frac{\beta + 2}{\beta + 1 + \frac{\beta + 2}{\beta}} = \frac{\beta + 2}{\beta + 2 + \frac{2}{\beta}} \\ &= \frac{1}{1 + \frac{2}{\beta(\beta + 2)}} \\ &\approx \frac{1}{1 + \frac{2}{\beta^2}} \end{aligned}$$

En este caso, la dependencia de la corriente de salida del espejo, I_0 , con la ganancia de corriente de los transistores, β , se ha reducido considerablemente con respecto al espejo de corriente simple.

Para determinar la resistencia de salida del espejo Wilson, establecemos $I_{REF} = 0$ y aplicamos el voltaje de prueba v_x al nodo de salida, como se muestra en la Figura 9. El propósito es determinar la corriente i_x y por tanto R_o , puesto que $R_o = v_x/i_x$

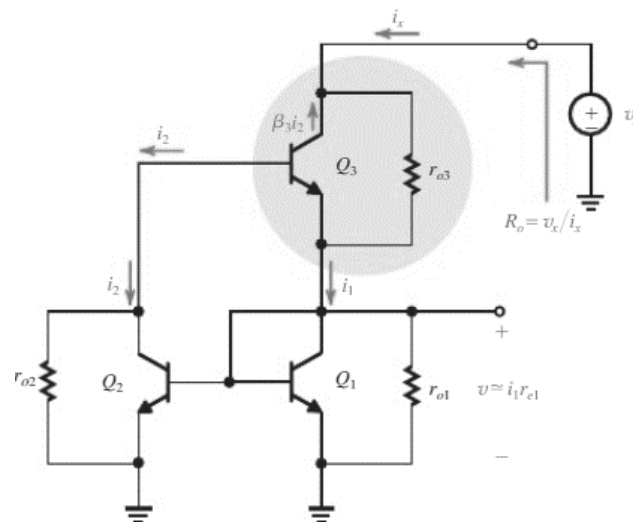


Figura 9. Espejo de corriente de Wilson: circuito de test para la obtención de la resistencia de salida de la fuente de corriente.

A la vista de esta figura, se aprecia que el transistor Q_3 tiene una entrada de corriente i_x y dos corrientes de salida i_1 e i_2 . Así:

$$i_1 + i_2 = i_x$$

Además, el espejo de corriente Q_1 - Q_2 obliga a i_2 a ser aproximadamente igual a i_1 . Con lo cual:

$$i_2 \approx i_1 = i_x/2$$

La corriente i_2 fluye hacia la base de Q_3 y da lugar a una corriente de colector $\beta_3 i_2$ en la dirección indicada. La corriente a través de r_{o3} se define, entonces, como:

$$i_x + \beta_3 i_2 = i_x + \beta_3 \left(\frac{i_x}{2} \right) = i_x \left(\frac{\beta_3}{2} + 1 \right)$$

Finalmente, se puede expresar el voltaje entre el colector de Q_3 y tierra como la suma de la caída de voltaje en r_{o3} y la tensión en Q_1 :

$$\begin{aligned} v_x &= i_x \left(\frac{\beta_3}{2} + 1 \right) r_{o3} + i_1 r_{e1} \\ &= i_x \left(\frac{\beta_3}{2} + 1 \right) r_{o3} + \left(\frac{i_x}{2} \right) r_{e1} \end{aligned}$$

Puesto que $r_o \gg r_e$ y $\beta_3 \gg 2$

$$v_x \approx i_x \left(\frac{\beta_3}{2} \right) r_{o3}$$

Y, entonces,

$$R_o = \beta_3 r_{o3} / 2$$

Por lo tanto, el espejo de corriente de Wilson tiene una resistencia de salida $\beta_3/2$ veces mayor que la del Q_3 solo. Esto es el resultado de la realimentación negativa de la corriente de colector de Q_2 (i_2) a la base de Q_3 . El factor $1/2$ se debe a que solo la mitad de i_x se refleja en la base de Q_3 .

2.4. Buffer de salida basado en el par Darlington

Para comprender mejor el buffer de salida del circuito integrado LM13700 se estudian las configuraciones de colector-común-emisor-común (CC-CE), colector-común-colector-común (CC-CC) y Darlington. Estas tres configuraciones están estrechamente relacionadas, puesto que incorporan un transistor adicional que aumenta la ganancia de corriente y la resistencia de entrada del transistor bipolar básico.

La configuración del colector-común-emisor-común se muestra en la Figura 10a, y la configuración del colector-común-colector-común se ilustra en la Figura 10b. La fuente de corriente de polarización I_{BIAS} establece la polarización del transistor emisor-seguidor Q_1 ; esta fuente de corriente puede estar ausente en algunos casos o puede ser implementada por una simple resistencia. En ambas configuraciones, el efecto del transistor Q_1 es el aumento de la ganancia de corriente a través de la etapa y de la resistencia de entrada.

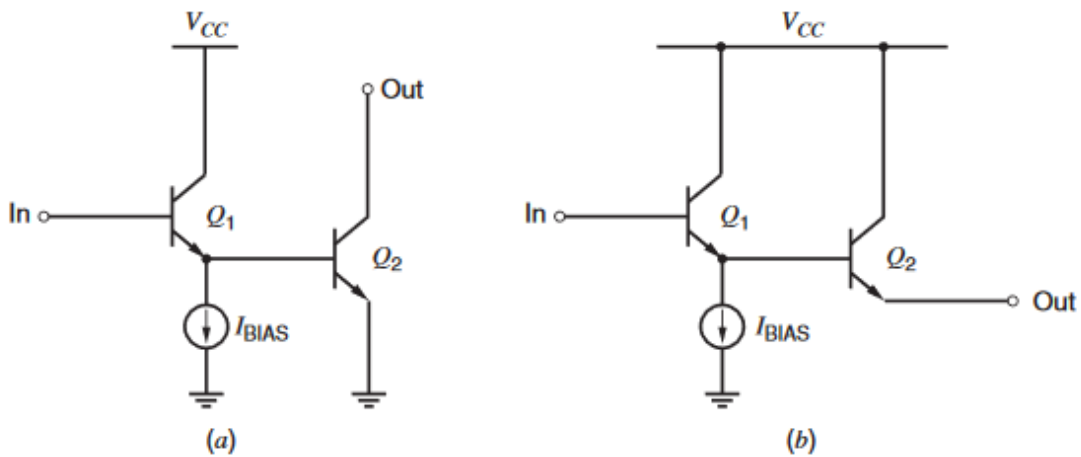


Figura 10. (a) Configuración colector-común-emisor-común. (b) Configuración colector-común-colector-común

Para el análisis de circuitos de pequeña señal y baja frecuencia, los dos transistores Q_1 y Q_2 se pueden considerar como un solo transistor compuesto, como se ilustra en la Figura 11.

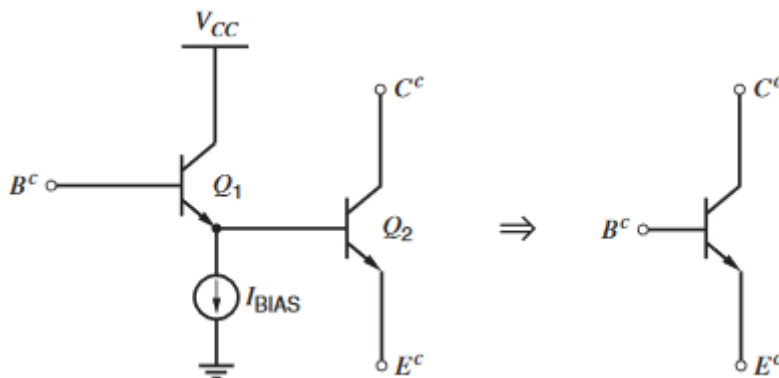


Figura 11. Representación del transistor compuesto para CC-CE y CC-CC.

El circuito equivalente en pequeña señal para este dispositivo compuesto se muestra en la Figura 12, incluyendo la resistencia de salida de Q_2 . Ahora se calculan los valores efectivos de los parámetros del circuito equivalente en pequeña señal del dispositivo compuesto, designando los parámetros compuestos, así como las tensiones y corrientes terminales del dispositivo compuesto, con un superíndice c. Para los cálculos, se supone β_0 es constante.

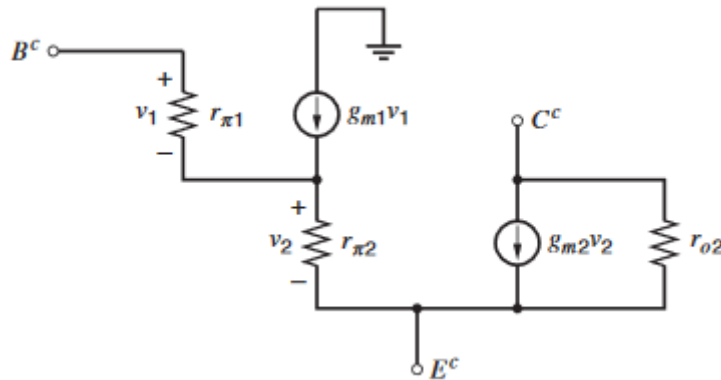


Figura 12. Circuito equivalente en pequeña señal para CC-CE y CC-CC.

El valor efectivo de r_{π} , r_{π}^c , es la resistencia observada al mirar la base compuesta, B^c , con el emisor compuesto, E^c , a tierra. En la Figura 12 vemos que la resistencia de la base de Q_2 con E^c a tierra es $r_{\pi 2}$. Entonces, asumiendo que $r_{o2} \rightarrow \infty$ tenemos:

$$r_{\pi}^c = r_{\pi 1} + (\beta_0 + 1) r_{\pi 2}$$

La transconductancia efectiva de la configuración g_m^c es el cambio en la corriente de colector de Q_2 , i_c^c , para un cambio de unidad en v_{be}^c con C^c y E^c a tierra. Para calcular esta transconductancia, primero encontramos el cambio en v_2 que ocurre para un cambio de unidad en v_{be}^c :

$$\frac{v_2}{v_{be}^c} = \frac{1}{1 + \left(\frac{r_{\pi 1}}{(\beta_0 + 1) r_{\pi 2}} \right)}$$

Además,

$$i_c^c = g_m^c v_{be}^c = g_{m2} v_2 = \frac{g_{m2} v_{be}^c}{1 + \left(\frac{r_{\pi 1}}{(\beta_0 + 1) r_{\pi 2}} \right)}$$

Entonces,

$$g_m^c = \frac{i_c^c}{v_{be}^c} = \frac{g_{m2}}{1 + \left(\frac{r_{\pi 1}}{(\beta_0 + 1) r_{\pi 2}} \right)}$$

En el caso en el que la fuente de corriente de polarización I_{BIAS} es cero, la corriente del emisor de Q_1 es igual a la corriente de base de Q_2 . Por lo tanto, la relación de $r_{\pi 1}$ a $r_{\pi 2}$ es $(\beta_0 + 1)$, y la última ecuación se reduce a

$$g_m^c = \frac{g_{m2}}{2}$$

La ganancia de corriente efectiva, β^c , es

$$\beta^c = \frac{i_c^c}{i_b^c} = \frac{i_{c2}}{i_{b1}}$$

La corriente del emisor de Q_1 viene dada por

$$i_{e1} = (\beta_0 + 1) i_{b1}$$

Puesto que $i_{e1} = i_{b2}$,

$$i_{c2} = i_c^c = \beta_0 i_{b2} = \beta_0 (\beta_0 + 1) i_{b1} = \beta_0 (\beta_0 + 1) i_b^c$$

Por lo tanto,

$$\beta^c = \beta_0 (\beta_0 + 1)$$

Esta ecuación muestra que la ganancia de corriente del transistor compuesto es aproximadamente igual a β_0^2 . Esta es una de las principales ventajas del uso de los buffers de salida en configuración Darlington: proporcionar una corriente elevada en la salida adecuada para obtener niveles elevados de potencia (en aplicaciones de audio, por ejemplo).

Además, mirando la Figura 12, se tiene

$$r_o^c = r_{o2}$$

El equivalente de la red de dos puertos de señal pequeña para la conexión CC-CE se muestra en la Figura 13. Este equivalente de pequeña señal se puede usar para representar la operación de pequeña señal del dispositivo compuesto.

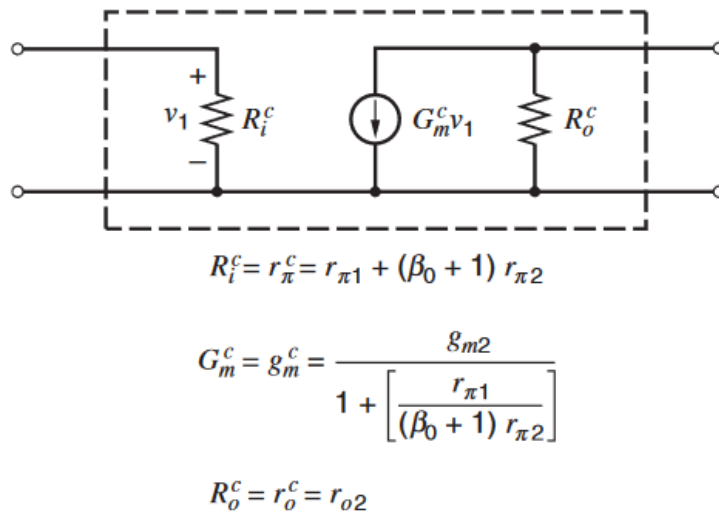


Figura 13. Representación de dos puertos, conexión CC-CE.

La configuración Darlington, ilustrada en la Figura 14, es un dispositivo compuesto de dos transistores en el que los colectores están unidos y el emisor del primer llega a la base del segundo, lo que resulta en un transistor compuesto de tres terminales que se puede usar en lugar de un solo transistor en sus configuraciones básicas. Cuando se usa como seguidor de emisor, el dispositivo corresponde a la configuración CC-CC ya descrita. Cuando se usa como un amplificador de emisor común, se trata básicamente de la conexión CC-CE, con la diferencia de que el colector de Q_1 está conectado a la salida en vez de a la fuente de alimentación.

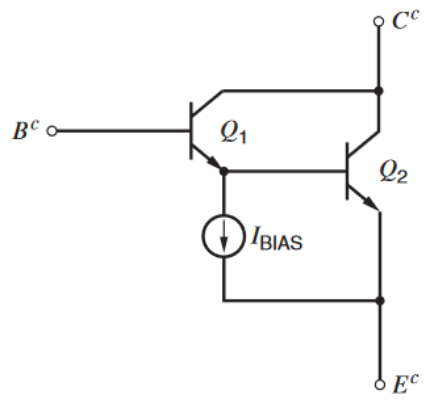


Figura 14. Configuración Darlington.

Capítulo 3 Caracterización experimental del OTA

En este Capítulo se realiza la caracterización experimental de unos de los dispositivos OTA disponibles en el circuito integrado LM13700. Para ello, se utiliza a el circuito de *test* que aparece en la Figura 15. En el caso de estudio, la salida ha sido tomada sobre la resistencia de carga de 5k Ω ; por consiguiente, no se lleva a cabo ninguna caracterización del buffer de salida.

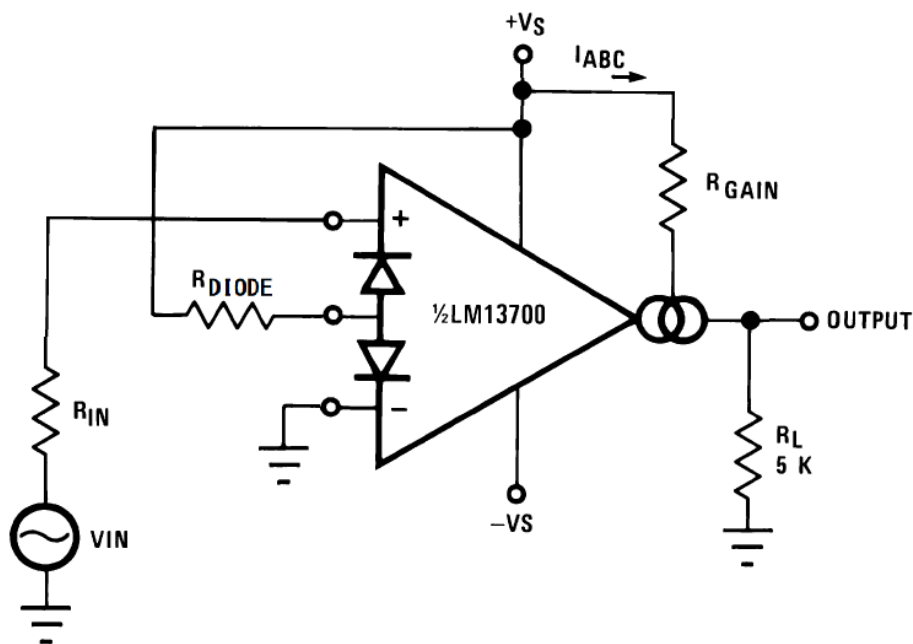


Figura 15. Circuito de *test* utilizado para la caracterización de uno de los OTAs disponibles en el circuito integrado LM13700.

El fabricante proporciona las siguientes indicaciones para facilitar el diseño del circuito (utilizando como tensión de alimentación simétrica $\pm 15V$):

1. Asumiendo que la tensión de entrada está montada sobre un nivel de continua de 0V, y que los diodos de predistorsión están polarizados en directa, la tensión sobre la resistencia de polarización de los diodos, R_{DIODE} , es de 14.3V. El fabricante recomienda que por los diodos circule una corriente de 1 mA; por tanto, la resistencia correspondiente vale: $R_{DIODE} = 14.3V/1mA = 14.3k\Omega$. No obstante, manualmente se modula este valor en torno a 12k Ω para obtener la mayor simetría posible de la forma de onda de la señal de salida sobre su nivel de continua.
2. A continuación, se establece la I_{ABC} que permite el control de la transconductancia. En los *pines* de entrada de polarización (*pines* 1 o 16), se satisface que su caída de tensión está dada por $2 \cdot (V_{BE}) + V_-$. En el caso a estudiar, este valor corresponde a -13.6V. Se especifica un valor máximo para la corriente de control de 1 mA, por lo que la resistencia mínima para el control de la ganancia vale 28.6k Ω cuando se elige (por simplicidad) como tensión de control de la ganancia +15V. Hemos utilizado 5k Ω como valor estándar en la Figura 15.

Teniendo en cuenta todo lo anterior, se procede al montaje del circuito de *test* sobre una placa de circuito impreso. El resultado de dicho montaje, así como los *pines* que se van a utilizar en dicha caracterización, se aprecian en la Figura 16.

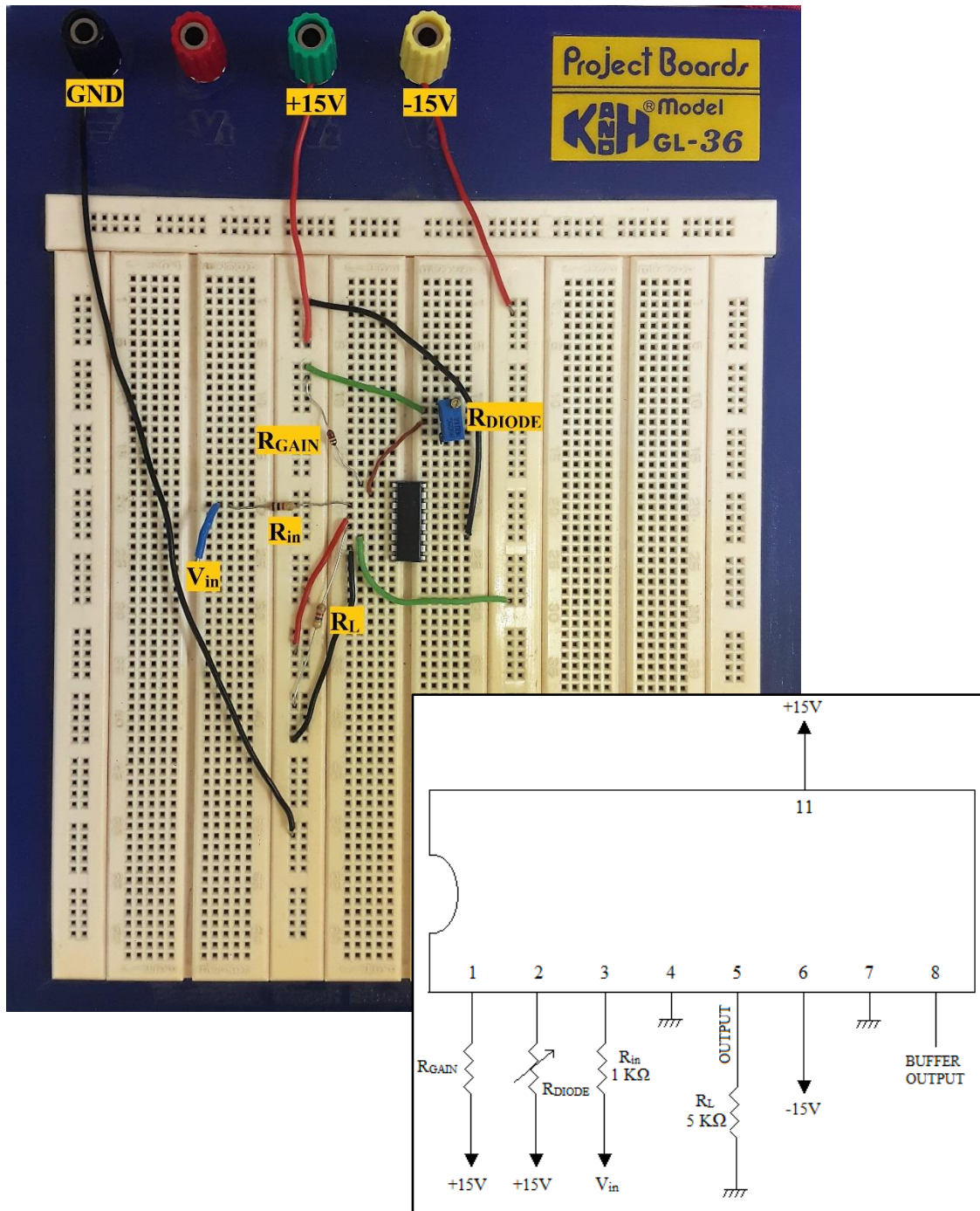


Figura 16. Montaje del circuito para la caracterización del OTA y *pins* a utilizar.

Los componentes utilizados para esta caracterización, así como sus conexiones con los *pins* del circuito integrado LM13700 son:

- una resistencia de entrada, R_{in} , de $1\text{ k}\Omega$, conectada entre V_{in} y el *pin* 3

- tres resistencias, R_{GAIN} , con diferentes valores para modificar la transconductancia del OTA, que se conecta entre la alimentación positiva y el *pin* 1
- una resistencia variable, R_{DIODE} , fijada al valor de $12k\Omega$, conectada entre la alimentación positiva y el *pin* 2
- una resistencia de carga, R_L , de $5k\Omega$, conectada entre tierra y el *pin* 5

Como método operativo, siempre se miden tensiones, nunca corrientes, pues ello supone abrir el circuito para incluir el amperímetro.

3.1. Variación de la transconductancia del OTA por medio de la corriente de control I_{ABC}

El *datasheet* del circuito integrado LM13700 proporciona la dependencia de la transconductancia del OTA en función de la corriente de control, I_{ABC} (Figura 17).

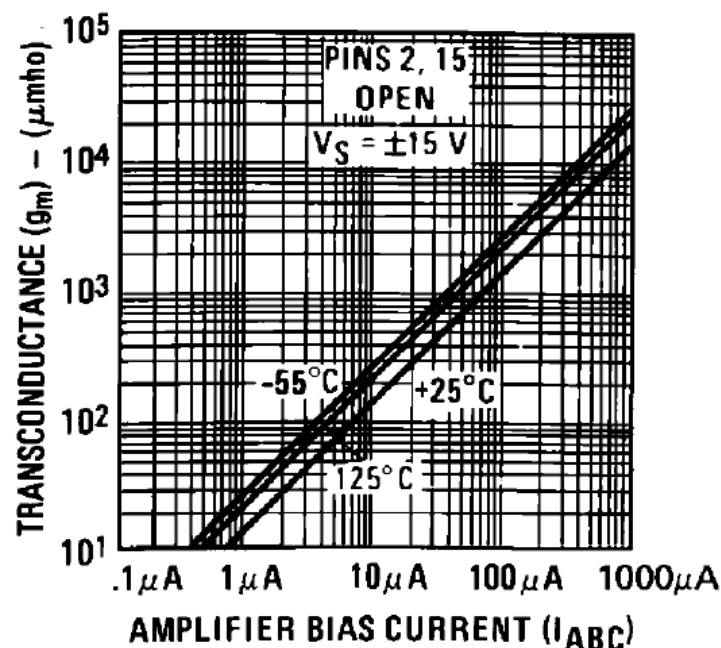


Figura 17. Dependencia de la transconductancia del OTA con la corriente de control.

En la caracterización, vamos a escoger tres valores distintos de resistencias con las que fijar el valor de esa corriente de control: $39k\Omega$, $56k\Omega$ y $120k\Omega$. Están elegidas para sintonizar dicha corriente de control a lo largo de, aproximadamente, un orden de magnitud.

El procedimiento es el siguiente: en primer lugar, se mide la caída de tensión en cada resistencia. Después, con los valores de las resistencias elegidas y de tensión medidos, se calcula la corriente que pasa por cada resistencia mediante la ley de Ohm. Por último, con ese valor de corriente y la gráfica de la Figura 17, se obtienen cada una de las tres transconductancias.

Así, realizando los pasos anteriores, se obtiene:

Para g_{m1} :

Medida de la resistencia en óhmetro fuera del circuito: $R_{GAIN,1} = R_{ABC,1} = 39k\Omega$

Medida de la tensión con el voltímetro en el circuito: $V_{ABC,1} = 28.462 \text{ V}$

Ahora, con los valores anteriores: $I_{ABC,1} = \frac{V_{ABC,1}}{R_{ABC,1}} = 729.795 \mu\text{A}$

Usando la Figura 17: $g_{m1} = 1.5 \cdot 10^4 \mu\text{mho}$

Para g_{m2} :

Medida de la resistencia en óhmetro fuera del circuito: $R_{GAIN,2} = R_{ABC,2} = 56k\Omega$

Medida de la tensión con el voltímetro en el circuito: $V_{ABC,2} = 28.674 \text{ V}$

Ahora, con los valores anteriores: $I_{ABC,2} = \frac{V_{ABC,2}}{R_{ABC,2}} = 512.036 \mu\text{A}$

Así: $g_{m2} = 1.1 \cdot 10^4 \mu\text{mho}$

Para g_{m3} :

Medida de la resistencia en óhmetro fuera del circuito: $R_{GAIN,3} = R_{ABC,3} = 120k\Omega$

Medida de la tensión con el voltímetro en el circuito: $V_{ABC,3} = 28.712 \text{ V}$

Ahora, con los valores anteriores: $I_{ABC,3} = \frac{V_{ABC,3}}{R_{ABC,3}} = 239.27 \mu\text{A}$

Finalmente: $g_{m3} = 0.5 \cdot 10^4 \mu\text{mho}$

Ahora, es interesante observar la característica entrada-salida que presenta el circuito. Para ello, para una frecuencia de entrada fija de $f = 1\text{kHz}$ y para cada una de las tres transconductancias calculadas, se mide la tensión de salida (V_{out}) para distintos valores de la tensión de entrada (V_{in}), ambas en mVpp.

Estos valores medidos se introducen en una tabla, y con ayuda del programa SigmaPlot se dibujan las curvas (líneas a trazos) después de su ajuste por mínimos cuadrados. Así, estas curvas resultantes se aprecian en la Figura 18, en donde los puntos corresponden a valores experimentales y la línea a trazos a su ajuste lineal.

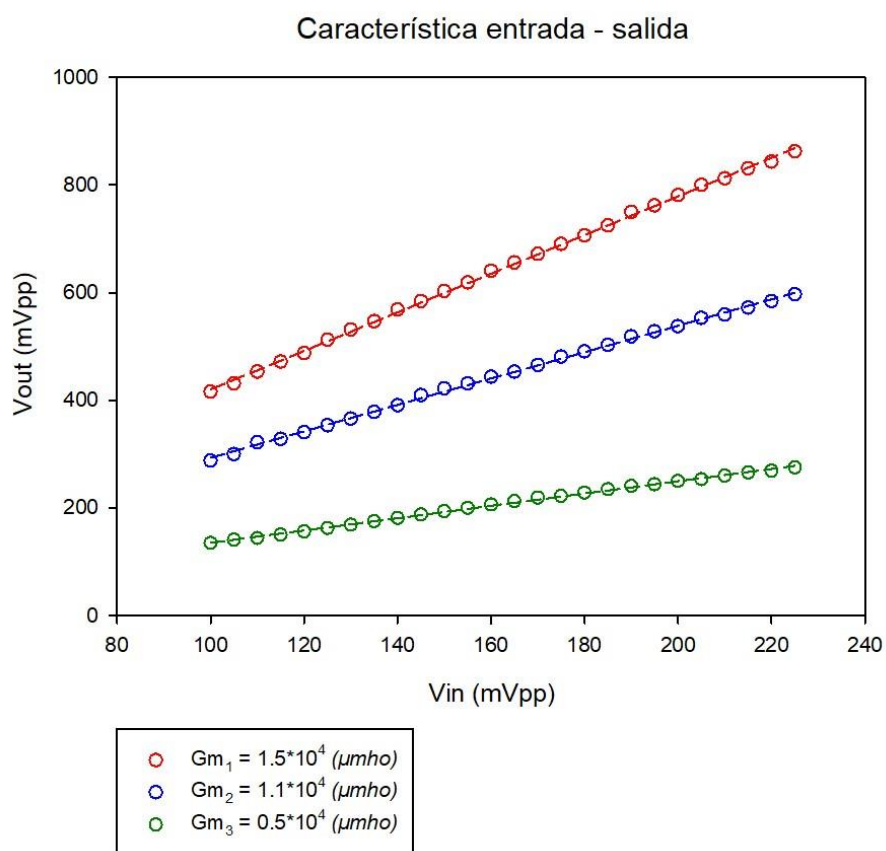


Figura 18. Característica entrada-salida del circuito obtenida experimentalmente. Los puntos corresponden a los valores experimentales, mientras que las líneas a trazos a su ajuste lineal por mínimos cuadrados ($R^2 > 0.999$ en todos los casos).

Los valores que se obtienen de ganancia de tensión (pendiente) son los siguientes:

Para g_{m1} : $A_v \equiv V_{out} / V_{in} = 3.5904$

Para g_{m2} : $A_v \equiv V_{out} / V_{in} = 2.4586$

Para g_{m3} : $A_v \equiv V_{out} / V_{in} = 1.1433$

En las siguientes figuras se muestran las señales entrada y salida para cada una de las tres ganancias de tensión.

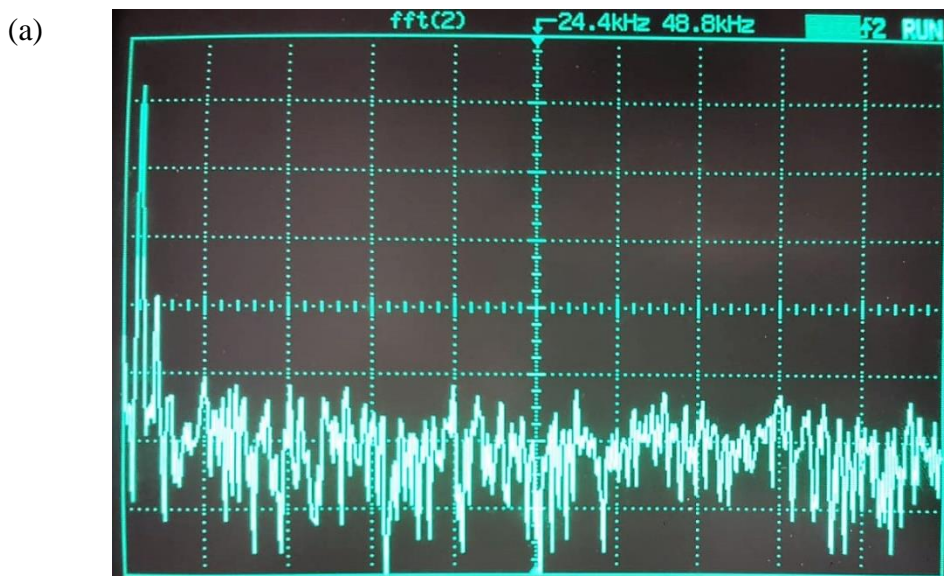




Figura 19. Señales de entrada/salida del OTA. La señal de entrada tiene una frecuencia de 1kHz y una amplitud de 100mVpp para (a) g_{m1} , (b) g_{m2} y (c) g_{m3}

Merece la pena destacar el hecho de que el ratio de transconductancias coincide con el ratio de las ganancias de tensión obtenidas experimentalmente.

Para llevar a cabo el análisis de la distorsión presente en la señal de salida, se evalúan los armónicos para cada una de las transconductancias calculadas. Para dicho fin, dada una transconductancia fija, se varía la tensión de entrada V_{in} y se visualiza en el osciloscopio la FFT de la señal de salida.



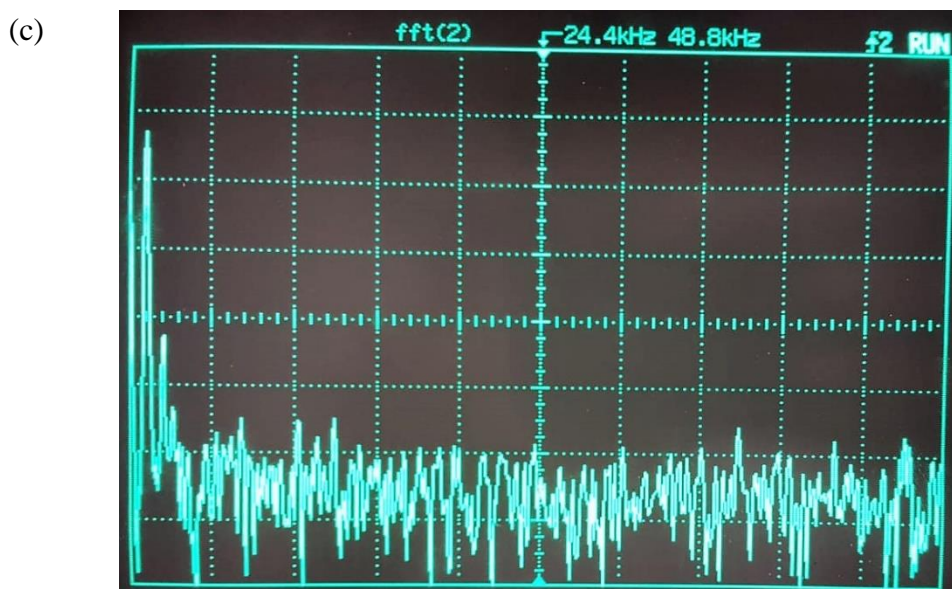
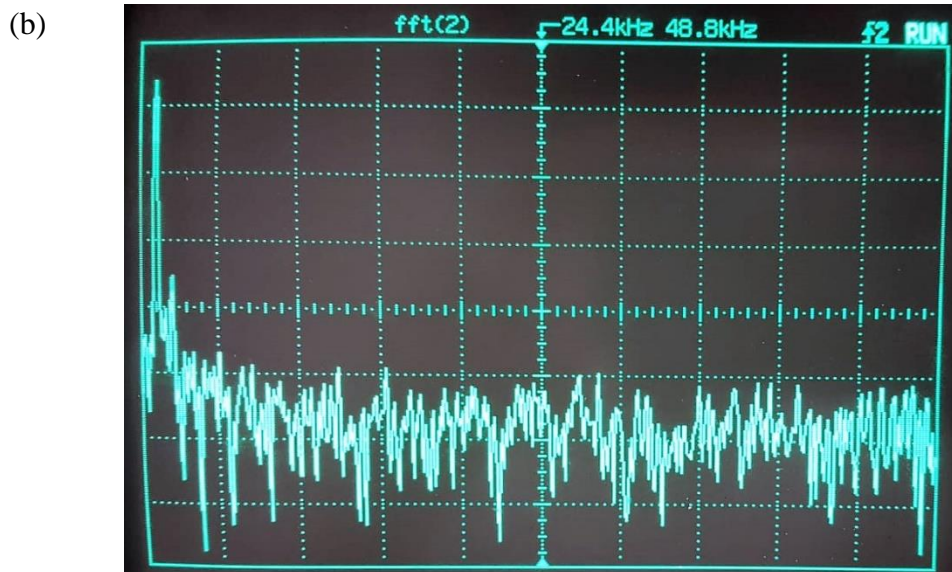


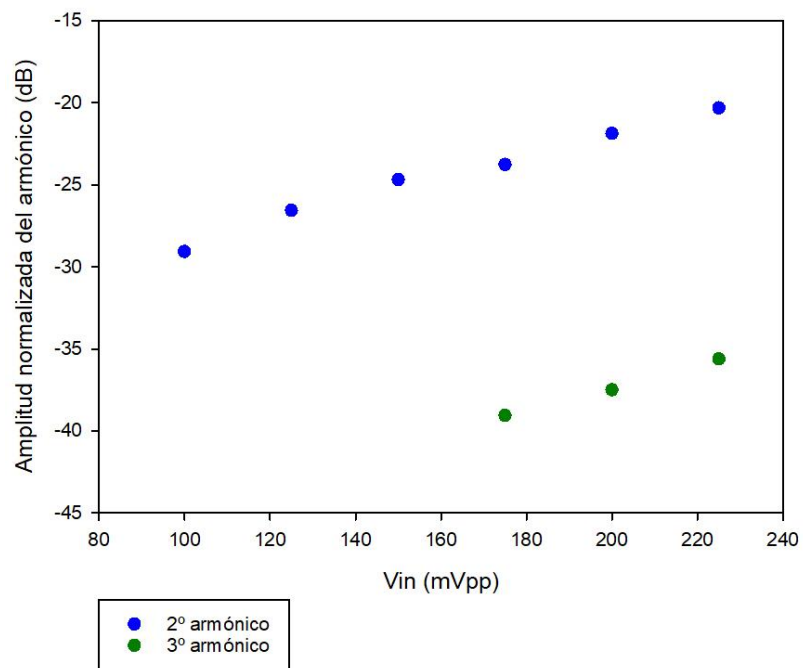
Figura 20. FFT para las señales de salida de la Figura 19. (a) g_{m1} , (b) g_{m2} y (c) g_{m3} .

Para realizar una evaluación cuantitativa de la distorsión, en cada espectro se establece la línea base sobre el fondo de ruido, se mide el valor absoluto de cada uno de los tonos (armónicos) presentes y se normaliza a la amplitud del tono fundamental, obteniéndose las siguientes figuras para cada una de las transconductancias.

Cabe destacar que los valores de amplitud negativos indican que los armónicos tienen menor amplitud que el fundamental.

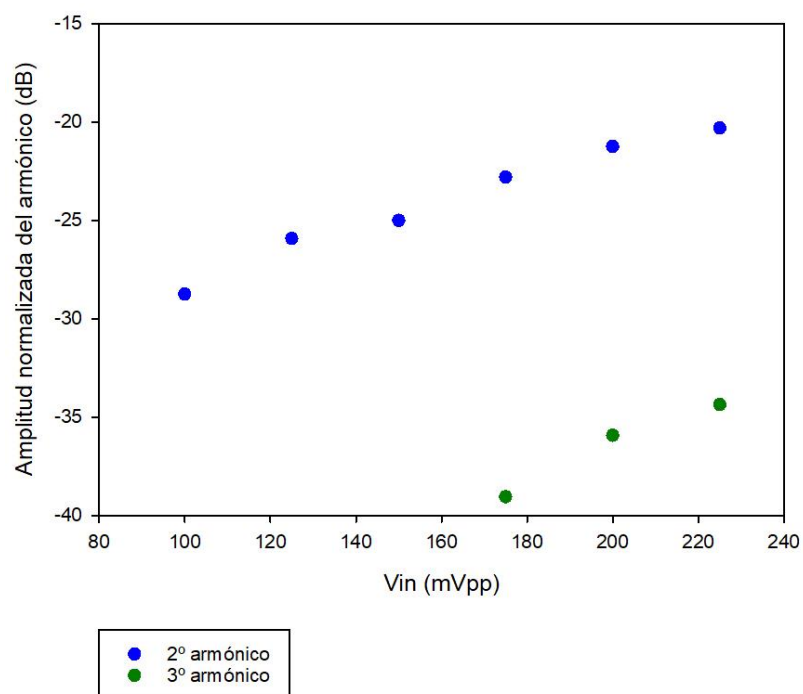
(a)

Armónicos para Gm1



(b)

Armónicos para Gm2



(c)

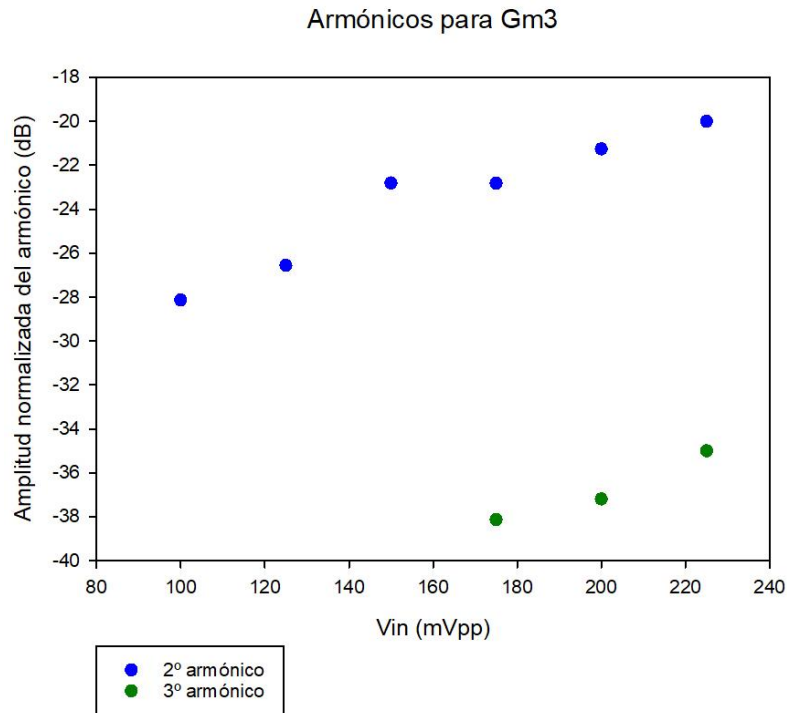


Figura 21. Armónicos para transconductancia (a) g_{m1} , (b) g_{m2} , y (c) g_{m3} .

Además, para una forma de onda recortada (Figura 22 (a)), en la que la señal de salida se ha saturado con 470mVpp de entrada y una transconductancia $g_{m1} = 1,5 \cdot 10^4 \mu\text{mho}$, se observan los siguientes armónicos (normalizados a la amplitud del tono fundamental):

- 2º armónico -6.60dB en 2kHz
- 3º armónico -19.8dB en 3kHz
- 4º armónico -42.9dB en 4kHz
- 5º armónico -32.5dB en 5kHz
- 6º armónico -39.8dB en 6kHz

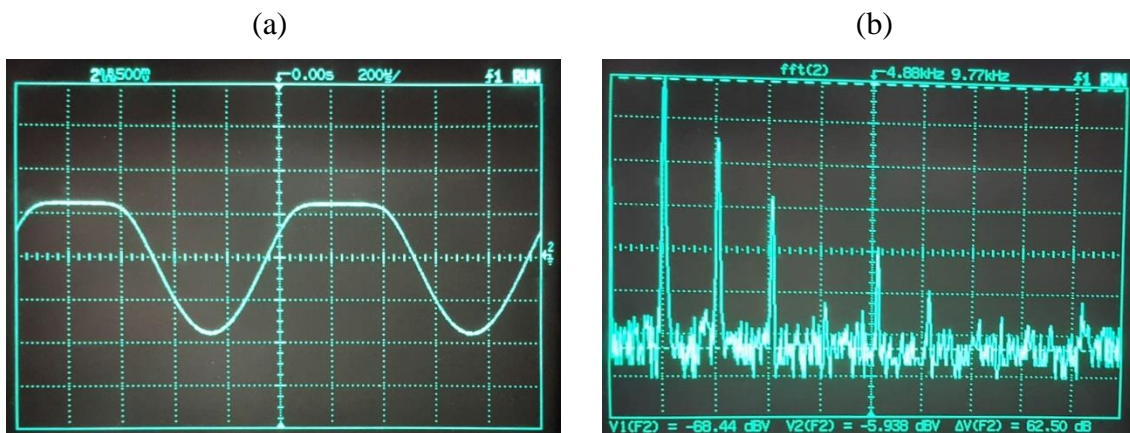
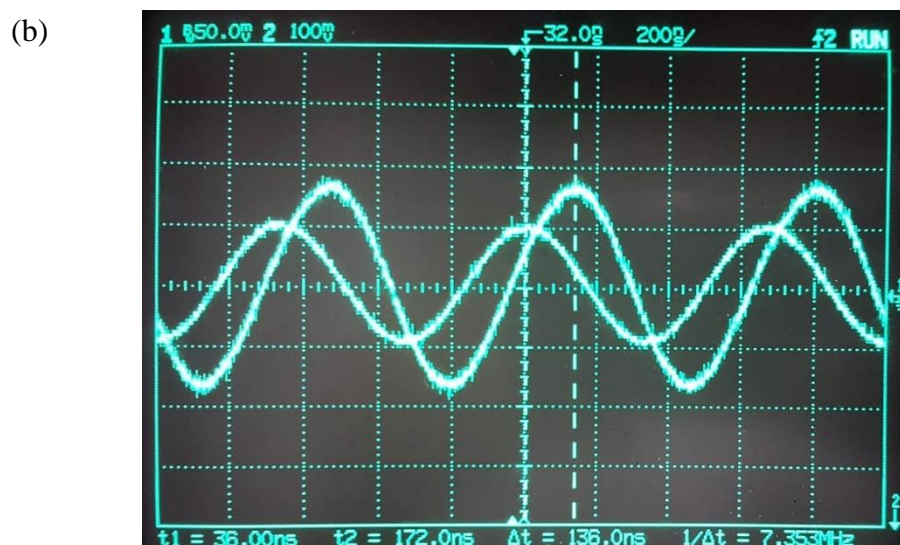
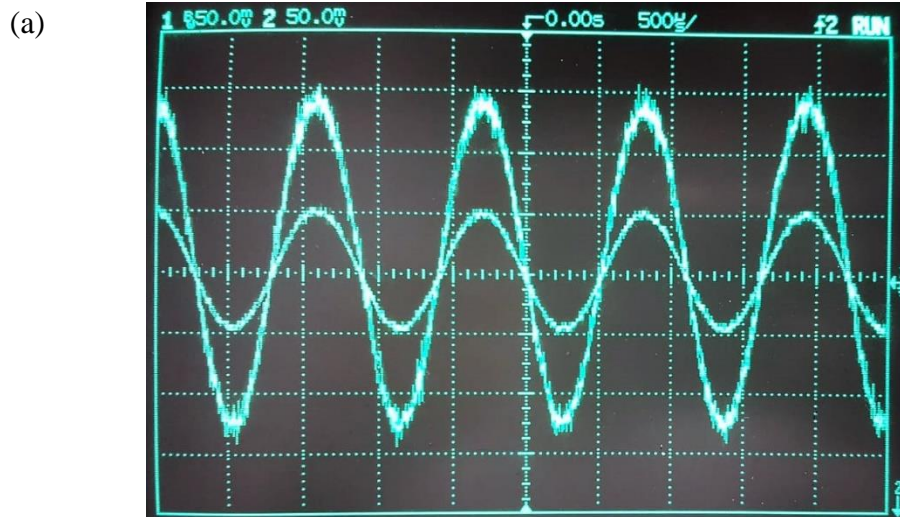


Figura 22. (a) Señal de salida recortada obtenida para la señal de entrada de 470mVpp y para una transconductancia de $1,5 \cdot 10^4 \mu\text{mho}$ y (b) FFT de la señal de la Figura (a)

3.2. Respuesta en frecuencia del OTA: diagrama de Bode

Ahora, se obtiene experimentalmente el diagrama de Bode del OTA. Para ello, se elige de manera arbitraria una transconductancia (g_{m2}), y para una amplitud fija de la señal de entrada (100mVpp), se realiza un barrido en su frecuencia.

A modo de ejemplo, en las Figuras 23 a, b, y c se muestran las señales de entrada y salida correspondientes a las frecuencias 900Hz, 1.5MHz y 2.5MHz, respectivamente. En ellas pueden apreciarse claramente tanto la atenuación como el desfase según aumenta la frecuencia.



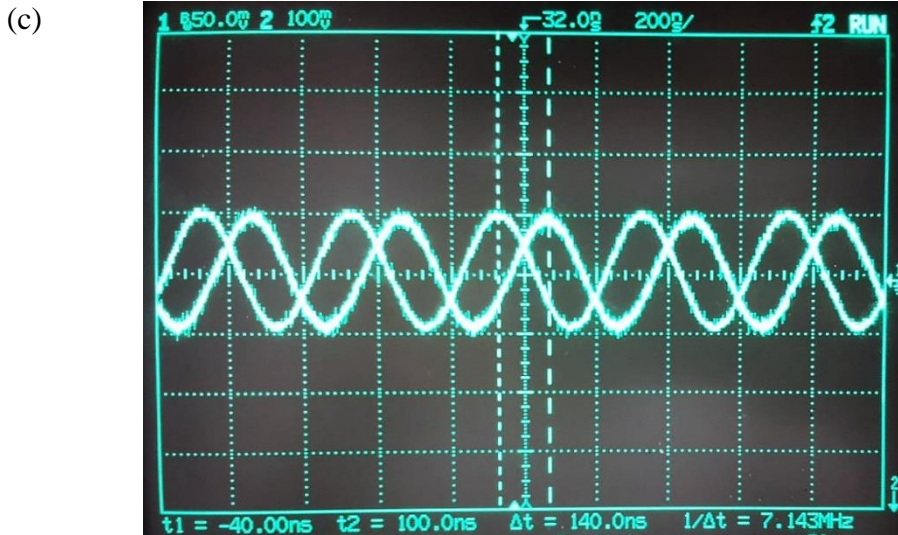
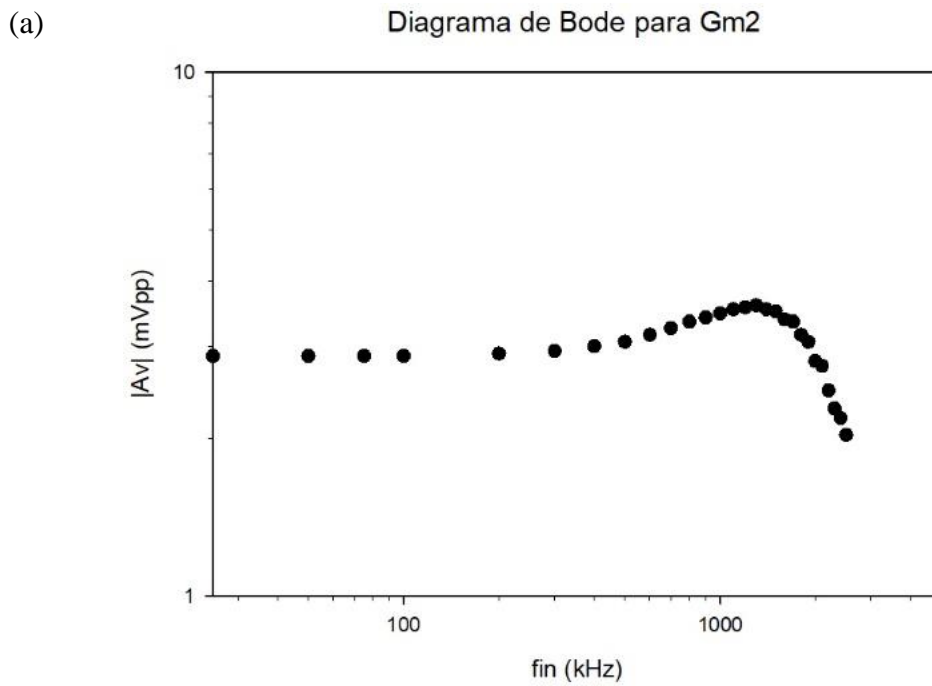


Figura 23. Señales de entrada y salida para la frecuencia (a) 900Hz, (b) 1.5MHz, y (c) 2.5MHz

Midiendo a distintas frecuencias, la respuesta en frecuencia del OTA en lazo abierto se representa en la Figura 24.



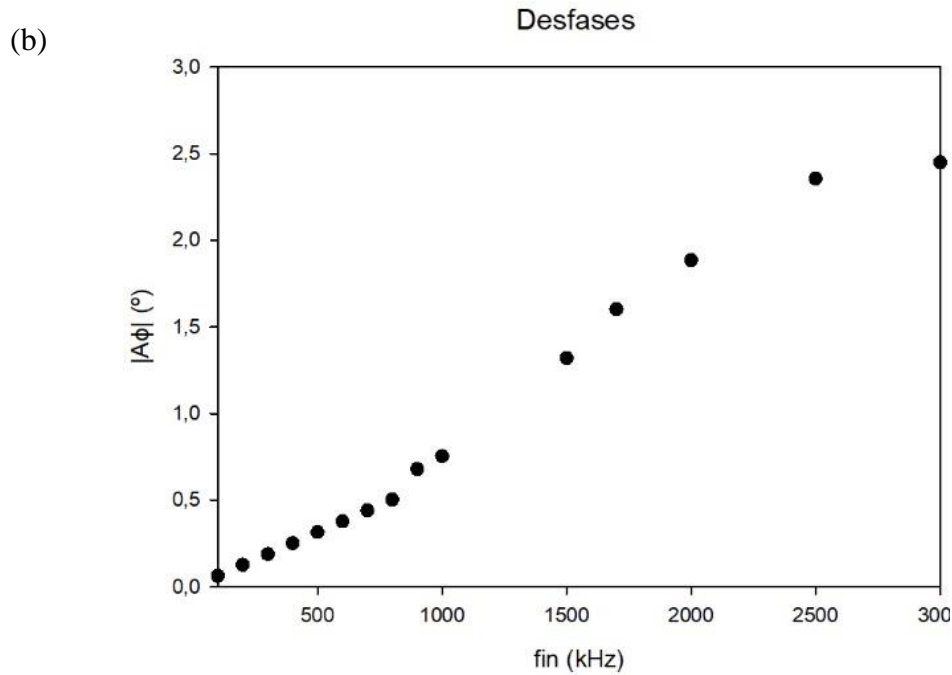


Figura 24. Evolución con la frecuencia de la magnitud de (a) la ganancia de tensión y (b) de la fase.

La magnitud de la ganancia de tensión permanece en banda plana (con una ganancia de alrededor de 2) hasta una frecuencia alrededor de 1.5 – 2 MHz, en coincidencia con la especificación del fabricante quien proporciona un ancho de banda en lazo abierto de 2 MHz. Respecto al desfase entre la señal de entrada y la de salida, se puede considerar *a grosso modo* como proporcional a la frecuencia de la señal de entrada, hasta alcanzar un valor saturado de 2.5 grados por encima de 2 MHz.

Capítulo 4 Aplicación: implementación de un integrador no inversor mediante un OTA

Como aplicación para el OTA, se elige la implementación de un circuito integrador no inversor. Desde un punto de vista matemático, este circuito realiza la integral de la forma de onda de entrada, por lo que encuentra su aplicación ventajosa dentro del ámbito de la generación de formas de onda.

Un circuito integrador inversor es fácilmente implementable con un amplificador operacional en lazo cerrado en configuración inversora (Figura 25).

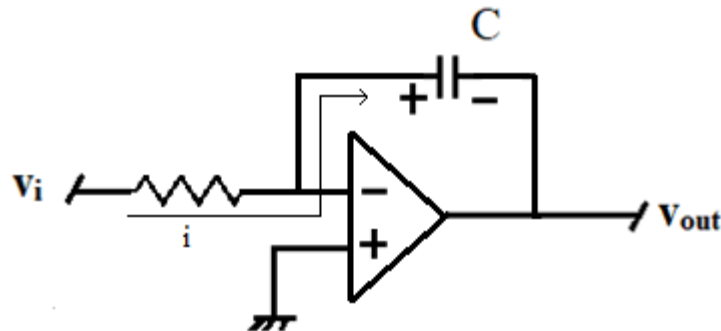


Figura 25. Esquema del circuito integrador inversor implementado mediante un opamp.

Las ecuaciones básicas de este circuito son:

$$v_{out} = -i \cdot \frac{1}{sC}$$

$$i = v_i/R$$

Combinando las dos ecuaciones anteriores, se obtiene la ecuación de la ganancia en tensión siguiente:

$$A_v = \frac{v_{out}}{v_i} = -\frac{1}{sRC}$$

Sin embargo, un integrador no inversor (Figura 26) implica un circuito algo más complejo y, además, afectado por los efectos no ideales de la configuración no inversora del amplificador operacional (mayores que para la configuración inversora). Este circuito se conoce como el integrador *Deboo*.

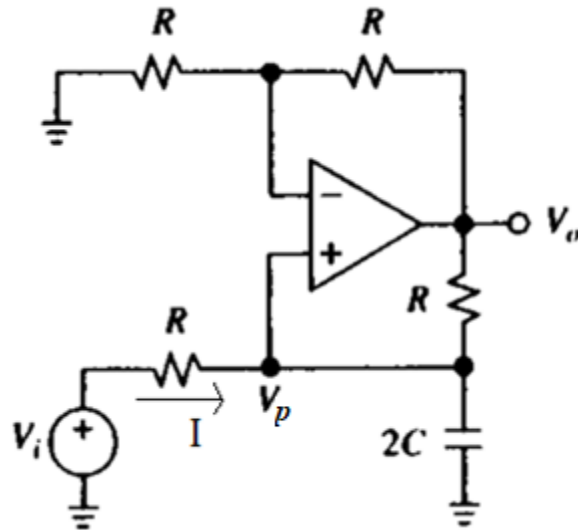


Figura 26. Esquema del circuito integrador no inversor, o *Deboo*, implementado mediante un opamp.

Las ecuaciones básicas de este circuito son:

$$I = V_i/R$$

$$V_p = \left(\frac{1}{s2C}\right)I = \frac{V_i}{2sRC}$$

$$V_o = \left(1 + \frac{R}{R}\right)V_p = \frac{V_i}{sRC}$$

Combinando las ecuaciones anteriores, se obtiene la ecuación de la ganancia en tensión siguiente:

$$A_v = \frac{V_o}{V_i} = \frac{1}{sRC}$$

En la Figura 27, se muestra la implementación del circuito integrador no inversor mediante un OTA y un condensador. La simplicidad del circuito es evidente frente al que se muestra en la Figura 26. Además, el OTA continúa operando en lazo abierto con la ventaja que supone desde el punto de vista de ancho de banda disponible.

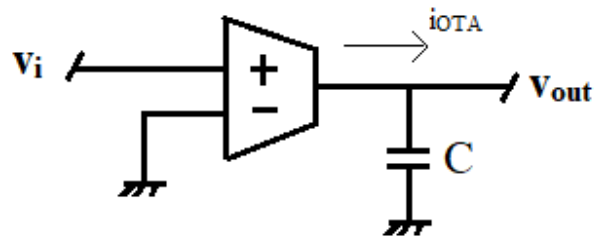


Figura 27. Esquema del circuito integrador no inversor implementado mediante un OTA.

Las ecuaciones básicas de este circuito son:

$$v_{out} = i_{OTA} \cdot \frac{1}{sC}$$

$$i_{OTA} = g_m(v_i - 0) = g_m v_i$$

Combinando las dos ecuaciones anteriores, se obtiene la ecuación de la ganancia en tensión siguiente:

$$A_v = \frac{v_{out}}{v_i} = \frac{1}{s} \left(\frac{g_m}{C} \right)$$

Efectivamente, en los tres circuitos analizados, la dependencia inversa de la ganancia de tensión con el operador s ($=j\omega$) indica que, en el dominio del tiempo, el circuito proporciona en la salida la integral de la forma de onda de entrada.

En la Figura 28 se muestra la evolución de la ganancia teórica de tensión con la frecuencia.

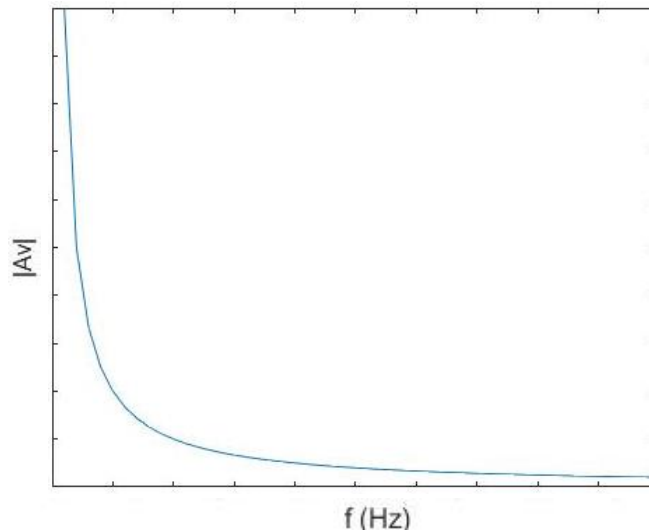


Figura 28. Gráfica evolución de la ganancia teórica de tensión con la frecuencia

Como puede verse, la ganancia teórica se hace enorme (diverge) cuando la frecuencia tiende a cero. Se trata, por tanto, de un integrador ideal sin pérdidas.

Sin embargo, desde un punto de vista práctico, la presencia de efectos resistivos en el circuito (resistencia de salida del OTA, resistencia parásita del condensador, ...) hace que la respuesta en frecuencia presente una ganancia finita y aproximadamente constante en el rango de las frecuencias bajas (integrador con pérdidas: *lossy integrator*). Para frecuencias superiores, la ganancia cae aproximadamente con la pendiente g_m/C calculada anteriormente.

Para realizar el montaje de este circuito, se selecciona un valor nominal de condensador de $C=1\text{nF}$ (valor efectivo $C=1.4\text{nF}$). Utilizamos este valor del condensador para reducir en lo posible el efecto de las capacidades parásitas existentes en la placa de montaje del circuito. Este condensador sustituye a la resistencia R_L en la salida OUTPUT (*pin 7* del circuito integrado LM13700) en el montaje de la Figura 15.

Una vez montado el nuevo circuito sobre la placa del laboratorio, se fija una señal de entrada de unos 600mVpp , cuya frecuencia se varía. Se eligen frecuencias en el rango de las pocas decenas de Hz para no tener una atenuación en la señal de salida tan considerable que dificulte la visualización de esa señal. No obstante, es necesario destacar

que la señal de salida se encuentra saturada debido a la elevada amplitud de la señal de entrada, pero es posible apreciar la integración.

En la Figura 29 se muestra la salida del circuito integrador no inversor cuando se aplica en su entrada una señal cuadrada (constante) o triangular (lineal). Además de estar en fase las señales de entrada y salida, se observa una salida aproximadamente lineal y parabólica para la señal de entrada cuadrada y lineal, respectivamente, tal como corresponde a sus respectivas integrales. En cualquier caso, la señal de salida está claramente atenuada respecto a la entrada y, probablemente, distorsionada, dado la amplitud de señal de entrada aplicada.

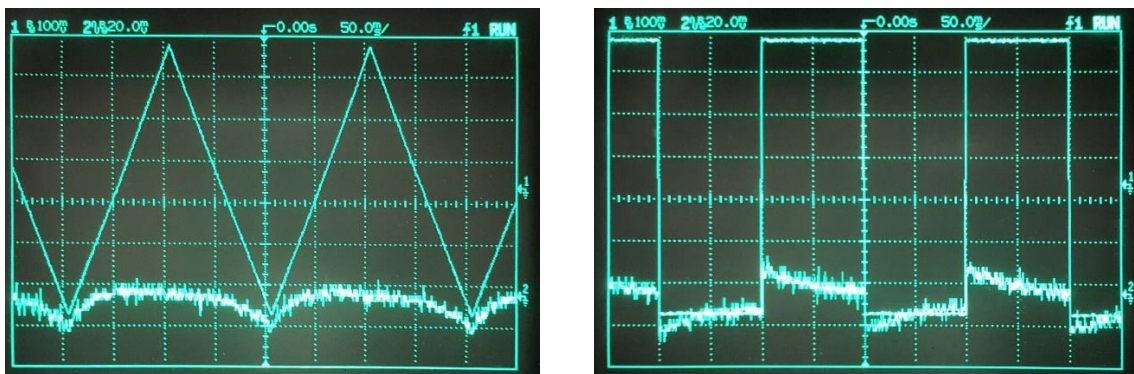


Figura 29. Señales de entrada y salida del circuito integrador no inversor implementado con un OTA. La frecuencia de las señales es de 13 Hz. A la izquierda, se utiliza una señal de entrada triangular y a la derecha una cuadrada.

Capítulo 5 Conclusiones

En este último Capítulo se presentan las conclusiones extraídas durante el desarrollo de este Trabajo Fin de Grado.

En primer lugar, se han adquirido conocimientos teóricos y prácticos tanto sobre los circuitos integrados en general como sobre los amplificadores de transconductancia (OTAs).

En segundo lugar, se ha descrito y analizado en detalle la estructura interna del circuito integrado LM13700, considerando los bloques funcionales que incluyen los dos OTAs (independientes e idénticos) presentes en dicho circuito integrado.

A continuación, se ha caracterizado experimentalmente el OTA mediante un circuito de *test* adecuado siguiendo las especificaciones del fabricante. Se ha analizado el efecto de la variación de la transconductancia del OTA por medio de una corriente de control, y la respuesta en frecuencia del OTA en lazo abierto con su correspondiente diagrama de Bode.

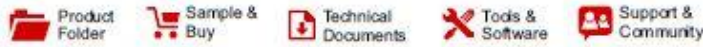
Por último, para la realización de una aplicación concreta con el circuito integrado de interés, se ha implementado un circuito integrador no inversor basado en el OTA considerado anteriormente. Previamente, se motiva el interés de este circuito considerando varias alternativas basadas en el amplificador operacional.

Como se puede ver, los objetivos planteados al inicio de este Trabajo se han ido cumpliendo a lo largo de la realización de éste.

Bibliografía

- [1] Bakken, T., & Choma, J. (2001). “*Gyrator-Based Synthesis of Active On-Chip Inductances*”. Journal of Analog Integrated Circuits and Signal Processing.
- [2] Franco, S. (2002). “*Design with Operational Amplifiers and Analog Integrated Circuits*” (3^a ed.). McGrawHill. ISBN 978-0-07-802816-8.
- [3] Gray, P. R., Hurst, P. J., Lewis, S. H., & Meyer, R. G. (2009). “*Analysis and Design of Analog Integrated Circuits*” (5^a ed.). Wiley. ISBN 978-0-470-24599-6.
- [4] Sedra, A. S, Smith, K. C. (2014). “*Microelectronic Circuits*” (7^a ed.). Oxford University Press. ISBN 978-0-19-933913-6.
- [5] Texas Instruments. (1999). “*LM13700 Dual Operational Transconductance Amplifiers with Linearizing Diodes and Buffers*”.

Apéndice A. Datasheet LM13700



LM13700

SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

LM13700 Dual Operational Transconductance Amplifiers With Linearizing Diodes and Buffers

1 Features

- g_m Adjustable Over 6 Decades
- Excellent g_m Linearity
- Excellent Matching Between Amplifiers
- Linearizing Diodes for reduced output distortion
- High Impedance Buffers
- High Output Signal-to-Noise Ratio

2 Applications

- Current-Controlled Amplifiers
- Stereo Audio Amplifiers
- Current-Controlled Impedances
- Current-Controlled Filters
- Current-Controlled Oscillators
- Multiplexers
- Timers
- Sample-and-Hold Circuits

3 Description

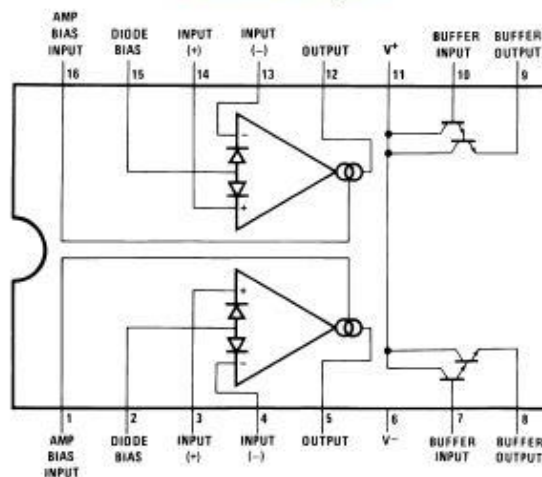
The LM13700 series consists of two current-controlled transconductance amplifiers, each with differential inputs and a push-pull output. The two amplifiers share common supplies but otherwise operate independently. Linearizing diodes are provided at the inputs to reduce distortion and allow higher input levels. The result is a 10-dB signal-to-noise improvement referenced to 0.5 percent THD. High impedance buffers are provided which are especially designed to complement the dynamic range of the amplifiers. The output buffers of the LM13700 differ from those of the LM13600 in that their input bias currents (and thus their output DC levels) are independent of I_{ABC} . This may result in performance superior to that of the LM13600 in audio applications.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LM13700	SOIC (16)	3.91 mm × 9.90 mm
	PDIP (16)	6.35 mm × 19.304 mm

(1) For all available packages, see the orderable addendum at the end of the data sheet.

Connection Diagram



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

Table of Contents

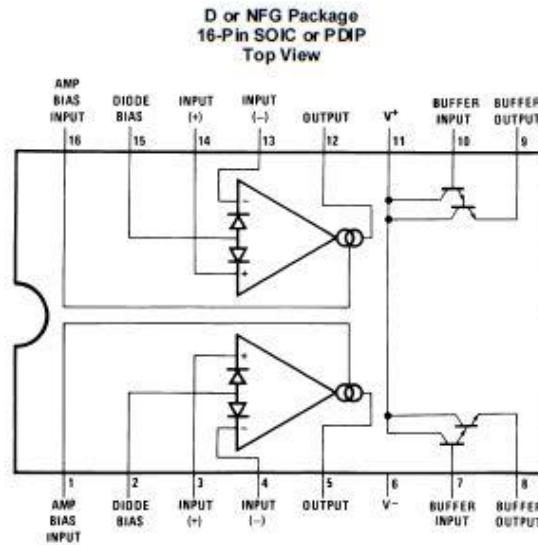
1 Features 1 2 Applications 1 3 Description 1 4 Revision History 2 5 Pin Configuration and Functions 3 6 Specifications 4 6.1 Absolute Maximum Ratings 4 6.2 Recommended Operating Conditions 4 6.3 Thermal Information 4 6.4 Electrical Characteristics 5 6.5 Typical Characteristics 6 7 Detailed Description 9 7.1 Overview 9 7.2 Functional Block Diagram 9 7.3 Feature Description 9	7.4 Device Functional Modes 10 8 Application and Implementation 11 8.1 Application Information 11 8.2 Typical Application 11 8.3 System Examples 12 9 Power Supply Recommendations 29 10 Layout 29 10.1 Layout Guidelines 29 10.2 Layout Example 29 11 Device and Documentation Support 30 11.1 Community Resources 30 11.2 Trademarks 30 11.3 Electrostatic Discharge Caution 30 11.4 Glossary 30 12 Mechanical, Packaging, and Orderable Information 30
--	--

4 Revision History

NOTE: Page numbers for previous revisions may differ from page numbers in the current version.

Changes from Revision E (March 2013) to Revision F	Page
• Added ESD Ratings table, Feature Description section, Device Functional Modes, Application and Implementation section, Power Supply Recommendations section, Layout section, Device and Documentation Support section, and Mechanical, Packaging, and Orderable Information section.	1
• Removed soldering information in Absolute Maximum Ratings table	4
Changes from Revision D (March 2013) to Revision E	Page
• Changed layout of National Data Sheet to TI format	27

5 Pin Configuration and Functions



Pin Functions

PIN		I/O	DESCRIPTION
NAME	NO.		
Amp bias input	1, 16	A	Current bias input
Buffer input	7, 10	A	Buffer amplifier input
Buffer output	8, 9	A	Buffer amplifier output
Diode bias	2, 15	A	Linearizing diode bias input
Input+	3, 14	A	Positive input
Input-	4, 13	A	Negative input
Output	5, 12	A	Unbuffered output
V+	11	P	Positive power supply
V-	6	P	Negative power supply

LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

6 Specifications

6.1 Absolute Maximum Ratings

 over operating free-air temperature range (unless otherwise noted)⁽¹⁾

	MIN	MAX	UNIT
Supply voltage		36 V _{DC} or ±18	V
DC input voltage	+V _S	-V _S	V
Differential input voltage		±5	V
Diode bias current (I _D)		2	mA
Amplifier bias current (I _{ABC})		2	mA
Buffer output current ⁽²⁾		20	mA
Power dissipation ⁽³⁾ T _A = 25°C – LM13700N		570	mW
Output short circuit duration		Continuous	
Storage temperature, T _{stg}	-65	150	°C

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

(2) Buffer output current should be limited so as to not exceed package dissipation.

(3) For operation at ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and a thermal resistance, junction to ambient, as follows: LM13700N, 90°C/W; LM13700M, 110°C/W.

6.2 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT	
V+ (single-supply configuration)	9.5	32	V	
V+ (dual-supply configuration)	4.75	16	V	
V- (dual-supply configuration)	-16	-4.75	V	
Operating temperature, T _A	LM13700N	0	70	°C

6.3 Thermal Information

THERMAL METRIC ⁽¹⁾	LM13700		UNIT
	D (SOIC)	NFG (PDIP)	
	16 PINS	16 PINS	
R _{θJA} Junction-to-ambient thermal resistance	83.0	43.8	°C/W
R _{θJC(top)} Junction-to-case (top) thermal resistance	44.0	34.9	°C/W
R _{θJB} Junction-to-board thermal resistance	40.5	28.3	°C/W
ψ _{JT} Junction-to-top characterization parameter	11.5	19.1	°C/W
ψ _{JB} Junction-to-board characterization parameter	40.2	28.2	°C/W

(1) For more information about traditional and new thermal metrics, see the *Semiconductor and IC Package Thermal Metrics* application report, SPRA953.

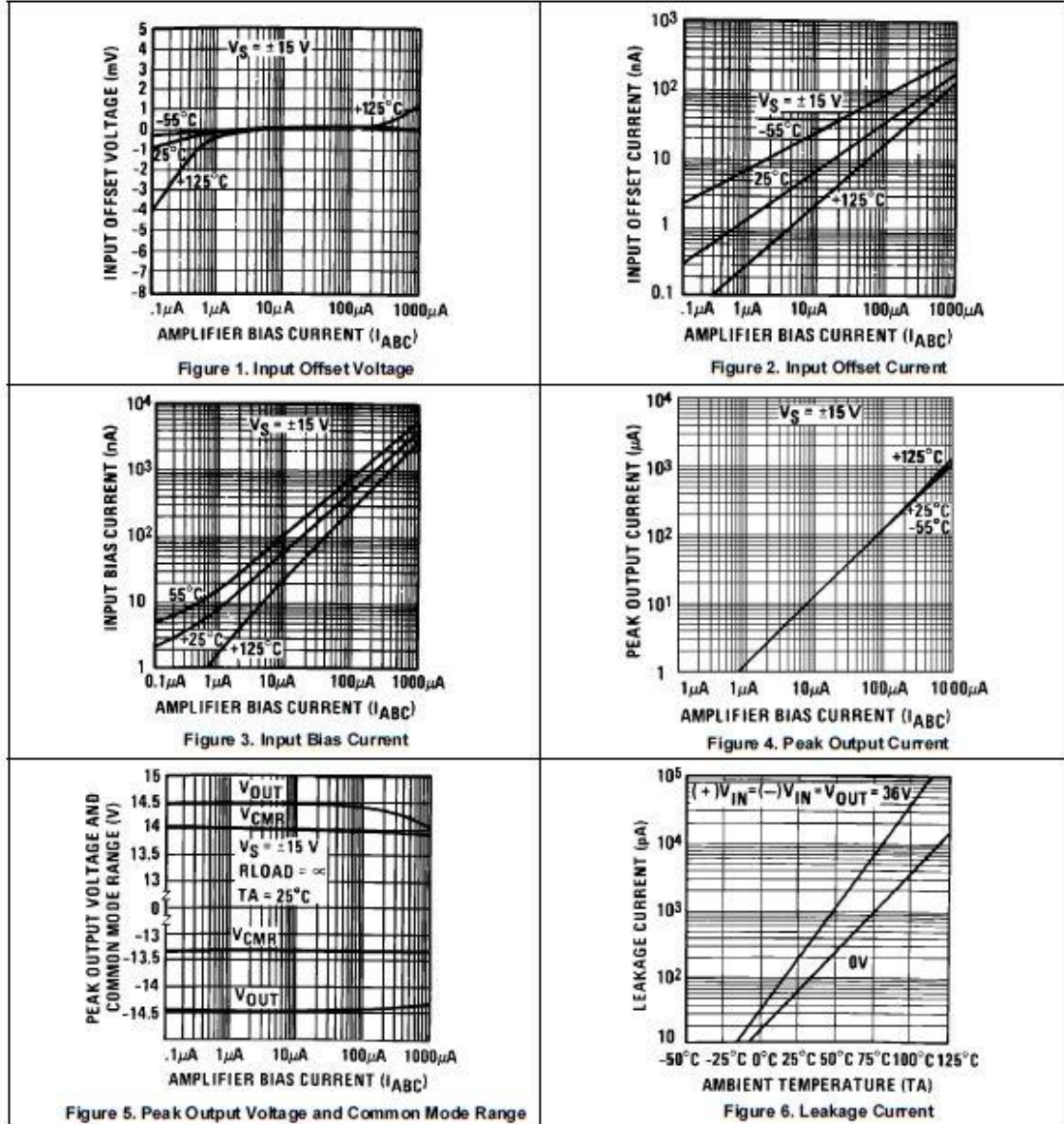
6.4 Electrical Characteristics

These specifications apply for $V_S = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$, amplifier bias current ($I_{ABC} = 500\ \mu\text{A}$, pins 2 and 15 open unless otherwise specified. The inputs to the buffers are grounded and outputs are open.

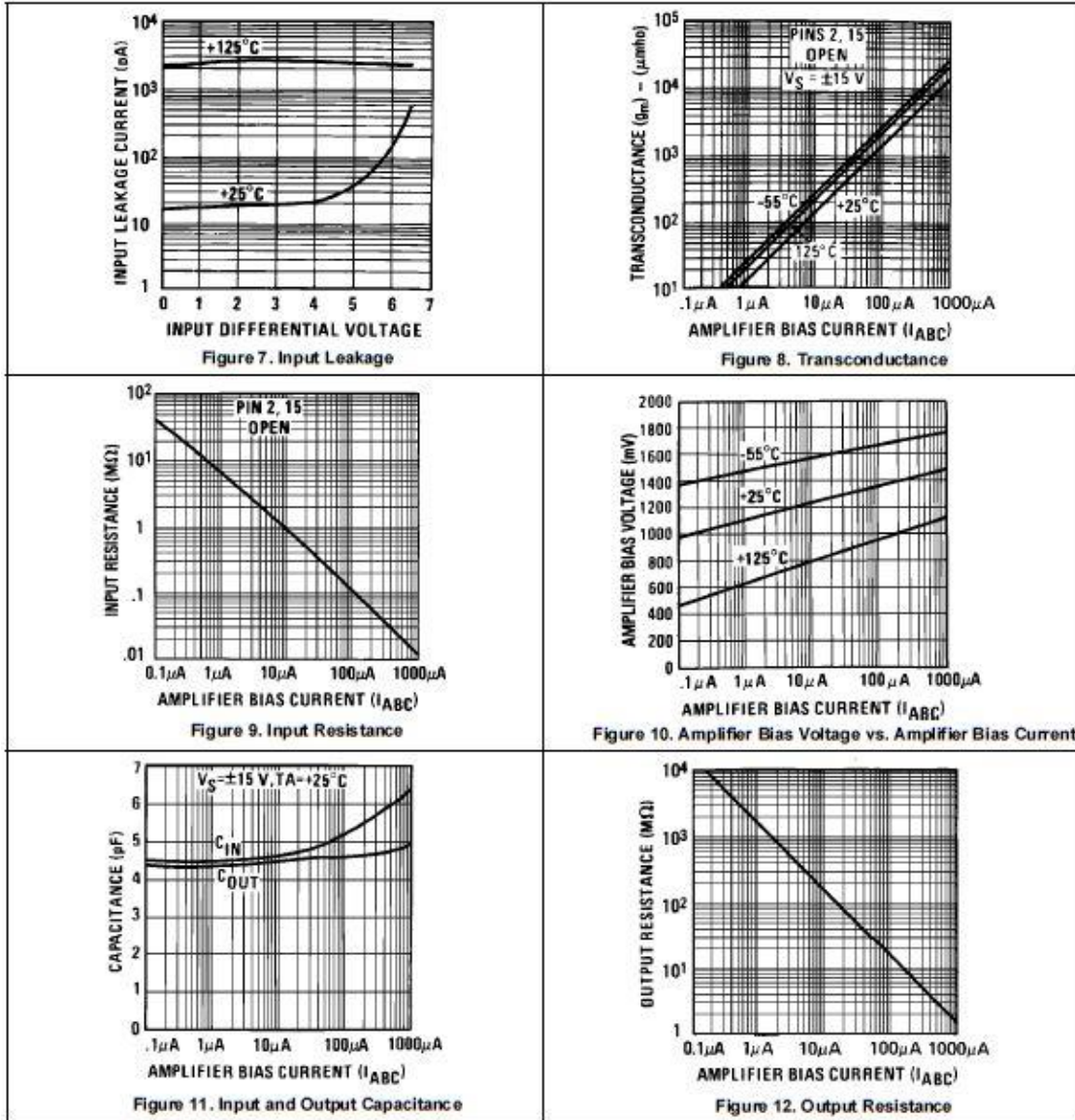
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Input offset voltage (V_{OS})	Over specified temperature range		0.4	4	mV
	$I_{ABC} = 5\ \mu\text{A}$		0.3	4	
V_{OS} including diodes	Diode bias current (I_D) = 500 μA		0.5	5	mV
Input offset change	$5\ \mu\text{A} \leq I_{ABC} \leq 500\ \mu\text{A}$		0.1	3	mV
Input offset current			0.1	0.6	μA
Input bias current			0.4	5	μA
	Over specified temperature range		1	8	
Forward transconductance (g_m)		6700	9600	13000	μS
	Over specified temperature range	5400			
g_m tracking			0.3		dB
Peak output current	$R_L = 0$, $I_{ABC} = 5\ \mu\text{A}$		5		μA
	$R_L = 0$, $I_{ABC} = 500\ \mu\text{A}$	350	500	650	
	$R_L = 0$, Over Specified Temp Range	300			
Supply current	$I_{ABC} = 500\ \mu\text{A}$, both channels		2.6		mA
CMRR		80	110		dB
Common-mode range		± 12	± 13.5		V
Crosstalk	Referred to input ⁽¹⁾ 20 Hz < f < 20 kHz		100		dB
Differential input current	$I_{ABC} = 0$, input = $\pm 4\text{ V}$		0.02	100	nA
Leakage current	$I_{ABC} = 0$ (refer to test circuit)		0.2	100	nA
Input resistance		10	26		k Ω
Open-loop bandwidth			2		MHz
Slew rate	Unity gain compensated		50		V/ μs
Buffer input current	See ⁽¹⁾		0.5	2	μA
Peak buffer output voltage	See ⁽¹⁾	10			V
PEAK OUTPUT VOLTAGE					
Positive	$R_L = \infty$, $5\ \mu\text{A} \leq I_{ABC} \leq 500\ \mu\text{A}$	12	14.2		V
Negative	$R_L = \infty$, $5\ \mu\text{A} \leq I_{ABC} \leq 500\ \mu\text{A}$	-12	-14.4		V
V_{OS} SENSITIVITY					
Positive	$\Delta V_{OS} / \Delta V^+$		20	150	$\mu\text{V/V}$
Negative	$\Delta V_{OS} / \Delta V^-$		20	150	$\mu\text{V/V}$

(1) These specifications apply for $V_S = \pm 15\text{ V}$, $I_{ABC} = 500\ \mu\text{A}$, $R_{OUT} = 5\text{-k}\Omega$ connected from the buffer output to $-V_S$ and the input of the buffer is connected to the transconductance amplifier output.

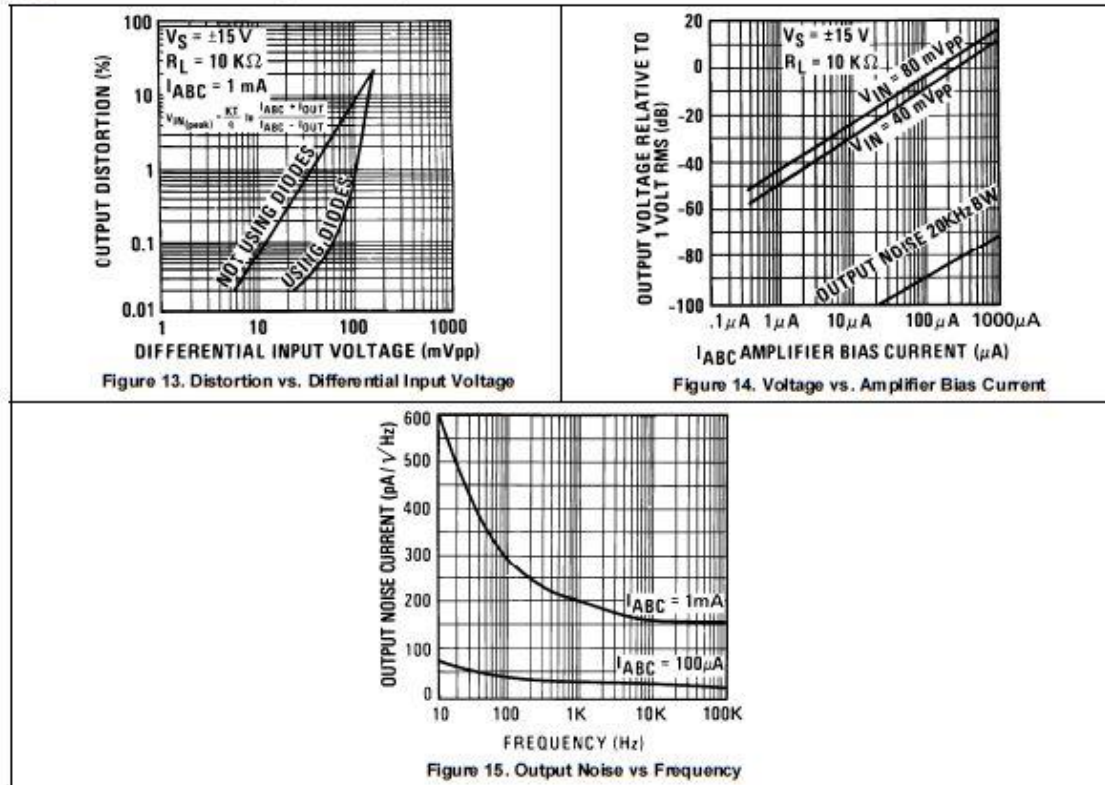
6.5 Typical Characteristics



Typical Characteristics (continued)



Typical Characteristics (continued)



7 Detailed Description

7.1 Overview

The LM13700 is a two channel current controlled differential input transconductance amplifier with additional output buffers. The inputs include linearizing diodes to reduce distortion, and the output current is controlled by a dedicated pin. The outputs can sustain a continuous short to ground.

7.2 Functional Block Diagram

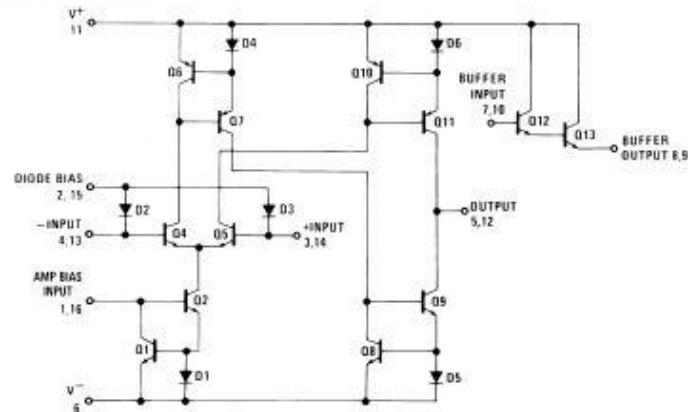


Figure 16. One Operational Transconductance Amplifier

7.3 Feature Description

7.3.1 Circuit Description

The differential transistor pair Q_4 and Q_5 form a transconductance stage in that the ratio of their collector currents is defined by the differential input voltage according to the transfer function:

$$V_{IN} = \frac{kT}{q} \ln \frac{I_5}{I_4} \quad (1)$$

where V_{IN} is the differential input voltage, kT/q is approximately 26 mV at 25°C and I_5 and I_4 are the collector currents of transistors Q_5 and Q_4 respectively. With the exception of $Q_{1,2}$ and Q_{13} , all transistors and diodes are identical in size. Transistors Q_1 and Q_2 with Diode D_1 form a current mirror which forces the sum of currents I_4 and I_5 to equal I_{ABC} :

$$I_4 + I_5 = I_{ABC} \quad (2)$$

where I_{ABC} is the amplifier bias current applied to the gain pin.

For small differential input voltages the ratio of I_4 and I_5 approaches unity and the Taylor series of the \ln function is approximated as:

$$\frac{kT}{q} \ln \frac{I_5}{I_4} \approx \frac{kT}{q} \frac{I_5 - I_4}{I_4} \quad (3)$$

$$I_4 \approx I_5 \approx \frac{I_{ABC}}{2} \quad (4)$$

$$V_{IN} \left[\frac{I_{ABC}^2}{2kT} \right] = I_5 - I_4 \quad (4)$$

Feature Description (continued)

Collector currents I_4 and I_5 are not very useful by themselves and it is necessary to subtract one current from the other. The remaining transistors and diodes form three current mirrors that produce an output current equal to I_5 minus I_4 thus:

$$V_{IN} \left[\frac{I_{ABC}^2}{2KT} \right] = I_{OUT} \quad (5)$$

The term in brackets is then the transconductance of the amplifier and is proportional to I_{ABC} .

7.3.2 Linearizing Diodes

For differential voltages greater than a few millivolts, Equation 3 becomes less valid and the transconductance becomes increasingly nonlinear. Figure 19 demonstrates how the internal diodes can linearize the transfer function of the amplifier. For convenience assume the diodes are biased with current sources and the input signal is in the form of current I_S . Since the sum of I_4 and I_5 is I_{ABC} and the difference is I_{OUT} , currents I_4 and I_5 is written as follows:

$$I_4 = \frac{I_{ABC}}{2} - \frac{I_{OUT}}{2}, \quad I_5 = \frac{I_{ABC}}{2} + \frac{I_{OUT}}{2} \quad (6)$$

Since the diodes and the input transistors have identical geometries and are subject to similar voltages and temperatures, the following is true:

$$\frac{KT}{q} \ln \frac{I_D + I_S}{I_D - I_S} = \frac{KT}{q} \ln \frac{I_{ABC} + I_{OUT}}{I_{ABC} - I_{OUT}}$$

$$\therefore I_{OUT} = I_S \left(\frac{2I_{ABC}}{I_D} \right) \text{ for } |I_S| < \frac{I_D}{2} \quad (7)$$

Notice that in deriving Equation 7 no approximations have been made and there are no temperature-dependent terms. The limitations are that the signal current not exceed $I_D / 2$ and that the diodes be biased with currents. In practice, replacing the current sources with resistors will generate insignificant errors.

7.4 Device Functional Modes

Use in single ended or dual supply systems requires minimal changes. The outputs can support a sustained short to ground. Note that use of the LM13700 in ± 5 V supply systems requires will reduce signal dynamic range; this is due to the PNP transistors having a higher V_{BE} than the NPN transistors.

7.4.1 Output Buffers

Each channel includes a separate output buffer which consists of a Darlington pair transistor that can drive up to 20mA.

8 Application and Implementation

NOTE

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes. Customers should validate and test their design implementation to confirm system functionality.

8.1 Application Information

An OTA is a versatile building block analog component that can be considered an ideal transistor. The LM13700 can be used in a wide variety of applications, from voltage-controlled amplifiers and filters to VCOs. The 2 well-matched, independent channels make the LDC13700 well suited for stereo audio applications.

8.2 Typical Application

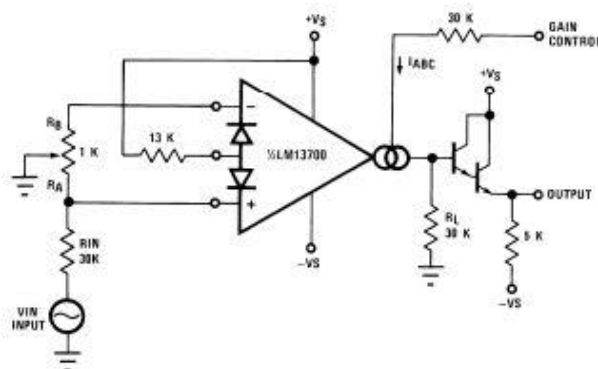


Figure 17. Voltage Controlled Amplifier

8.2.1 Design Requirements

For this example application, the system requirements provide a volume control for a 1 V_P input signal with a THD $< 0.1\%$ using $\pm 15\text{ V}$ supplies. The volume control varies between -13 V and 15 V and needs to provide an adjustable gain range of $>30\text{ dB}$.

8.2.2 Detailed Design Procedure

Using the linearizing diodes is recommended for most applications, as they greatly reduce the output distortion. It is required that the diode bias current, I_D be greater than twice the input current, I_S . As the input voltage has a DC level of 0 V , the Diode Bias input pins are 1 diode drop above 0 V , which is $+0.7\text{ V}$. Tying the bias to the clean $V+$ supply, results in a voltage drop of 14.3 V across R_D . Using the recommended 1 mA for I_D is appropriate here, and with $V_S = +15\text{ V}$, the voltage drop is 14.3 V , and so using the standard value of $13\text{-k}\Omega$ is acceptable and will provide the desired gain control.

To obtain the $<0.1\%$ THD requirement, the differential input voltage must be $<60\text{ mV}_{PP}$ when the linearizing diodes are used. The input divider on the input will reduce the 1 V_P input to 33 mV_{PP} , which is within the desired spec.

Next, set I_{BIAS} . The Bias Input pins (pins 1 or 16), are 2 diode drops above the negative supply, and therefore $V_{BIAS} = 2(V_{BE}) + V_-$, which for this application is -13.6 V . To set I_{BIAS} to 1 mA when $V_C = 15\text{ V}$ requires a $28.6\text{-k}\Omega$; $30\text{-k}\Omega$ is a standard value and is used for this application. The gain will be linear with the applied voltage.

Typical Application (continued)

8.2.3 Application Curve

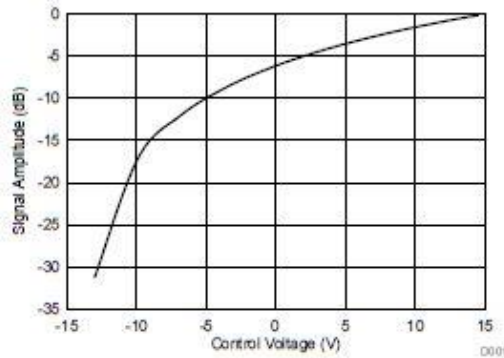


Figure 18. Signal Amplitude vs Control Voltage

8.3 System Examples

8.3.1 Voltage-Controlled Amplifiers

Figure 20 shows how the linearizing diodes is used in a voltage-controlled amplifier. To understand the input biasing, it is best to consider the 13-kΩ resistor as a current source and use a Thevenin equivalent circuit as shown in Figure 21. This circuit is similar to Figure 19 and operates the same. The potentiometer in Figure 20 is adjusted to minimize the effects of the control signal at the output.

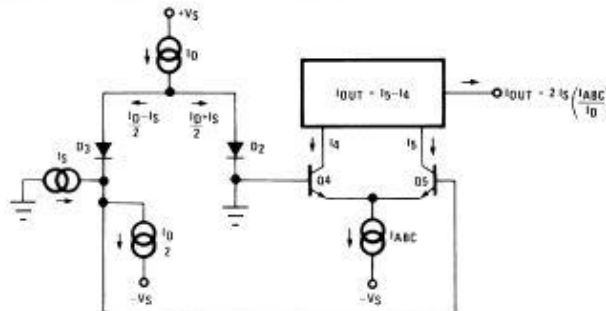


Figure 19. Linearizing Diodes

For optimum signal-to-noise performance, I_{ABC} should be as large as possible as shown by the Output Voltage vs Amplifier Bias Current graph. Larger amplitudes of input signal also improve the S/N ratio. The linearizing diodes help here by allowing larger input signals for the same output distortion as shown by the Distortion vs. Differential Input Voltage graph. S/N may be optimized by adjusting the magnitude of the input signal via R_{IN} (Figure 20) until the output distortion is below the desired level. The output voltage swing can then be set at any level by selecting R_L .

Although the noise contribution of the linearizing diodes is negligible relative to the contribution of the amplifier's internal transistors, I_D should be as large as possible. This minimizes the dynamic junction resistance of the diodes (r_d) and maximizes their linearizing action when balanced against R_{IN} . A value of 1 mA is recommended for I_D unless the specific application demands otherwise.

System Examples (continued)

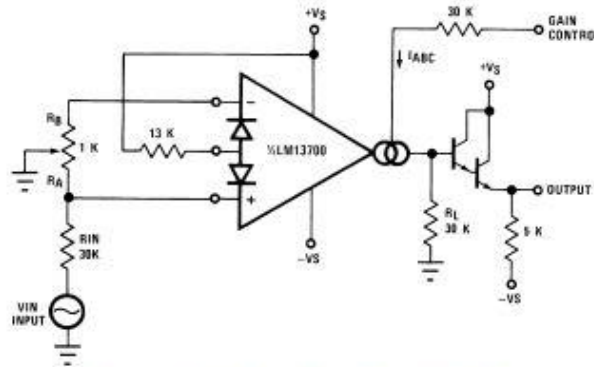


Figure 20. Voltage-Controlled Amplifier

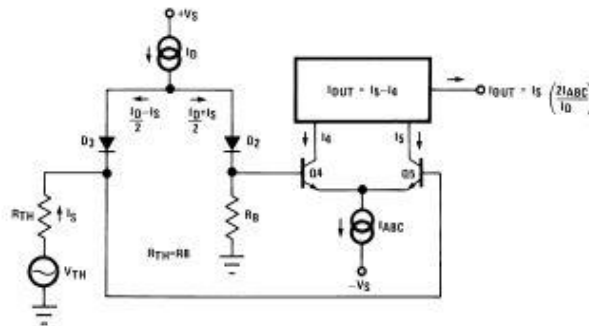


Figure 21. Equivalent VCA Input Circuit

8.3.2 Stereo Volume Control

The circuit of Figure 22 uses the excellent matching of the two LM13700 amplifiers to provide a Stereo Volume Control with a typical channel-to-channel gain tracking of 0.3 dB. R_p is provided to minimize the output offset voltage and may be replaced with two 510Ω resistors in AC-coupled applications. For the component values given, amplifier gain is derived for Figure 20 as being:

$$\frac{V_O}{V_{IN}} = 940 \times I_{ABC} \tag{8}$$

If V_C is derived from a second signal source then the circuit becomes an amplitude modulator or two-quadrant multiplier as shown in Figure 23, where:

$$I_D = \frac{-2I_S}{I_D} (I_{ABC}) - \frac{-2I_S}{I_D} \frac{V_{IN2}}{R_C} - \frac{2I_S}{I_D} \frac{(V^- + 1.4V)}{R_C} \tag{9}$$

The constant term in the above equation may be cancelled by feeding $I_S \times I_D R_C / (V^- + 1.4V)$ into I_D . The circuit of Figure 24 adds R_M to provide this current, resulting in a four-quadrant multiplier where R_C is trimmed such that $V_O = 0V$ for $V_{IN2} = 0V$. R_M also serves as the load resistor for I_D .

System Examples (continued)

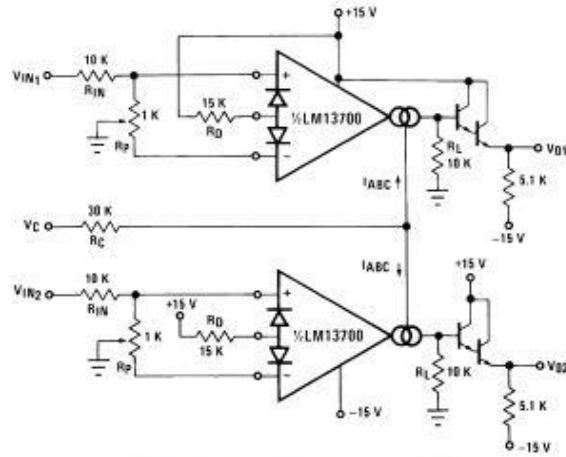


Figure 22. Stereo Volume Control

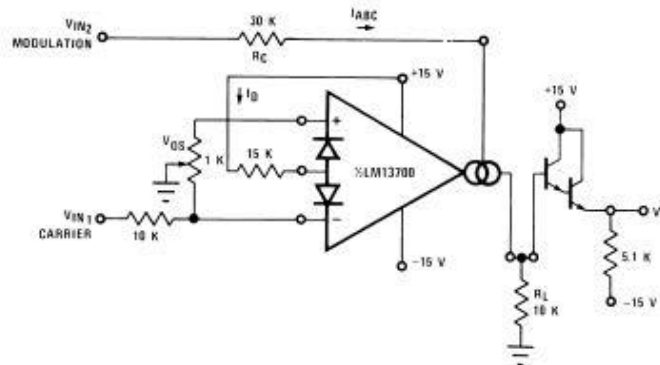


Figure 23. Amplitude Modulator

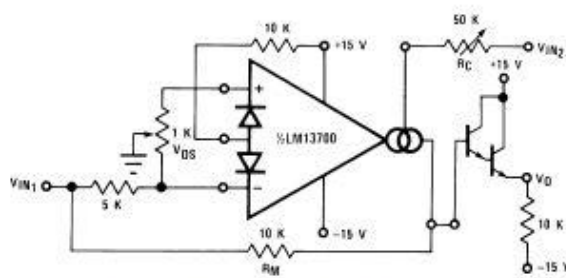


Figure 24. Four-Quadrant Multiplier

System Examples (continued)

Noting that the gain of the LM13700 amplifier of Figure 21 may be controlled by varying the linearizing diode current I_D as well as by varying I_{ABC} , Figure 25 shows an AGC Amplifier using this approach. As V_O reaches a high enough amplitude ($3 V_{BE}$) to turn on the Darlingtons and the linearizing diodes, the increase in I_D reduces the amplifier gain so as to hold V_O at that level.

8.3.3 Voltage-Controlled Resistors

An Operational Transconductance Amplifier (OTA) may be used to implement a Voltage Controlled Resistor as shown in Figure 26. A signal voltage applied at R_X generates a V_{IN} to the LM13700 which is then multiplied by the g_m of the amplifier to produce an output current, thus:

$$R_X = \frac{R + R_A}{g_m R_A} \tag{10}$$

where $g_m \approx 19.2 I_{ABC}$ at 25°C. Note that the attenuation of V_O by R and R_A is necessary to maintain V_{IN} within the linear range of the LM13700 input.

Figure 27 shows a similar VCR where the linearizing diodes are added, essentially improving the noise performance of the resistor. A floating VCR is shown in Figure 28, where each "end" of the "resistor" may be at any voltage within the output voltage range of the LM13700.

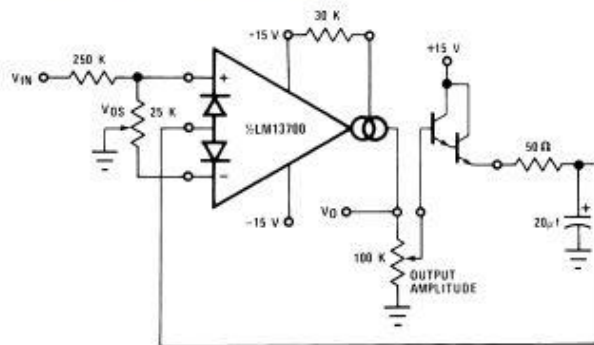


Figure 25. AGC Amplifier

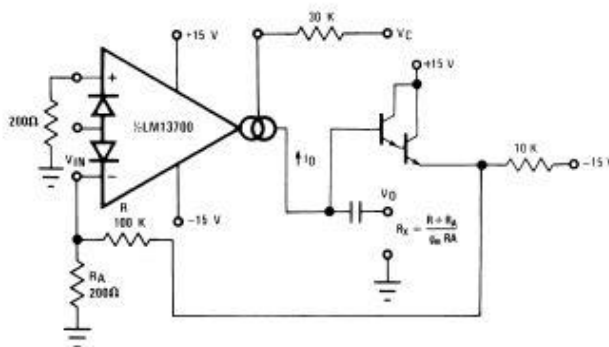


Figure 26. Voltage-Controlled Resistor, Single-Ended

System Examples (continued)

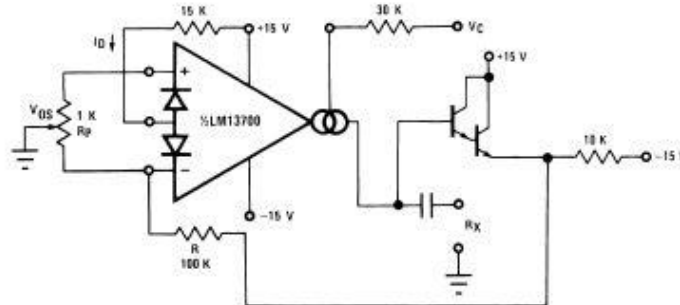


Figure 27. Voltage-Controlled Resistor with Linearizing Diodes

8.3.4 Voltage-Controlled Filters

OTA's are extremely useful for implementing voltage controlled filters, with the LM13700 having the advantage that the required buffers are included on the I.C. The VC Lo-Pass Filter of Figure 29 performs as a unity-gain buffer amplifier at frequencies below cut-off, with the cut-off frequency being the point at which X_C/g_m equals the closed-loop gain of (R/R_A) . At frequencies above cut-off the circuit provides a single RC roll-off (6 dB per octave) of the input signal amplitude with a -3 dB point defined by the given equation, where g_m is again $19.2 \times I_{ABC}$ at room temperature. Figure 30 shows a VC High-Pass Filter which operates in much the same manner, providing a single RC roll-off below the defined cut-off frequency.

Additional amplifiers may be used to implement higher order filters as demonstrated by the two-pole Butterworth Lo-Pass Filter of Figure 31 and the state variable filter of Figure 32. Due to the excellent g_m tracking of the two amplifiers, these filters perform well over several decades of frequency.

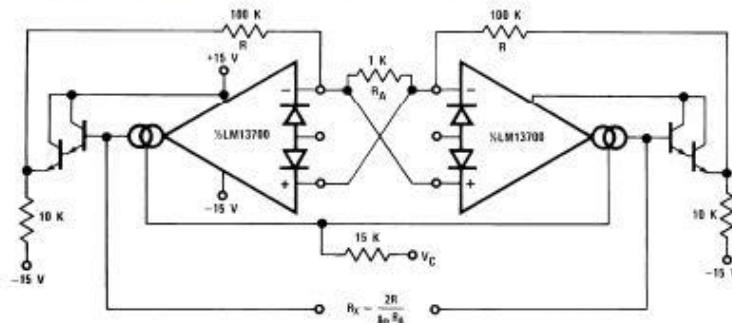


Figure 28. Floating Voltage-Controlled Resistor

System Examples (continued)

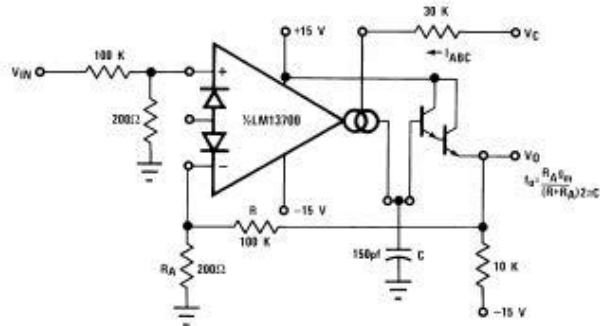
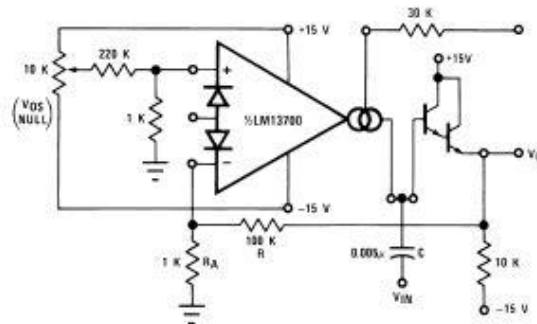


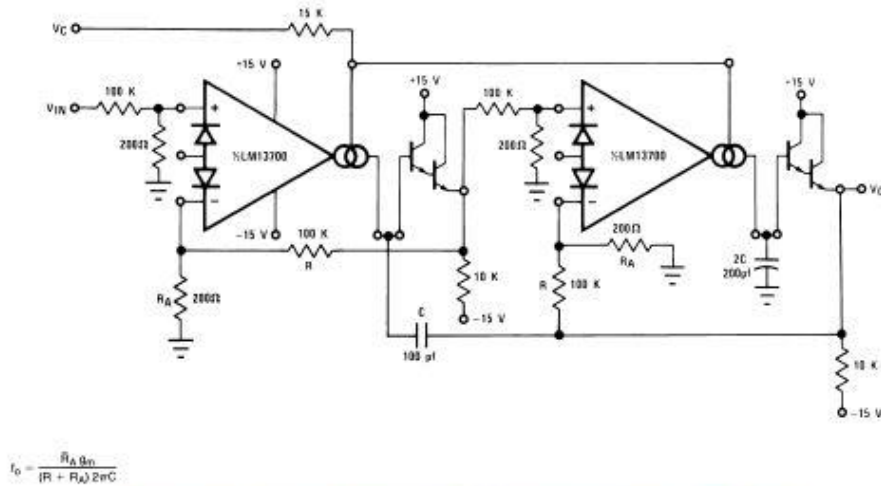
Figure 29. Voltage-Controlled Low-Pass Filter



$$f_o = \frac{R_A f_{in}}{(R + R_A) 2\pi C}$$

Figure 30. Voltage-Controlled Hi-Pass Filter

System Examples (continued)



$$f_0 = \frac{R_A g_m}{(R + R_A) 2\pi C}$$

Figure 31. Voltage-Controlled 2-Pole Butterworth Lo-Pass Filter

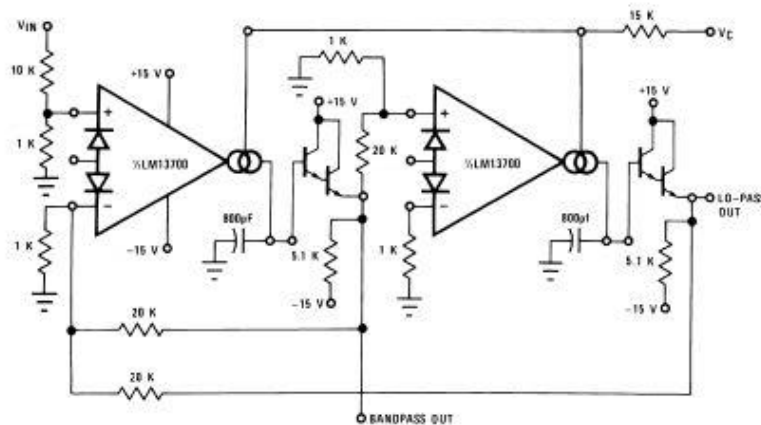


Figure 32. Voltage-Controlled State Variable Filter

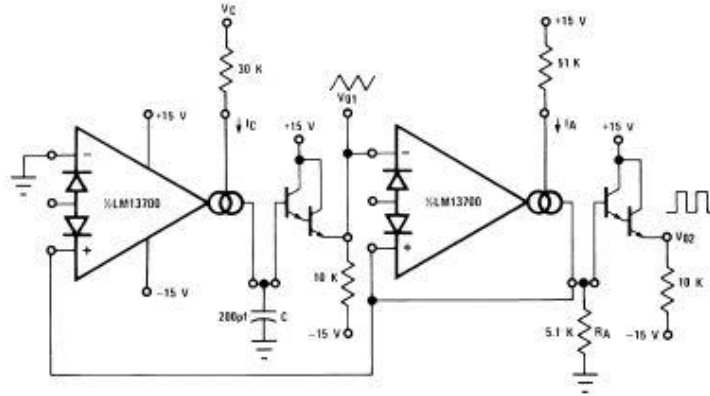
8.3.5 Voltage-Controlled Oscillators

The classic Triangular/Square Wave VCO of Figure 33 is one of a variety of Voltage Controlled Oscillators which may be built utilizing the LM13700. With the component values shown, this oscillator provides signals from 200 kHz to below 2 Hz as I_C is varied from 1 mA to 10 nA. The output amplitudes are set by $I_A \times R_A$. Note that the peak differential input voltage must be less than 5 V to prevent zenering the inputs.

A few modifications to this circuit produce the ramp/pulse VCO of Figure 34. When V_{O2} is high, I_F is added to I_C to increase amplifier A1's bias current and thus to increase the charging rate of capacitor C. When V_{O2} is low, I_F goes to zero and the capacitor discharge current is set by I_C .

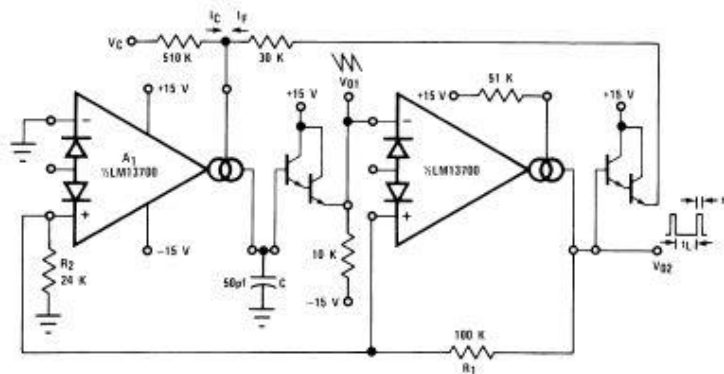
System Examples (continued)

The VC Lo-Pass Filter of Figure 29 may be used to produce a high-quality sinusoidal VCO. The circuit of Figure 34 employs two LM13700 packages, with three of the amplifiers configured as lo-pass filters and the fourth as a limiter/inverter. The circuit oscillates at the frequency at which the loop phase-shift is 360° or 180° for the inverter and 60° per filter stage. This VCO operates from 5 Hz to 50 kHz with less than 1% THD.



$$f_{osc} = \frac{I_C}{2C I_{TA} R_A}$$

Figure 33. Triangular/Square-Wave VCO



$$V_{PK} = \frac{|V_T + 0.6V| R_2}{R_1 + R_2}$$

$$t_H = \frac{2V_{PK}C}{I_C}$$

$$t_L = \frac{2V_{PK}C}{I_C}$$

$$f_o \approx \frac{I_C}{2V_{PK}C} \text{ for } t_r \ll t_H$$

Figure 34. Ramp/Pulse VCO

System Examples (continued)

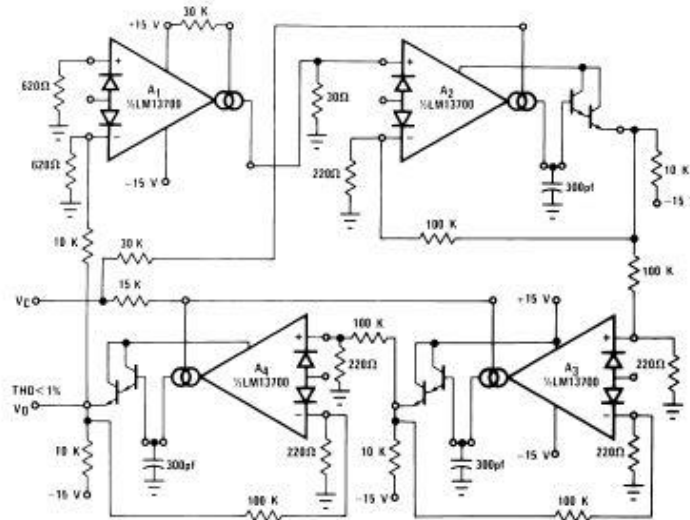


Figure 35. Sinusoidal VCO

Figure 36 shows how to build a VCO using one amplifier when the other amplifier is needed for another function.

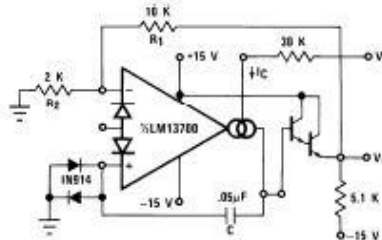


Figure 36. Single Amplifier VCO

8.3.6 Additional Applications

Figure 37 presents an interesting one-shot which draws no power supply current until it is triggered. A positive-going trigger pulse of at least 2 V amplitude turns on the amplifier through R_B and pulls the non-inverting input high. The amplifier regenerates and latches its output high until capacitor C charges to the voltage level on the non-inverting input. The output then switches low, turning off the amplifier and discharging the capacitor. The capacitor discharge rate is speeded up by shorting the diode bias pin to the inverting input so that an additional discharge current flows through D_1 when the amplifier output switches low. A special feature of this timer is that the other amplifier, when biased from V_O , can perform another function and draw zero stand-by power as well.

System Examples (continued)

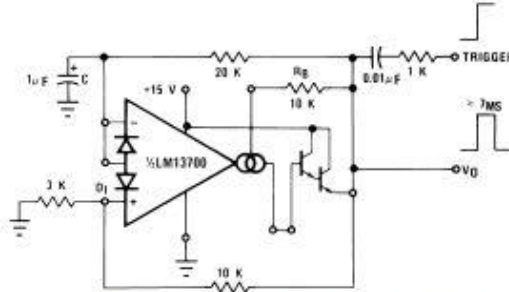


Figure 37. Zero Stand-By Power Timer

The operation of the multiplexer of Figure 38 is very straightforward. When A1 is turned on it holds V_O equal to V_{IN1} and when A2 is supplied with bias current then it controls V_O . C_C and R_C serve to stabilize the unity-gain configuration of amplifiers A1 and A2. The maximum clock rate is limited to about 200 kHz by the LM13700 slew rate into 150 pF when the $(V_{IN1}-V_{IN2})$ differential is at its maximum allowable value of 5 V.

The Phase-Locked Loop of Figure 39 uses the four-quadrant multiplier of Figure 24 and the VCO of Figure 36 to produce a PLL with a $\pm 5\%$ hold-in range and an input sensitivity of about 300 mV.

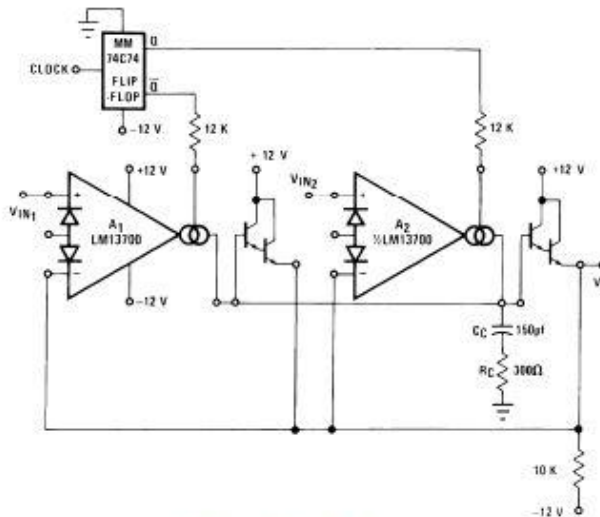


Figure 38. Multiplexer

LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

System Examples (continued)

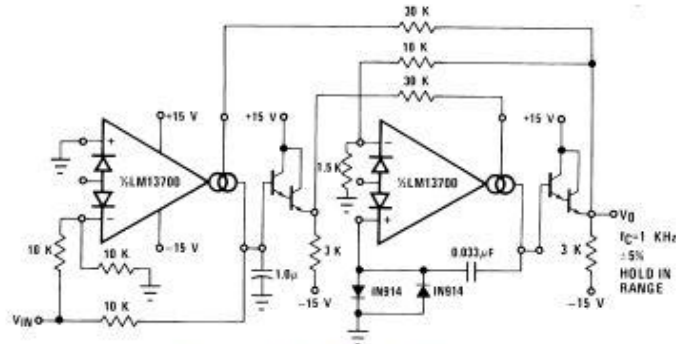


Figure 39. Phase Lock Loop

The Schmitt Trigger of Figure 40 uses the amplifier output current into R to set the hysteresis of the comparator; thus $V_H = 2 \times R \times I_B$. Varying I_B will produce a Schmitt Trigger with variable hysteresis.

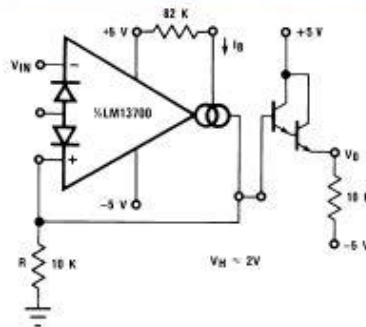


Figure 40. Schmitt Trigger

Figure 41 shows a Tachometer or Frequency-to-Voltage converter. Whenever A1 is toggled by a positive-going input, an amount of charge equal to $(V_H - V_L) C_1$ is sourced into C_1 and R_1 . This once per cycle charge is then balanced by the current of V_O/R_1 . The maximum F_{IN} is limited by the amount of time required to charge C_1 from V_L to V_H with a current of I_B , where V_L and V_H represent the maximum low and maximum high output voltage swing of the LM13700. D1 is added to provide a discharge path for C_1 when A1 switches low.

The Peak Detector of Figure 42 uses A2 to turn on A1 whenever V_{IN} becomes more positive than V_O . A1 then charges storage capacitor C to hold V_O equal to V_{IN} PK. Pulling the output of A2 low through D1 serves to turn off A1 so that V_O remains constant.

System Examples (continued)

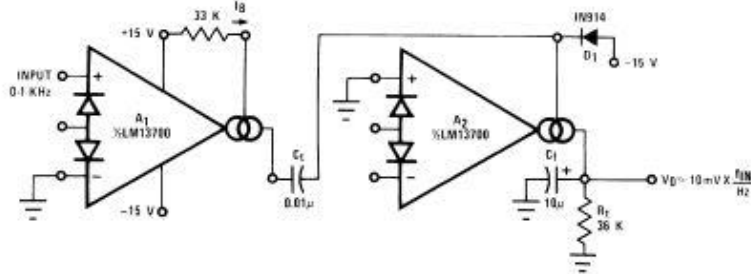


Figure 41. Tachometer

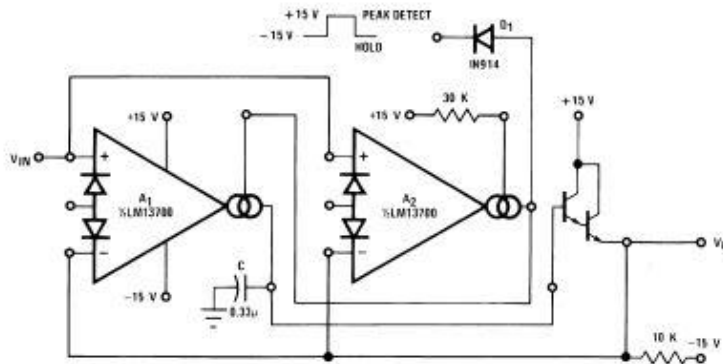


Figure 42. Peak Detector and Hold Circuit

The Ramp-and-Hold of Figure 44 sources I_B into capacitor C whenever the input to A1 is brought high, giving a ramp-rate of about 1 V/ms for the component values shown.

The true-RMS converter of Figure 45 is essentially an automatic gain control amplifier which adjusts its gain such that the AC power at the output of amplifier A1 is constant. The output power of amplifier A1 is monitored by squaring amplifier A2 and the average compared to a reference voltage with amplifier A3. The output of A3 provides bias current to the diodes of A1 to attenuate the input signal. Because the output power of A1 is held constant, the RMS value is constant and the attenuation is directly proportional to the RMS value of the input voltage. The attenuation is also proportional to the diode bias current. Amplifier A4 adjusts the ratio of currents through the diodes to be equal and therefore the voltage at the output of A4 is proportional to the RMS value of the input voltage. The calibration potentiometer is set such that V_O reads directly in RMS volts.

System Examples (continued)

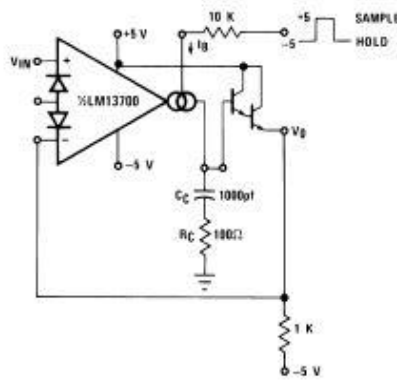


Figure 43. Sample-and-Hold Circuit

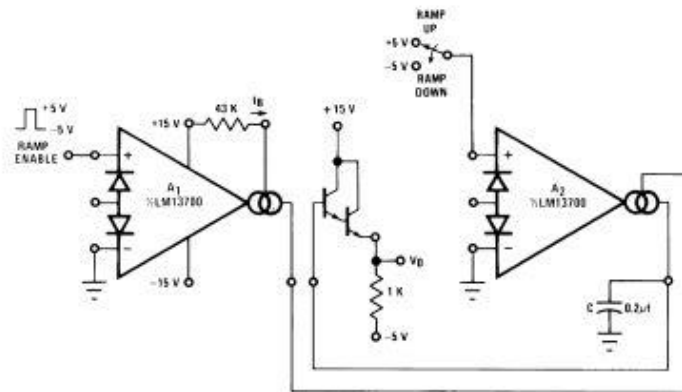


Figure 44. Ramp and Hold

System Examples (continued)

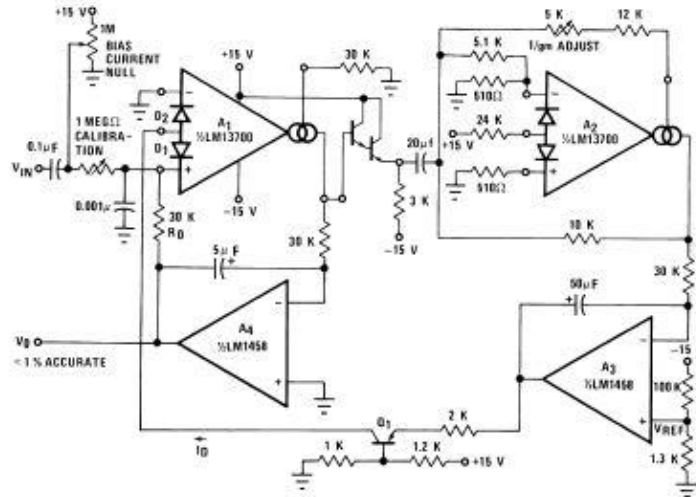


Figure 45. True RMS Converter

The circuit of Figure 46 is a voltage reference of variable Temperature Coefficient. The 100-kΩ potentiometer adjusts the output voltage which has a positive TC above 1.2 V, zero TC at about 1.2 V, and negative TC below 1.2 V. This is accomplished by balancing the TC of the A2 transfer function against the complementary TC of D1.

The wide dynamic range of the LM13700 allows easy control of the output pulse width in the Pulse Width Modulator of Figure 47.

For generating I_{ABC} over a range of 4 to 6 decades of current, the system of Figure 48 provides a logarithmic current out for a linear voltage in.

Since the closed-loop configuration ensures that the input to A2 is held equal to 0 V, the output current of A1 is equal to $I_3 = -V_C/R_C$.

The differential voltage between Q1 and Q2 is attenuated by the R1,R2 network so that A1 may be assumed to be operating within its linear range. From Equation 5, the input voltage to A1 is:

$$V_{IN1} = \frac{-2kT I_3}{q I_2} = \frac{-2kT V_C}{q I_2 R_C} \tag{11}$$

The voltage on the base of Q1 is then

$$V_{B1} = \frac{(R_1 + R_2) V_{IN1}}{R_1} \tag{12}$$

The ratio of the Q1 and Q2 collector currents is defined by:

$$V_{D1} = \frac{kT}{q} \ln \frac{I_{C2}}{I_{C1}} = \frac{kT}{q} \ln \frac{I_{ABC}}{I_1} \tag{13}$$

Combining and solving for I_{ABC} yields:

$$I_{ABC} = I_1 \exp \frac{2(R_1 + R_2) V_C}{R_1 I_2 R_C} \tag{14}$$

This logarithmic current is used to bias the circuit of Figure 22 to provide temperature independent stereo attenuation characteristic.

System Examples (continued)

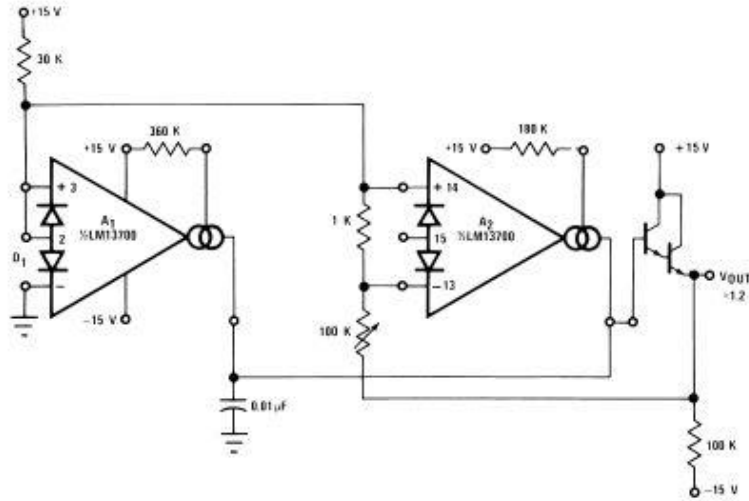


Figure 46. Delta VBE Reference

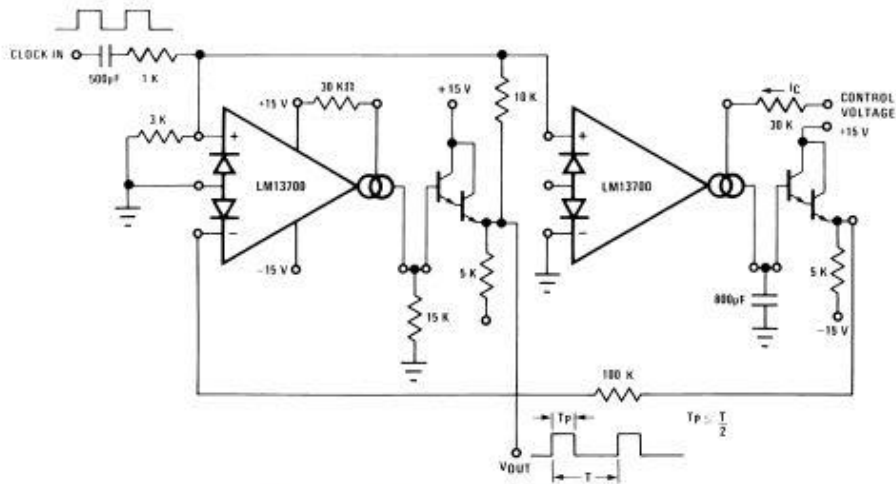
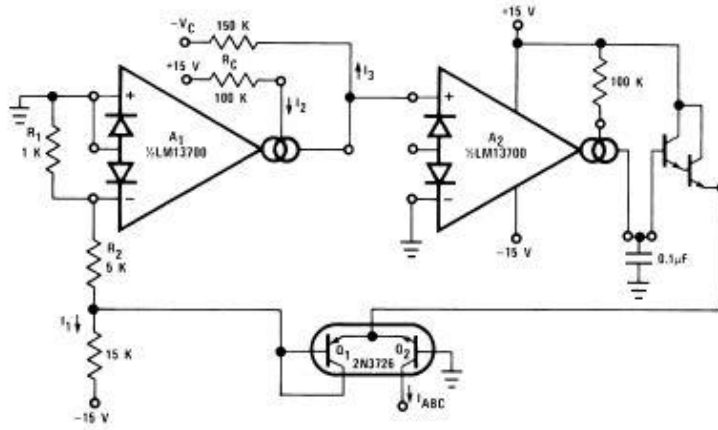


Figure 47. Pulse Width Modulator

System Examples (continued)



$$I_{ABC} = I_1 \exp \frac{-Ck_1}{I_2}$$

Figure 48. Logarithmic Current Source

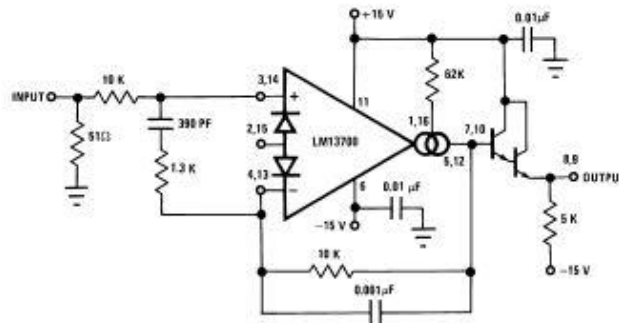


Figure 49. Unity Gain Follower

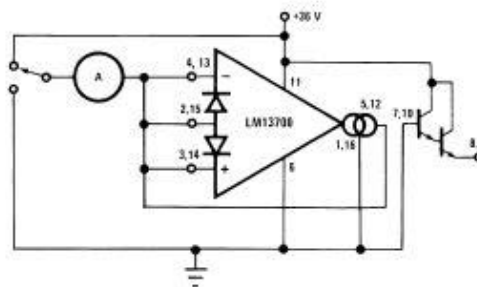


Figure 50. Leakage Current Test Circuit

System Examples (continued)

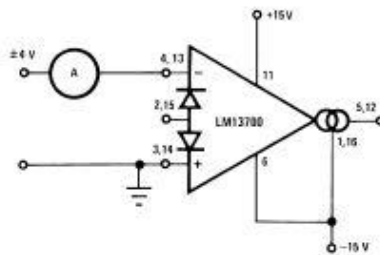


Figure 51. Differential Input Current Test Circuit

9 Power Supply Recommendations

The LM13700 can operate with either a single-ended supply or a dual supplies. The supplies should be low impedance sources with sufficient bypassing. Use of low-ESR sufficiently rated voltage ceramic capacitors is recommended. When bypassing dual supply configurations, the supply bypass capacitors should couple to ground.

10 Layout

10.1 Layout Guidelines

Place supply bypass capacitors as close to the appropriate supply pins as possible. When multiple bypass capacitors are used, the smallest value capacitor should be closest to the supply pin.

Use of a ground plane to minimize ground impedance and provide constant signal impedance is recommended. Avoid routing signal traces over any gaps in the ground plane.

Feedback components and passives should be placed close to the device pins to minimize parasitic impedances. When using capacitors to limit bandwidth, the capacitor should be closer to the device pin than any ballasting or gain resistors.

10.2 Layout Example

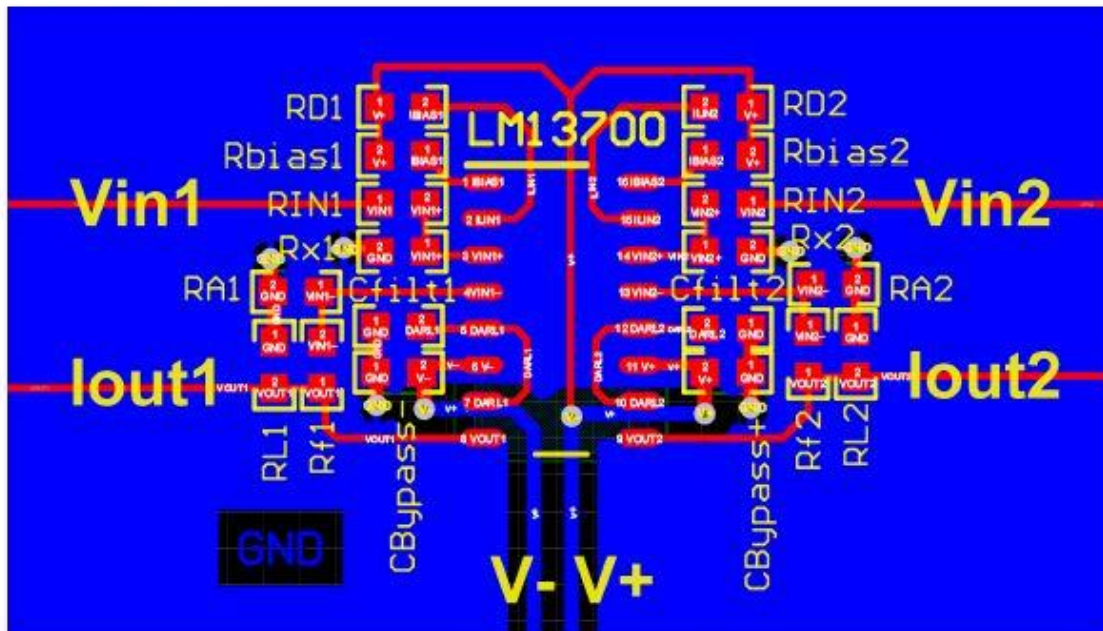


Figure 52. Layout Recommendation

11 Device and Documentation Support

11.1 Community Resources

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

TI E2E™ Online Community *TI's Engineer-to-Engineer (E2E) Community*. Created to foster collaboration among engineers. At e2e.ti.com, you can ask questions, share knowledge, explore ideas and help solve problems with fellow engineers.

Design Support *TI's Design Support* Quickly find helpful E2E forums along with design support tools and contact information for technical support.

11.2 Trademarks

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

11.3 Electrostatic Discharge Caution



These devices have limited built-in ESD protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

11.4 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

12 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (8)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
LM13700M/NOPB	ACTIVE	SOIC	D	16	48	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	0 to 70	LM13700M	Samples
LM13700MX/NOPB	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	0 to 70	LM13700M	Samples
LM13700N/NOPB	ACTIVE	PDIP	NFG	16	25	Pb-Free (RoHS)	CU SN	Level-1-NA-UNLIM	0 to 70	LM13700N	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBsolete: TI has discontinued the production of the device.

(2) RoHS: TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet J5709B low halogen requirements of <= 1000ppm threshold. Antimony trioxide based flame retardants must also meet the <= 1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "," will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.



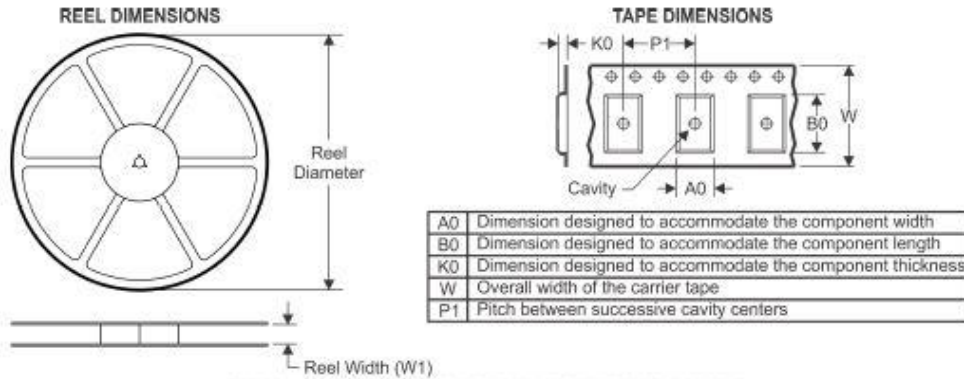
www.ti.com

PACKAGE OPTION ADDENDUM

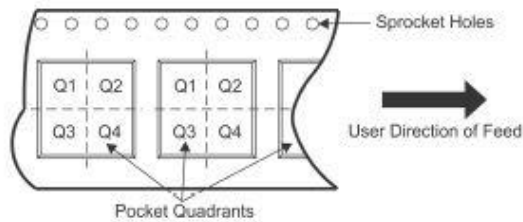
17-Nov-2018

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



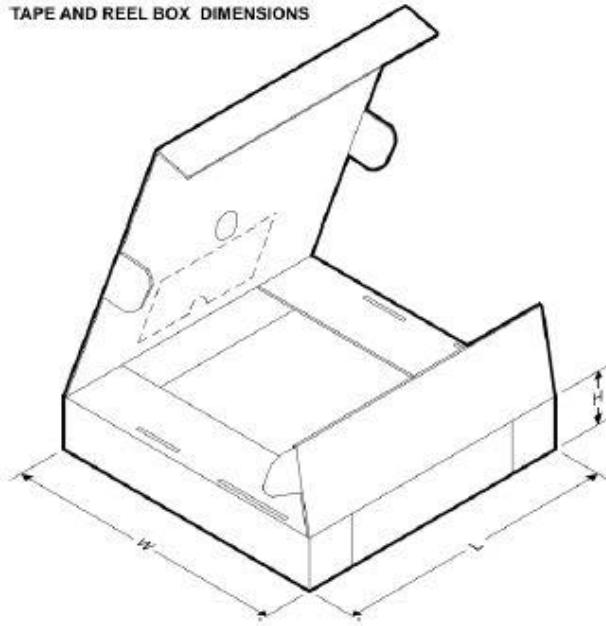
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM13700MX/NOPB	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.3	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS

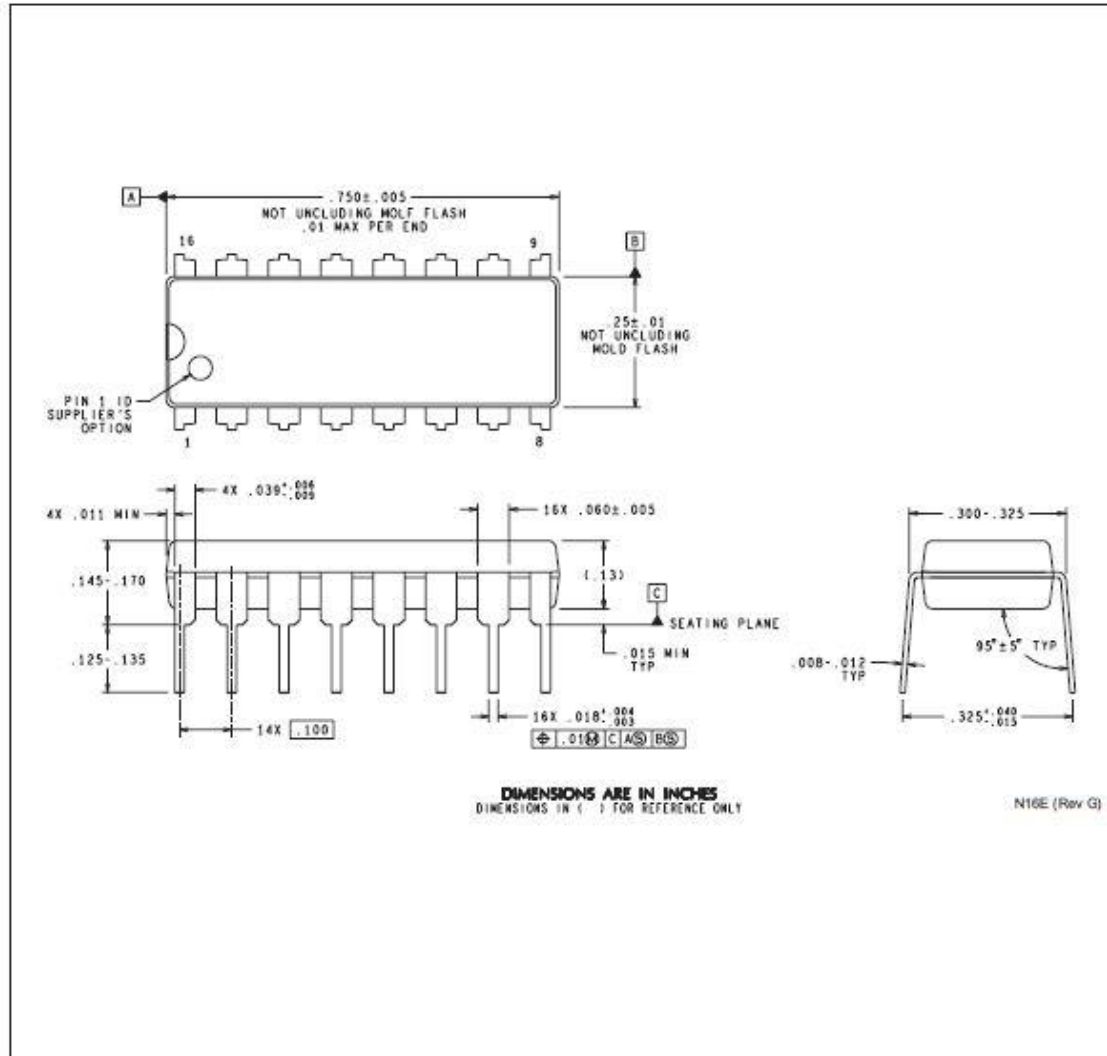


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM13700MX/NOPB	SOIC	D	16	2500	367.0	367.0	35.0

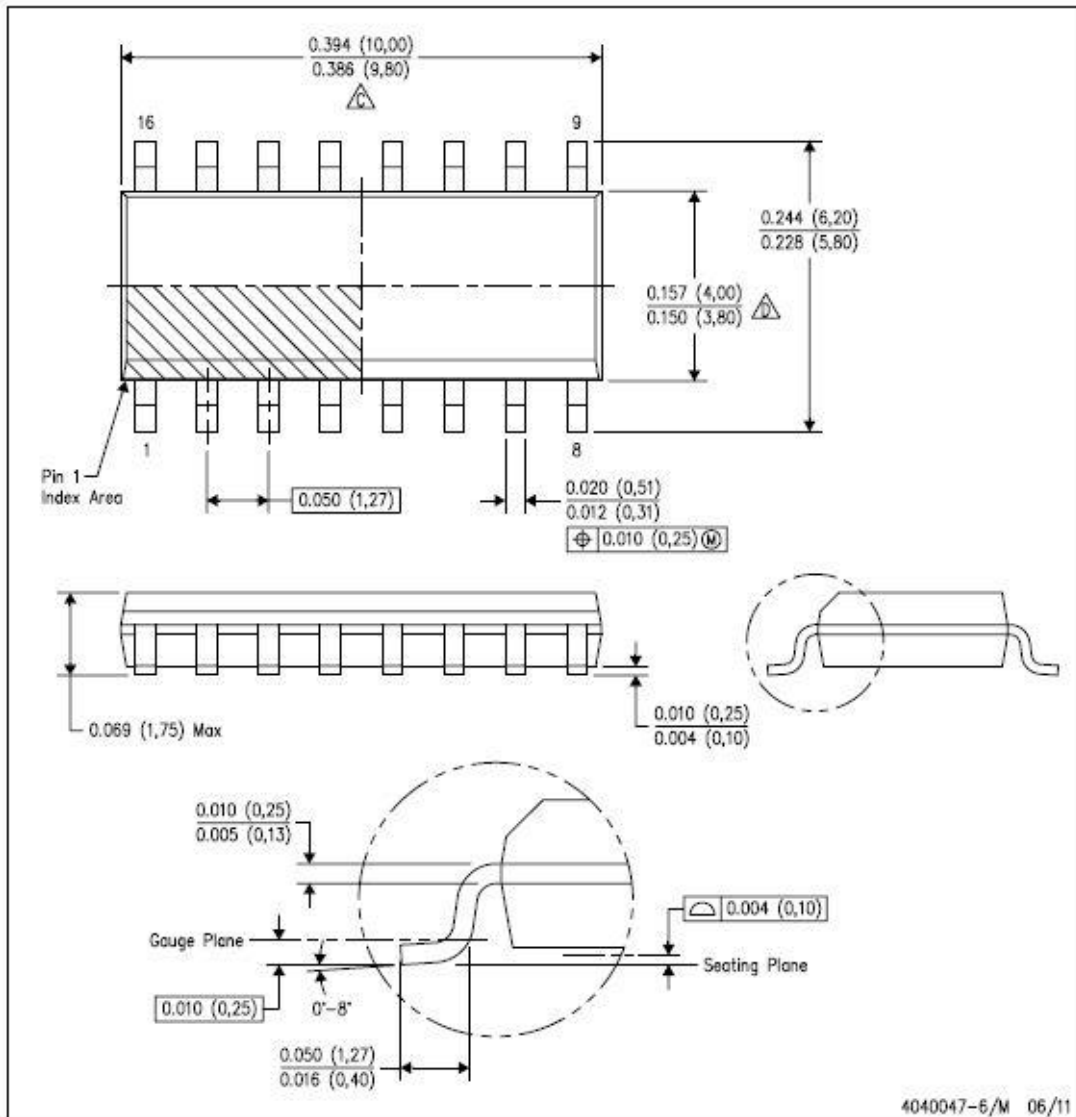
MECHANICAL DATA

NFG0016E



D (R-PDSO-G16)

PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
 - Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
 - E. Reference JEDEC MS-012 variation AC.

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATASHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, or other requirements. These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to TI's Terms of Sale (www.ti.com/legal/termsofsale.html) or other applicable terms available either on ti.com or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2018, Texas Instruments Incorporated