



UNIVERSIDAD DE VALLADOLID

TRABAJO FIN DE MASTER

MASTER UNIVERSITARIO EN INVESTIGACIÓN
EN TECNOLOGÍAS DE LA INFORMACIÓN Y LAS COMUNICACIONES

Estudio de capas delgadas de dieléctricos de alta permitividad depositadas por ALD

Autora:

Lissa María Fuentes Díaz

Tutores:

Dra. Helena Castán Lanaspá

Dr. Héctor García García

Valladolid, 7 de Julio de 2014

TÍTULO: **Estudio de capas delgadas de dieléctricos de alta permitividad depositadas por ALD**

AUTORA: **Lissa María Fuentes Díaz**

TUTORES: **Dra. Helena Castán Lanaspá
Dr. Héctor García García**

DEPARTAMENTO: **Electricidad y Electrónica**

Tribunal

PRESIDENTE: **Dr. Luis Alberto Bailón Vega**

VOCAL: **Dr. Roberto Hornero Sánchez**

SECRETARIO: **Dra. María García Gadañón**

FECHA: **7 de Julio de 2014**

CALIFICACIÓN:

Resumen del TFM

El impulso acelerado de la industria microelectrónica ha conducido al empleo de dieléctricos de alta permitividad (K) como una alternativa para continuar el escalado. Tanto en aplicaciones espaciales, médicas, como de física de alta energía los transistores son sometidos a ambientes de fuertes irradiaciones provocando una degradación progresiva de los dispositivos. La respuesta de la fiabilidad de los dieléctricos de alta K frente a la irradiación determinará su viabilidad e incorporación a circuitos integrados comerciales. En este trabajo se estudia el impacto de irradiaciones de una energía de 2MeV sobre dieléctricos de alta K de Al_2O_3 de 5.9nm de grosor depositados por *ALD* (*Atomic Layer Deposition*), sobre sustrato de *Si* tipo *p*. Fueron analizadas muestras expuestas a diferentes dosis de irradiación del orden de $10^{14}e/cm^2$, $10^{15}e/cm^2$ y $10^{16}e/cm^2$. Varias técnicas fueron estudiadas para caracterizar eléctricamente los defectos inducidos o activados por las irradiaciones. Se realizó un estudio de la variación experimentada por la conductancia en función de la dosis de irradiación, la frecuencia y la temperatura mediante de la técnica de Espectroscopía de Admitancia. Se detectó la presencia de carga positiva atrapada e inducida por la irradiación debido a trampas en el dieléctrico. Se concluyó que pares electrón-hueco son creados en dieléctricos de alta permitividad irradiados, donde los huecos son capturados por trampas existentes. Se demostró que las irradiaciones siempre degradan las capas dieléctricas en término de corriente de fuga, comprometiendo la fiabilidad de los dispositivos.

Palabras clave

Dieléctricos de alta permitividad, irradiación, Deposición de Capas Atómicas, óxido de aluminio, técnicas de caracterización eléctrica, Espectroscopía de Admitancia

Abstract

The intensive boost of microelectronic industry has led to use high- K dielectrics as an alternative to continue scaling. In spatial, medical and high energy physic applications, transistors are subject to high irradiation environments causing a progressive degradation of the devices. The response of reliability in high- K dielectric, face to face irradiation, will determine its viability and incorporation to commercial integrated circuits. This work focuses on 2MeV energy irradiation impact in Al_2O_3 high- K dielectrics of 5.9nm thick, deposited by *ALD (Atomic Layer Deposition)* on $Si(p)$ substrate. Samples exposed to different irradiation doses in the order of $10^{14}e/cm^2$, $10^{15}e/cm^2$ and $10^{16}e/cm^2$ were examined. Some techniques were studied to know the electrical characteristics of those defects induced and activated by irradiation. A study of conductance variation was carried out according to irradiation doses, frequency and temperature, through Admittance Spectroscopy technique. The presence of positive charge induced and trapped by irradiation due to existing traps was detected. It was concluded that electron-hole pairs are created in irradiated high- K dielectrics, where the holes are captured by the existing hole traps. Irradiations always degrade dielectric layers in terms of gate leakage current putting at risk the device reliability.

Keywords

High- K dielectrics, irradiation, Atomic Layer Deposition, Aluminium oxide, electrical characterization techniques, Admittance Spectroscopy

Agradecimientos

A mis tutores Helena Castán y Héctor García por todo el apoyo y confianza depositados. Muchas gracias por hacerme sentir parte de su colectivo de trabajo y por las experiencias compartidas.

A mi familia por el aliento transmitido desde la distancia. A Tatiquilla por su ejemplo durante toda mi trayectoria como estudiante.

A la Universidad de Valladolid por darme esta oportunidad única de cursar este Máster. A mis compañeros de clase y al claustro de profesores del MUITIC por todos los conocimientos transmitidos.

Gracias a todos por permitirme tener una experiencia inolvidable.

Índice general

1. Introducción	1
1.1. Motivación	2
1.2. Objetivos	3
1.2.1. Objetivo General	3
1.2.2. Objetivos Específicos	3
1.3. Metodología	4
1.4. Estructura del Trabajo	7
2. Dieléctricos de alta permitividad	8
2.1. Necesidad de los dieléctricos de alta permitividad	8
2.2. Condiciones a satisfacer por los dieléctricos de alta permitividad	10
2.3. Técnicas de crecimiento de capas de dieléctricos de alta permitividad	12
2.3.1. Técnica <i>CVD (Chemical Vapour Deposition)</i>	12
2.3.2. Técnica <i>HPRS (High Pressure Reactive Sputtering)</i>	13
2.3.3. Técnica <i>ALD (Atomic Layer Deposition)</i>	15
3. Técnicas de Caracterización Eléctrica	19
3.1. Técnica de Transitorios de Capacidad (<i>DLTS</i>)	20
3.1.1. Fundamento Teórico	20
3.1.2. Montaje y Equipos Utilizados	23
3.2. Técnica de Transitorios de Conductancia	25
3.2.1. Fundamento Teórico	25
3.2.2. Montaje y Equipos Utilizados	27
3.3. Técnica de Transitorios de Banda Plana	28
3.3.1. Fundamento Teórico	29
3.3.2. Montaje y Equipos Utilizados	30
3.4. Caracterización eléctrica de dieléctricos de alta permitividad	32
3.4.1. Relación de muestras estudiadas	32
3.4.2. Resultados experimentales y discusión	33
4. Efectos de la irradiación en dieléctricos de alta permitividad	45
4.1. Relación de muestras estudiadas	46
4.2. Espectroscopía de Admitancia	48
4.3. Resultados experimentales y discusión	51

5. Conclusiones y Trabajos Futuros	67
Bibliografía	69
A. Publicaciones del Trabajo Fin de Máster	74

Índice de figuras

1.1. Esquema general del Trabajo Fin de Máster	6
2.1. Esquema de aplicación de la Técnica HPRS [2]	14
2.2. Secuencia de pasos del ciclo de ALD de Al_2O_3	16
3.1. Pulsos aplicados y respuesta de la muestra durante los transitorios de capacidad [19]	21
3.2. Representación de un transitorio de capacidad [19]	22
3.3. Señal de correlación (ΔC) respecto a E_T	22
3.4. Equipos utilizados para el montaje experimental de la técnica DLTS .	24
3.5. Criostato Oxford	24
3.6. Montaje experimental de la técnica DLTS	25
3.7. Diagrama de bandas del aislante durante el efecto túnel en una estructura n-MIS [19]	26
3.8. Transitorio de conductancia experimentado por la muestra [19]	26
3.9. Equipos utilizados para el montaje experimental de la técnica Transitorios de Conductancia	28
3.10. Montaje experimental de la técnica Transitorios de Conductancia . . .	28
3.11. Transitorios de tensión de banda plana en una estructura MIS [2] . . .	30
3.12. Equipos utilizados para el montaje experimental de la técnica Transitorios de Banda Plana	31
3.13. Montaje experimental de la técnica Transitorios de Banda Plana . . .	31
3.14. Curva C-V de $Al/DyZrO_x/SiO_2/Si(p)$ a 100kHz	33
3.15. Curva G-V de $Al/DyZrO_x/SiO_2/Si(p)$ a 100kHz	34
3.16. Transitorio de Capacidad $Al/DyZrO_x/SiO_2/Si(p)$ a 100kHz	35
3.17. Densidad de estados en la interface $Al/DyZrO_x/SiO_2/Si(p)$ a 100kHz .	36
3.18. Curva C-V de $Al/HfO_2/Si(p)$ a 100kHz	37
3.19. Curva G-V de $Al/HfO_2/Si(p)$ a 100kHz	37
3.20. Transitorios de Conductancia de $Al/HfO_2/Si(p)$	38
3.21. Transitorios de Conductancia de $Al/HfO_2/Si(p)$	39
3.22. $\Delta G/\omega$ - t de $Al/HfO_2/Si(p)$	40
3.23. $\Delta G/\omega$ - t de $Al/HfO_2/Si(p)$	41
3.24. Perfil tridimensional de los estados DIGS en la muestra $Al/HfO_2/Si(p)$	42
3.25. Transitorios de Banda Plana de la muestra $Al/HfO_2/Si(p)$	43

3.26. Transitorios de Banda Plana normalizado de la muestra $Al/HfO_2/Si(p)$	43
4.1. Resultados teóricos obtenidos para varios dieléctricos de alta K	46
4.2. Capacidad y conductancia vs frecuencia a temperatura constante	49
4.3. Capacidad y conductancia vs temperatura a frecuencia constante	50
4.4. Técnica C-V para la muestra 2 (sin irradiar)	52
4.5. Técnica C-V para la muestra 2g irradiada ($10^{14} e/cm^2$)	52
4.6. Técnica C-V para la muestra 2h irradiada ($10^{15} e/cm^2$)	53
4.7. Técnica C-V para la muestra 2i irradiada ($10^{16} e/cm^2$)	53
4.8. Técnica G-V para la muestra 2 (sin irradiar)	54
4.9. Técnica G-V para la muestra 2g irradiada ($10^{14} e/cm^2$)	55
4.10. Técnica G-V para la muestra 2h irradiada ($10^{15} e/cm^2$)	55
4.11. Técnica G-V para la muestra 2i irradiada ($10^{16} e/cm^2$)	56
4.12. Relación lineal entre el voltaje y la altura de los picos	57
4.13. Técnica G-V para la muestra 2 (sin irradiar) a diez temperaturas	58
4.14. Técnica G-V para la muestra 2g irradiada ($10^{14} e/cm^2$) a diez temperaturas	58
4.15. Técnica G-V para la muestra 2h irradiada ($10^{15} e/cm^2$) a diez temperaturas	59
4.16. Técnica G-V para la muestra 2i irradiada ($10^{16} e/cm^2$) a diez temperaturas	59
4.17. Valores máximos obtenidos en los picos de la Técnica G-V para la muestra 2 (sin irradiar) a diez temperaturas	60
4.18. Valores máximos obtenidos en los picos de la Técnica G-V para la muestra 2g irradiada ($10^{14} e/cm^2$) a diez temperaturas	61
4.19. Valores máximos obtenidos en los picos de la Técnica G-V para la muestra 2h irradiada ($10^{15} e/cm^2$) a diez temperaturas	61
4.20. Valores máximos obtenidos en los picos de la Técnica G-V para la muestra 2i irradiada ($10^{16} e/cm^2$) a diez temperaturas	62
4.21. Técnica G-V para la muestra 2 (sin irradiar) a seis frecuencias	63
4.22. Técnica G-V para la muestra 2g irradiada ($10^{14} e/cm^2$) a seis frecuencias	63
4.23. Técnica G-V para la muestra 2h irradiada ($10^{15} e/cm^2$) a seis frecuencias	64
4.24. Técnica G-V para la muestra 2i irradiada ($10^{16} e/cm^2$) a seis frecuencias	64
4.25. Curvas G-V para las muestras 2g, 2h y 2i a temperatura ambiente y 100kHz	65
4.26. Conductancia y voltaje respecto a la dosis de irradiación de las muestras	66

Capítulo 1

Introducción

Hace ya algunos años la industria microelectrónica viene experimentando un impulso científico donde se ha buscado la reducción de todos los componentes de los circuitos integrados para alcanzar una mayor escalabilidad. Este deseo desorbitante por aumentar la capacidad por unidad de área de los *chips* condujo a la disminución progresiva del espesor del aislante en transistores MOSFET (*Metal-Oxide-Semiconductor Field Effect Transistor*) a la vez que se disminuía el área. Así se llegó a obtener un incremento exponencial de la producción, mientras el costo decrecía casi en la misma proporción [27]. Sin embargo, dicha disminución llega a un punto en la que se hace inviable. Por lograr el tan deseado escalado, el espesor del aislante se hace tan pequeño que los condensadores pueden llegar a descargarse principalmente por efecto túnel. Constituyendo problemas sustanciales la disipación de calor generado por las elevadas corrientes de fugas, el consumo de potencia involucrado, así como a largo plazo, la disminución agresiva de la fiabilidad de los dispositivos.

Aunque han ido mejorando y optimizándose con el paso del tiempo, los circuitos integrados siguen funcionando a base de transistores de silicio, el cual ostenta de características únicas y difíciles de igualar por otros compuestos. Entre sus propiedades más sobresalientes se destacan: su estabilidad térmica y dinámica sobre sustratos de *Si* a temperaturas superiores a $1100\text{ }^\circ\text{C}$ favorecido por su estructura amorfa, su amplia banda prohibida (9eV), su fácil oxidación que genera unas características aislantes excelentes, alta resistividad (10 a $15\Omega\text{cm}$), densidades de defectos inferiores a $10^{10}\text{cm}^{-2}\text{eV}^{-1}$ y elevados campos de ruptura del óxido que sobrepasan los 15MV/cm , entre otras [14, 19]. De hecho, el único inconveniente considerable que posee el *SiO₂* es su constante dieléctrica relativamente baja. Por todas estas cualidades el óxido de silicio es considerado un dieléctrico de puerta casi perfecto. No obstante, el escalado conduce a otros efectos negativos que superan las bondades ofrecidas por los dispositivos que utilizan *SiO₂* como material aislante, haciendo de la tarea de encontrar un material candidato para reemplazarlo un formidable desafío.

La industria microelectrónica ha tenido que buscar una alternativa convincente para la construcción de circuitos integrados al reemplazar una tecnología que se conoce desde hace más de 50 años. Los dieléctricos de alta permitividad son la elección más cercana y la que se ha adoptado como solución a este problema emergente.

Sin embargo, estos materiales con alta K no resultan ser una solución trivial. Todavía existen problemas que necesitan ser resueltos antes de que los dieléctricos de alta K sean incorporados efectivamente en circuitos integrados comerciales. Es importante entender la estabilidad y fiabilidad a largo plazo de estos materiales para asegurarnos de que los problemas asociados a la utilización de capas de SiO_2 ultra-fino no son simplemente reemplazados por una gama aún más amplia de inconvenientes presentes en los dieléctricos alternativos. Los posibles sustitutos tienen que satisfacer un abanico de requisitos que hacen de su análisis un problema actual de investigación.

1.1. Motivación

El transistor es el elemento fundamental todo circuito electrónico diseñado para cualquier fin, pero actualmente se enfrenta a limitaciones físicas y técnicas cada vez más difíciles de superar. Desde el comienzo de la fabricación del transistor el aislante de puerta se ha basado en el SiO_2 . Debido a sus disímiles limitaciones frente al escalado se ha acudido a su sustitución por dieléctricos de alta K , acarreado preocupación en términos de su resistencia a la irradiación. La respuesta a tales gruesos de dieléctrico muy finos ($\leq 5\text{nm}$) podría propiciar estados de desconexión y corrientes de fuga [25].

La fiabilidad a largo plazo de los dieléctricos de puerta alternativos frente la irradiación determinará la viabilidad de estos materiales para su uso en aplicaciones futuras. Tanto en aplicaciones espaciales, médicas, como física de alta energía, los transistores se hallan sometidos a ambientes de fuertes radiaciones y campos eléctricos que degradan progresivamente los dispositivos. La degeneración causada por la exposición continua a la irradiación puede producir efectos en el sistema electrónico que van desde fallos del dispositivo hasta la pérdida temporal de datos, dependiendo específicamente de la tecnología y la radiación del ambiente [14]. En circuitos irradiados aparecen cargas que trasladan su comportamiento hasta estados no deseados.

Desde finales del siglo XX numerosos estudios se han centrado en la búsqueda de la respuesta a la fiabilidad microelectrónica, donde entornos sometidos a irradiación han tenido especial interés en la última década. Un número limitado de dieléctricos de alta K , enfocados en su mayoría en irradiaciones con iones pesados y rayos X han sido estudiados. Estas investigaciones se han dedicado a su caracterización tanto física como eléctrica a través de varias técnicas, pero sólo un número limitado de ellas han analizado su comportamiento en ambientes de hostiles radiaciones. Unos pocos resultados han sido publicados en esta área [36, 15, 37].

Entre los dieléctricos de alta K analizados para diferentes aplicaciones nanoelectrónicas han despertado cierta exaltación el *aluminio*, el *hafnio* y el *zirconio* [18, 20, 16, 4, 6]. Exclusivamente las técnicas C-V (Capacidad-Voltaje) e I-V (Corriente-Voltaje) se han considerado para su caracterización. Con los resultados obtenidos por ambas técnicas de caracterización eléctrica se hace muy difícil lograr explicar el efecto de la irradiación en las cargas atrapadas y estados en la interface del aislante. Aunque en estudios previos se haya manifestado la variabilidad de comportamientos de las estructuras en dependencia del nivel de irradiación al que sean sometidas las mues-

tras, los resultados no son lo suficientemente descriptivos. Mientras están sometidos a irradiación, el desempeño de los MOSFET sobrelleva cambios que causan un gran impacto en los fenómenos de histéresis, y es perceptible además un aumento paulatino de la corriente de fuga. Conjuntamente, un cambio negativo progresivo hacia tensiones de banda plana negativas en la característica C-V se acentúa para valores mayores de irradiación de electrones. La integración de estos materiales a nuevas aplicaciones requiere una profunda evaluación tecnológica. Las variaciones experimentadas por la conductancia en estos dispositivos deben ser estudiadas para encontrar una respuesta a las corrientes que son inducidas por mecanismos de conducción.

En un intento por solucionar ciertas incertidumbres no cubiertas en investigaciones anteriores es que se presenta este trabajo. La técnica de Espectroscopía de Admitancia, puesta a punto por el Grupo de Caracterización de Materiales y Dispositivos Electrónicos de la Universidad de Valladolid, constituye una herramienta apropiada para tareas de caracterización eléctrica de estructuras MIS. Su novedosa utilización permitirá hacer un estudio más exhaustivo de las respuestas de varias muestras de dieléctricos de puerta alternativos de Al_2O_3 sometidos a dosis totales de irradiación al variar diversos parámetros experimentales como son la frecuencia y la temperatura.

1.2. Objetivos

1.2.1. Objetivo General

Después de haber explicado la motivación fundamental de esta investigación se hace necesario esclarecer los objetivos perseguidos en la misma. Como objetivo fundamental se plantea el siguiente:

- Caracterizar eléctricamente dieléctricos de alta permitividad de Al_2O_3 crecidos mediante la técnica de deposición de capas atómicas (ALD) para analizar su idoneidad en ambientes hostiles ante efectos que causan en ellos las irradiaciones.

Para alcanzar este objetivo general, a continuación se plantearán objetivos parciales complementarios entre sí que permitirán el desarrollo progresivo de esta investigación.

1.2.2. Objetivos Específicos

1- *Realizar un estudio de los resultados obtenidos hasta la fecha al caracterizar dieléctricos de alta K encaminados al uso de aplicaciones sometidas a irradiación, enfocándonos en las técnicas utilizadas y en sus fundamentos teóricos.*

Se realiza un estudio exhaustivo de la literatura relacionada con dieléctricos de alta K y de su posible aplicación bajo condiciones severas de irradiación. A pesar de que no son numerosos los estudios previos realizados con este fin, resulta imprescindible conocer qué muestras se han estudiado con anterioridad y los resultados alcanzados.

2- *Proponer una metodología y técnicas apropiadas para caracterizar dieléctricos de alta K de Al_2O_3 .*

En este objetivo se plantea detectar las deficiencias en la caracterización eléctrica de estos materiales para identificar en qué áreas han sido débiles o nulas las aportaciones en el tema. Una vez conocidas las lagunas en caracterizaciones anteriores de dieléctricos de alta K sometidos a entornos de irradiación, se procede a la propuesta de una metodología adecuada teniendo en cuenta cuáles de las técnicas puestas a punto en el Grupo de Caracterización de Materiales y Dispositivos Electrónicos es capaz de brindar contribuciones fructíferas en la caracterización de las muestras.

3- *Realizar la caracterización eléctrica de cada una de las muestras las cuales difieren en la dosis de irradiación aplicada después de su crecimiento con la técnica ALD (Atomic Layer Deposition).*

En este paso varias muestras son evaluadas por la o las técnicas de caracterización seleccionadas, tratando siempre de lograr resultados reveladores en puntos frágiles en metodologías de caracterización anteriores.

4- *Analizar los resultados obtenidos una vez caracterizadas las muestras y proponer su adecuada utilización en el caso de que los resultados lo avalen. En caso contrario, resaltar cuáles son los puntos frágiles en cada una de las muestras analizadas y qué debe ser perfeccionado.*

Finalmente se procede a la valoración del comportamiento de las muestras estudiadas para su empleo en entornos agresivos de irradiación. En este punto se define la aptitud de cada muestra para ser utilizada en aplicaciones especiales de acuerdo a la dosis de irradiación. Además se señalarán las aportaciones de esta investigación resaltando los procedimientos de caracterización utilizados.

Un esquema intuitivo, en el que se recoge el contexto de este trabajo, los objetivos, las contribuciones y los posibles trabajos futuros es mostrado en la Figura 1.1.

1.3. Metodología

La metodología propuesta en esta investigación consta de diversos pasos que se organizan como sigue:

1- Estudio detallado de la bibliografía correspondiente a dieléctricos de alta K , mostrando un exclusivo interés en aquellas investigaciones que se han enfocado en el análisis de estos dispositivos en entornos muy agresivos y sometidos a altas dosis de irradiación. Como resultado de este estudio salió a la luz la necesidad de realizar una caracterización más exhaustiva, inclusive contemplando otras técnicas de caracterización eléctrica como la Espectroscopía de Admitancia.

2- Luego se procedió a la familiarización con el trabajo de cada una de las técnicas de caracterización eléctrica y su fundamento teórico. Para ello varias muestras fueron caracterizadas por las técnicas mencionadas a continuación:

- $C-V$ (Capacidad - Voltaje) y $G-V$ (Conductancia - Voltaje).
- $I-V$ (Corriente - Voltaje)
- $DLTS$ (Espectroscopía de Transitorios de Centros Profundos)
- $V_{FB}-t$ (Transitorios de Banda Plana)
- $G-t$ (Transitorios de Conductancia)

Con dichas técnicas se analizaron parámetros como: la corriente, capacitancia, conductancia y el voltaje de banda plana en función del tiempo, la frecuencia y la temperatura. Para realizar esta caracterización se requiere del montaje experimental de cada una de las técnicas en el Laboratorio de Caracterización de Dispositivos y Circuitos Electrónicos de la Universidad de Valladolid.

Una vez caracterizadas tanto muestras irradiadas como no irradiadas los resultados fueron concluyentes. Las técnicas de caracterización empleadas en estudios anteriores no brindaban toda la información necesaria para explicar los mecanismos de conducción en los dieléctricos de alta K estudiados.

3- Se propuso el estudio de las variaciones de la conductancia de acuerdo a los siguientes parámetros: dosis de irradiación a las que fueron sometidas las muestras, voltaje, frecuencia y temperatura. Este análisis se efectuó a través de la técnica de Espectroscopía de Admitancia.

Con este análisis se busca una relación entre la conductancia y la densidad de cargas atrapadas en la interface dieléctrico-semiconductor, parámetro determinante en la fiabilidad de los dispositivos. Para hallar dicha relación se estudió el fundamento teórico de esta técnica y se realizaron mediciones exhaustivas de cada una de las muestras bajo estudio variando los parámetros de interés en el mayor rango posible permitido.

4- Luego de caracterizar las diferentes muestras de Al_2O_3 sometidas o no a previa irradiación se evaluaron las conclusiones del estudio tratando de encontrar una explicación a tales variaciones en las propiedades eléctricas de estructuras MIS sometidas a irradiación.

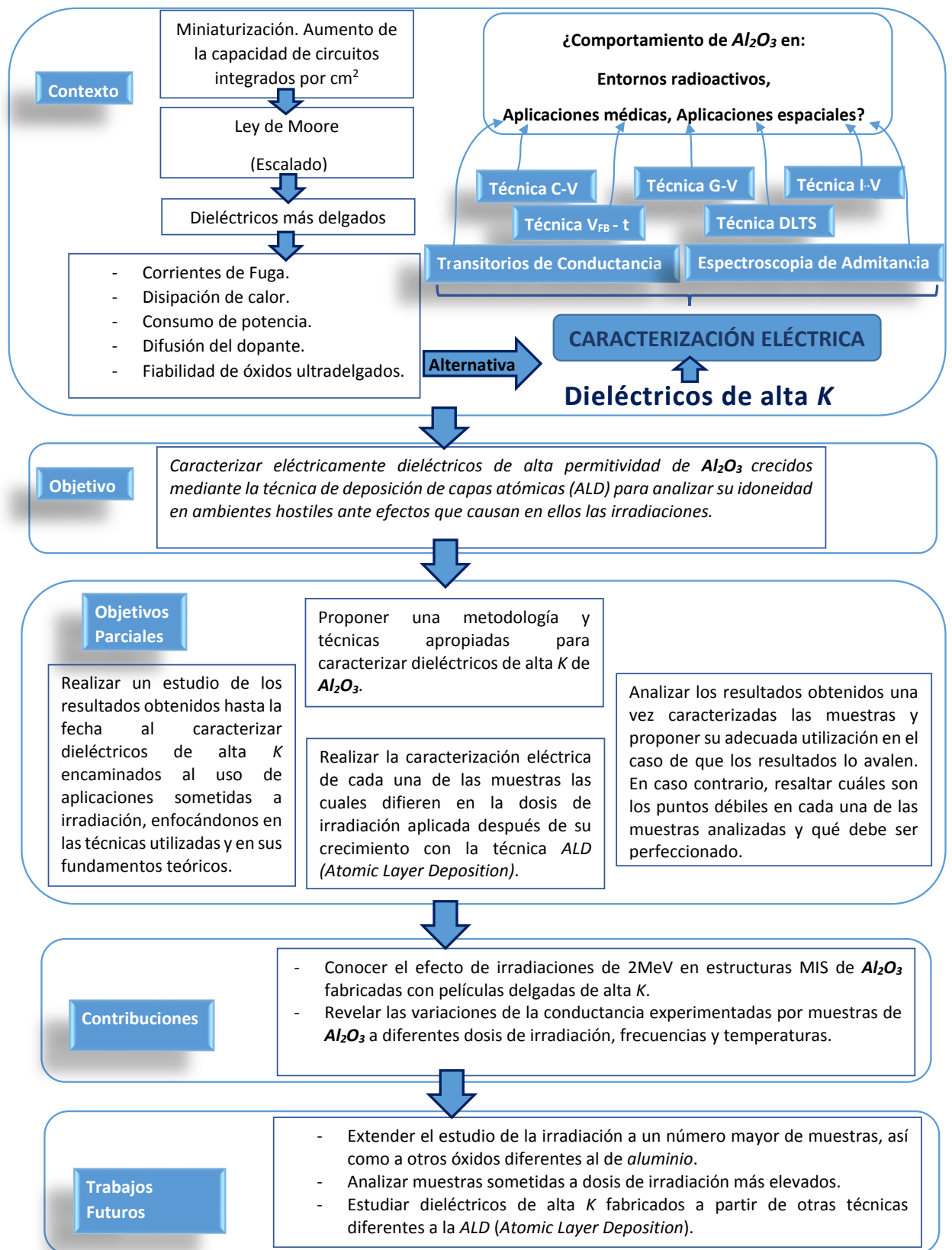


Figura 1.1: Esquema general del Trabajo Fin de Máster

1.4. Estructura del Trabajo

Este trabajo se encuentra estructurado en 4 capítulos y unas conclusiones:

- En el Capítulo 2 las Secciones 2.1 y 2.2 explicarán las causas que conllevaron a la utilización de dieléctricos de alta K en dispositivos microelectrónicos emergentes, así como las condiciones que deben satisfacer estos nuevos materiales. En la Sección 2.3 se tratarán las tres técnicas más utilizadas para el crecimiento de dieléctricos de alta K en la actualidad.
- En el Capítulo 3 se definen los fundamentos teóricos de las técnicas de caracterización eléctrica: *DLTS*, *G-t* y *V_{FB}-t*, utilizadas para realizar una caracterización preliminar de algunas muestras. Adicionalmente se mostrarán los equipos necesarios para realizar dicha caracterización, como su montaje experimental en el Laboratorio de Investigación.
- El Capítulo 4 se encargará de detallar los efectos de la irradiación sobre muestras de Al_2O_3 , haciendo énfasis en la valoración de los resultados experimentales alcanzados tras su caracterización eléctrica, y adicionando el estudio de la técnica de Espectroscopía de Admitancia.
- En el Capítulo 5 se puntualizan las conclusiones extraídas de este trabajo, sus contribuciones en este campo y posibles líneas futuras de investigación.
- Al finalizar, en el Apéndice A se presentará parte de los resultados de este trabajo en formato borrador, los cuales serán publicados en *Journal of Vacuum Science and Technology B* en el artículo titulado *Hole trap distribution on 2 MeV electron irradiated high-k dielectrics*.

Capítulo 2

Dieléctricos de alta permitividad

2.1. Necesidad de los dieléctricos de alta permitividad

Los nuevos avances en la microelectrónica y el paso acelerado hacia el escalado en circuitos integrados han desatado la necesidad inminente de utilizar dieléctricos de alta permitividad (alta K) como candidatos a sustituir al óxido de silicio en las estructuras de puerta de los transistores. Desde que los transistores de efecto de campo metal-óxido-semiconductor fueron introducidos a principios de la década de los 60, cada nueva generación de dispositivos ha empleado un óxido de silicio más delgado [34]. Con la reducción de los dispositivos integrados se trata de garantizar un menor coste en su producción y una mayor densidad de ellos en una misma área.

En los años 60, *Gordon Moore*, uno de los cofundadores de INTEL, nombró esta tendencia como *Ley de Moore*. Dicha ley afirmaba que el número de componentes en un *chip* se duplicaría cada año y medio aproximadamente. No obstante, esta disminución del grosor de la capa aislante ha ocasionado un freno a la tecnología. Resulta prácticamente inviable alcanzar buenas prestaciones disminuyendo demasiado el espesor del SiO_2 como material dieléctrico. La tarea de encontrar un dieléctrico de alta permitividad para generaciones futuras de transistores MOSFET resulta un formidable desafío. El SiO_2 tiene características únicas que han facilitado el escalado y que no han sido encontradas simultáneamente hasta ahora en otros materiales estudiados. Su fácil oxidación genera características aislantes excelentes.

Entre las propiedades más sorprendentes de este óxido se encuentran: su estabilidad eléctrica y termodinámica sobre *Si*, inclusive a temperaturas superiores a 1100°C , obteniendo una temperatura de fusión muy elevada (1713°C), es amorfo, su banda prohibida (*Gap*) es ancha (9 eV), una alta resistividad ($10^{15}\Omega\text{ cm}$), muy bajas densidades de defectos ($\leq 10^{10}\text{ cm}^{-2}$) y elevados campos de ruptura del óxido ($\geq 15\text{ MV/cm}$) [14]. De hecho, el único inconveniente notable que presenta el SiO_2 es que su constante dieléctrica es relativamente baja. Todas estas propiedades insuperables permitieron a la industria de la microelectrónica conducir el escalado de los transistores, pero lamentablemente estas excitantes cualidades no se conservan para índices de grosores muy reducidos, interrumpiendo el paso acelerado de la revolución industrial.

La reducción de las dimensiones de los transistores no pudo seguir el ritmo acelerado de la demanda electrónica debido a la aparición de una serie de problemas científicos- tecnológicos que surgen a causa del escalado de los dispositivos. Para tamaños de dispositivos muy reducidos aparecen ciertos inconvenientes que conducen a la búsqueda de nuevos materiales como sustitutos del SiO_2 . El límite físico de la construcción de estructuras MOSFET con SiO_2 como material dieléctrico está determinado por varias razones. Entre las principales causas resalta la aparición de corrientes de fuga producidas por el efecto túnel, que idealmente deben ser igual a cero, pero en la realidad toman diferentes órdenes en dependencia del dieléctrico utilizado. La aparición de éstas no deseadas corrientes provoca un consumo de energía y de potencia prohibitivos que aumentan el consumo total del dispositivo. Este efecto acarrea el calentamiento excesivo del transistor y la necesidad de aumentar la frecuencia de refrescamiento del mismo. Esta disminución del espesor induce además el desplazamiento del dopante del sustrato. Una excesiva concentración de *boro* difundido puede cambiar la tensión umbral de los transistores y disminuir la movilidad en el canal. Por tales razones, la fiabilidad del dispositivo con óxidos de apenas unos pocos átomos se ve comprometida.

En la actualidad se necesitan nuevos materiales que permitan incrementar la velocidad de procesamiento de los ordenados y disminuir su consumo de energía. La alternativa que se ha adoptado para lograr superar el límite físico de las altas capacidades es aumentar la constante dieléctrica, consiguiendo el mismo efecto sin tener que disminuir el grosor del óxido. Existe una relación lineal entre el espesor del óxido (d_{ox}) y la longitud de canal (L_c) manifestada por la relación (2.1). Por lo que a una tecnología de 45 nm le correspondería una inviable anchura de óxido de silicio de 1 nm, apenas de dos o tres capas monoatómicas. En realidad este espesor no está limitado por cuestiones de fabricación. Con la tecnología que se cuenta en actualmente, es posible fabricar óxidos de espesores inferiores a 1nm. En tal circunstancia el verdadero límite viene impuesto por corrientes que van desde el canal hasta la puerta del dispositivo.

$$L_c \approx 45 * d_{ox} \quad (2.1)$$

Para explicar mejor esta problemática se acude a la tradicional expresión que muestra la capacidad existente entre las placas de un capacitor. Si nombramos C_{ox} como la capacidad, d_{ox} como el espesor del óxido, K como la constante dieléctrica del óxido y ϵ_0 la permitividad dieléctrica en el vacío, tenemos que:

$$C_{ox} = \frac{K\epsilon_0}{d_{ox}} \quad (2.2)$$

Tradicionalmente, este aumento de la capacidad impuesto por las nuevas tecnologías se había alcanzado disminuyendo paulatinamente las dimensiones del canal con el espesor del óxido. La nueva solución plantea el aumento de la constante dieléctrica, haciéndose necesario cambiar el material que se venía utilizando desde los inicios de la microelectrónica como material dieléctrico. Estos materiales con grandes valores de la constante dieléctrica K son llamados como dieléctricos de alta K .

Los dieléctricos de alta permitividad constituyen la única elección para aumentar la capacidad por unidad de área de los *chips*. Con el empleo de estos nuevos materiales se podrá tener un espesor lo suficientemente grande como para poder salvar los obstáculos de las corrientes de fuga y la consecuente disipación de potencia. El aumento del espesor físico reduce significativamente la probabilidad de un túnel a través del aislante y por lo tanto, reduce la cantidad de corriente de fuga de estado desactivado [41, 23, 22]. Sin embargo, este aumento de la constante dieléctrica se produce a expensas de un *Gap* más pequeño. En general, la banda prohibida de los aislantes disminuye a medida que aumenta la permitividad, y lo que ganamos aumentando el espesor del aislante puede perderse debido al bajo *Gap* del nuevo material. Esta relación de equilibrio que se establece entre el valor de la constante dieléctrica y la altura de la barrera limitará alguna de sus ventajas, pero aún así, se produce una disminución de corrientes de fugas a valores cinco veces menores que con el dieléctrico de SiO_2 [32, 33].

Hasta el presente, son variados los compuestos de alta K estudiados como posibles candidatos a sustituir el SiO_2 . El Al_2O_3 , HfO_2 , ZrO_2 , Y_2O_3 , TiO_2 y Ta_2O_5 [30, 3, 40] son algunos de los posibles óxidos a integrar en las futuras tecnologías. Ellos poseen ventajas y desventajas, pero con todos es posible fabricar una estructura de puerta más gruesa, mostrando valores de capacidad comparables con los ofrecidos por el SiO_2 en espesores mucho más finos de la capa dieléctrica.

A pesar de todos los problemas que quedan resueltos al sustituir el SiO_2 , este cambio de material aislante también conlleva a inconvenientes tecnológicos y del propio material. Por ejemplo, es necesario cambiar el método de crecimiento, ya que en dieléctricos de alta K no sería exactamente la oxidación del sustrato el método apropiado. Además, dicho material debería ser compatible con los procesos tecnológicos que conlleva la fabricación de *chips*, denotando la necesidad de encontrar materiales compatibles que actúen como electrodos. Entonces quedan definidas un conjunto de premisas que deben ser satisfechas por los nuevos materiales que regirán esta tecnología. A continuación, el siguiente apartado se ocupará de enunciarlas brevemente.

2.2. Condiciones a satisfacer por los dieléctricos de alta permitividad

La tarea de sustituir al SiO_2 conlleva un conjunto de retos a cumplir. Una alta constante dieléctrica no es la única condición a satisfacer para ser un posible candidato. Existen un conjunto de requisitos que son indispensables y tanta importancia como el primero.

Un material que posea una constante dieléctrica excesivamente grande, aunque parezca ideal, no surtirá todos los efectos deseados. Si utilizamos un dieléctrico con la mayor permitividad posible este propiciará un espesor conveniente y evitará las corrientes de fuga. En consecuencia, el grosor del material se hará comparable con la longitud del canal, redundando en un problema de canal corto. Por esta razón sería necesario evitar dieléctricos que conlleven a este fenómeno.

Es necesario, además, ser muy cuidadosos en cuanto al compromiso que se establece entre el *Gap* y la constante dieléctrica. Ambos parámetros presentan una relación inversamente proporcional. Si es utilizado un material con una constante dieléctrica muy elevada estaríamos sacrificando contar con un adecuado *Gap*, el cual constituye una zona de energías prohibidas que no contribuye a la polarización. Adicionalmente, el *Gap* y la altura de la barrera suelen tener una relación inversa con la permitividad. Es importante conseguir a toda costa que la barrera sea grande, ya que la corriente de fuga crece a medida que la altura de la barrera decrece. También hay que garantizar una baja densidad de defectos eléctricamente activos, tanto superficiales como profundos.

Otra de las condiciones a cumplir es la estabilidad sobre el silicio. Recordar que el objetivo es sustituir al SiO_2 como compuesto aislante, pero el *Si* seguirá fungiendo como sustrato en las nuevas estructuras. La capacidad de controlar las propiedades eléctricas del silicio y su abundancia en la naturaleza han posibilitado su utilización como material semiconductor. La conductividad del silicio se puede controlar añadiendo pequeñas cantidades de impurezas llamadas dopantes. Pero no se debe obviar, que hasta la fecha, la mayoría de materiales propuestos han sido óxidos metálicos, los cuales poseen una real tendencia a no ser estables en la unión con el silicio y a formar capas de óxido, subóxidos, silicatos o siliciuros en la interface. Esta formación da lugar a que la constante dieléctrica disminuya, provocando que esta reacción con el sustrato aumente la densidad de defectos en la interface aislante-semiconductor.

En cuanto a la morfología, es preferible contar con dieléctricos amorfos, evitando así las fugas por fronteras de grano. Los dieléctricos cristalinos tienen como desventaja que causan la creación de altas densidades de defectos provocados por desacomodaciones en los parámetros de la red, lo cual desencadena un aumento de las corrientes de fuga y la disminución de la fiabilidad del dispositivo. Asimismo, el tamaño del grano y su orientación cambian a lo largo del dieléctrico policristalino, dando lugar a posibles variaciones en el valor de la constante dieléctrica K . A pesar de que hasta la fecha las mayores investigaciones se centran en dieléctricos amorfos, no se debe ignorar una futura participación de óxidos cristalinos.

Otra de las propiedades relacionadas con la red y sus enlaces reside en la calidad de la interface aislante-semiconductor. Los materiales y las interfaces deben ser de altísima calidad para evitar efectos de degradación de la movilidad en el canal de los transistores y las propias corrientes de fuga. Algunas ideas giran alrededor de la posible relación entre los defectos en la interface y enlaces incompletos en el sustrato, una vez acabada la periodicidad de la red en la interface. Como método para lograr una calidad más apropiada, se ha acudido al recocido, pudiendo mejorar la calidad de la interface en algunos casos [2]. Los defectos preexistentes dentro de los materiales pueden tanto producir efectos de captura de cargas dentro de la interface como su descarga. Estos mecanismos de transporte de carga pueden ocasionar: la degradación de la movilidad de los portadores dentro el canal, desplazamientos en la tensión umbral y, consecuentemente, la disminución de la fiabilidad del dispositivo a largo plazo.

Finalmente, otro de los requisitos no menos importante, es la compatibilidad con los materiales y procesos tecnológicos de fabricación de la microelectrónica actual.

2.3. Técnicas de crecimiento de capas de dieléctricos de alta permitividad

La necesidad de sustituir el óxido de silicio por otros compuestos en las estructuras de puerta de los transistores resulta un paso inevitable. Dejar a un lado el crecimiento de capas dieléctricas a través de la simple oxidación y promover la utilización de otras técnicas de fabricación más complejas es una necesidad. Para conseguir la aplicación de los dieléctricos de alta K será necesario perfeccionar los procedimientos de crecimiento de estas láminas delgadas hasta conseguir unas características suficientemente buenas. El buen rendimiento de los dispositivos necesita ser asegurado por la uniformidad y el espesor adecuado de las capas, buenas propiedades eléctricas, estructurales y la calidad de la interface. Entonces se deben buscar tecnologías de fabricación idóneas para ser introducidas en las actuales líneas de producción y a un coste factible por la industria microelectrónica.

El paso definitivo de la industria hacia un material dieléctrico y hacia una tecnología determinada, aún no está asegurado. Todavía grandes empresas del sector de los semiconductores están invirtiendo considerables esfuerzos de investigación y desarrollo en este campo. A continuación se mostrarán los fundamentos de tres de las técnicas más empleadas para la fabricación de dieléctricos de alta permitividad. Vale la pena mencionar que no sólo estas tres técnicas son utilizadas en el crecimiento de dieléctricos de alta K . Existen otras muchas que no serán mencionadas en este trabajo y que pueden ser consultadas en [26].

2.3.1. Técnica CVD (*Chemical Vapour Deposition*)

Como sus siglas en inglés lo indican, la deposición química en fase de vapor se basa en la realización de una reacción química entre varios precursores y su deposición en una capa fina sobre el sustrato. Dichos precursores son introducidos en una cámara para ser reaccionados a una temperatura suficientemente alta, depositando el material deseado. Más tarde los productos residuales son eliminados de la cámara. Finalmente los materiales son convertidos a estado sólido a diferentes temperaturas, en dependencia de qué resultados se deseen obtener. En esta técnica el calor actúa como elemento activador de las reacciones químicas.

En tal sentido, para facilitar la comprensión de la técnica convencional, ésta pudiera ser estructurada en cuatro pasos bien definidos:

- Los precursores son introducidos en la cámara de reacción y a su vez son difundidos.
- Luego son absorbidos y depositados por la superficie.
- Reacción de los precursores y deposición en forma sólida.
- Los productos residuales reaccionan y pasan a estado gaseoso, limpiando la cámara.

Algunos autores suelen llamar a este método *PECVD (Plasma Enhanced Chemical Vapour Deposition)* [34], que en particular constituye una variante de la técnica tradicional. En cambio, la efectividad de esta última tiene como requisito la necesidad de suministrar una energía necesaria para superar la barrera de activación de la reacción, y en este caso, se hace mediante la ionización de las moléculas del gas formando un plasma o gas ionizado. O sea, además de la temperatura, se utiliza la energía de los electrones de un plasma para la activación de las reacciones necesarias.

Esta variante tiene como desventaja de que el plasma podría actuar y estropear la película ya depositada. Y como ventaja, que los materiales pueden ser depositados a bajas temperaturas. En la actualidad algunas técnicas menos agresivas basadas en la deposición por plasma han sido desarrolladas con especial interés para su aplicación en la fabricación de dieléctricos de puerta. Por ejemplo, *ECR-CVD (Electron Cyclotron Resonance Chemical Vapour Deposition)*, donde es fundamental producir el mínimo dañado posible a la interface entre el sustrato de silicio y la lámina [34]. En esta variante se evita que las moléculas ionizadas del plasma bombardeen directamente la superficie donde está creciendo el material, reduciendo significativamente la densidad de estados interfaciales en comparación con otras técnicas de plasma directo.

Esta técnica puede tener lugar a diferentes temperaturas, y de este factor dependerá el control de la deposición y algunas características del resultado como son: la composición, microestructura y morfología [19]. Por ejemplo:

- A bajas temperaturas el crecimiento es uniforme, ya que la tasa de crecimiento está limitada por la temperatura de la muestra y no por el flujo de precursores.
- A temperaturas intermedias, la tasa de la velocidad estará determinada por la rapidez con que se introduzcan los precursores en la cámara, ya que las reacciones suelen ser un poco más dinámicas que el flujo de precursores.
- Ya a temperaturas mayores se debe disminuir la velocidad de deposición, puesto que las altas temperaturas pueden ocasionar que el material sólido formado como resultado de la reacción vuelva al estado gaseoso y reaccione nuevamente.

A día de hoy, se suelen utilizar más las reacciones a bajas temperaturas, permitiendo tener un mejor control del proceso y un crecimiento uniforme de las capas.

2.3.2. Técnica HPRS (*High Pressure Reactive Sputtering*)

De las tantas técnicas utilizadas para el crecimiento de capas dieléctricas, otra de las más conocidas es la técnica *HPRS*. A diferencia de la técnica anterior, al aplicar esta técnica no se produce ninguna reacción química, sino que se parte del material ya fabricado. La pulverización catódica de alta presión tiene lugar mediante el bombardeo de un material llamado blanco por iones energéticos. Los átomos arrancados del blanco forman un plasma que cubre el sustrato en cuestión para crecer una lámina con el espesor deseado. Este proceso físico es el más utilizado en la actualidad para la deposición en fase de vapor.

En esta técnica el blanco (cátodo porque presenta una tensión negativa) es situado boca abajo sobre el sustrato (ánodo) a una distancia determinada dentro de la cámara. Una vez que se haya realizado el vacío en la cámara, se procede a la introducción del gas, y es aplicado un campo eléctrico de radiofrecuencia. Los iones que se utilizan suelen ser de *argón* y con carga positiva (Ar^+). Los electrones son acelerados por la presencia de este campo chocando con los átomos del gas y arrancando electrones que resultan ser ionizados. De esta forma se genera el plasma. El blanco atrae los átomos del plasma que chocan con éste, y es aquí donde los átomos arrancados caen sobre el sustrato. Como resultado se obtiene el crecimiento de la película mediante un proceso totalmente físico. Una imagen ilustrativa de este fenómeno es mostrada a continuación.

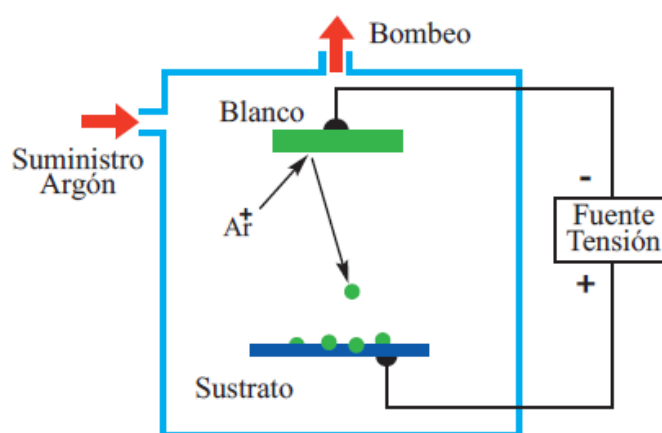


Figura 2.1: Esquema de aplicación de la Técnica HPRS [2]

En esta técnica es fundamental el control de la energía de enlace superficial del blanco, el ángulo de incidencia y el rango de energía de las partículas inyectadas. Una vez que las partículas que bombardean el blanco con cierta inclinación son eyectadas en la cámara, los efectos pueden ser varios. Algunas partículas incidentes acaban dentro del sólido (implantación), otras son reflejadas o provocan el desprendimiento de electrones secundarios; mientras que algunas son eyectadas con cierto ángulo, erosionando el material. En esta última posibilidad, la energía de los iones incidentes en el blanco debe ser mayor que la del enlace superficial de los átomos del blanco [2].

En su conjunto, la eficiencia de la técnica está subordinada al tipo de átomos que forman el blanco, su energía de enlace, tipo de iones que bombardean el material y su energía. El número de átomos extraídos por cada ión que colisiona determina el rendimiento del proceso. Esta técnica presenta la ventaja de que la muestra no queda contaminada de átomos precursores al no ocurrir reacciones químicas. Sin embargo, el blanco a depositar tiene que tener una pureza muy alta. Con el propósito de lograr una mayor uniformidad en la película formada, el blanco debe tener igual o mayor tamaño que el sustrato en cuestión.

2.3.3. Técnica ALD (*Atomic Layer Deposition*)

A pesar de que en sus inicios fue nombrada como *Atomic Layer Epitaxy (ALE)*, la técnica *Atomic Layer Deposition (ALD)* data de los años setenta [39], siendo Finlandia la ciudad donde fue desarrollada. *Atomic Layer Epitaxy* es un método para producir películas finas de cristales simples de una capa atómica, mediante un control obtenido por la saturación de la reacción en la superficie. Desde sus inicios fue utilizada en la obtención de películas delgadas, demostrando un exitoso control sobre el crecimiento de capas en superficies de gran área e inclusive en superficies no planas. Esta gran ventaja de la técnica *ALD* se obtiene gracias a la interacción de los reactores con el sustrato a la temperatura adecuada, previendo la condensación de los reactores durante el crecimiento de las capas. El espesor de la capa resultante está determinado por el número de ciclos de interacción entre los diferentes reactores. La saturación de una monocapa sobre la superficie y la velocidad de crecimiento de la técnica son proporcionales al número de ciclos de reacción. La temperatura del sustrato cuenta como el primer parámetro de control de la reacción. Esta técnica demostró un potencial comercial en la producción de *displays* electroluminiscentes [2].

Ya en la última década del siglo XX esta técnica tomó un mayor auge en la industria microelectrónica. La introducción de los dieléctricos de alta permitividad como una alternativa tangible al aumento de la densidad de componentes en los *chips* fue el hecho que marcó esta pauta. La técnica *ALD* comenzó a ser usada como uno de los métodos de deposición de dieléctricos de alta K produciendo capas extremadamente delgadas a nivel atómico y uniformes a pesar de su grosor.

La técnica *ALD* se caracteriza por ser un método de deposición químico que realiza una secuencia de pasos cíclicos repetidos hasta alcanzar el crecimiento adecuado de la película. La primera reacción química ocurre precisamente entre un precursor que es introducido en la cámara y el sustrato sobre el cual se quiere depositar el dieléctrico. Nótese que esta técnica no utiliza necesariamente un solo precursor. Dos o más precursores pueden ser introducidos en el reactor de forma alterna, separados cada uno de ellos por un paso de vaciamiento de la cámara para su limpieza.

Se dice que esta técnica es autolimitante debido a que la propia reacción química que tiene lugar entre el precursor y el sustrato se satura pasado un tiempo. O sea, el precursor utilizado reacciona con los radicales libres en la superficie del sustrato hasta que todos hayan sido utilizados. Un vez agotados todos los radicales cesa el crecimiento del material, siendo el crecimiento debido a reacciones que se saturan en toda la superficie. Esta es la principal característica que diferencia la técnica *ALD* de la *CVD*. Para facilitar la comprensión de cada uno de los pasos involucrados en esta técnica se ilustrarán en la figura 2.2 a través del crecimiento de Al_2O_3 .

(a) Limpieza de la cámara por N_2 . (b) Introducción del primer precursor $AlCl_3$, donde la reacción se satura en toda la superficie. (c) Limpieza de la cámara utilizando N_2 . (d) Segundo pulso de precursores H_2O . Ciclo *ALD* completado, se ha formado una monocapa de óxido, se procede nuevamente al vaciamiento de la cámara de reacción.

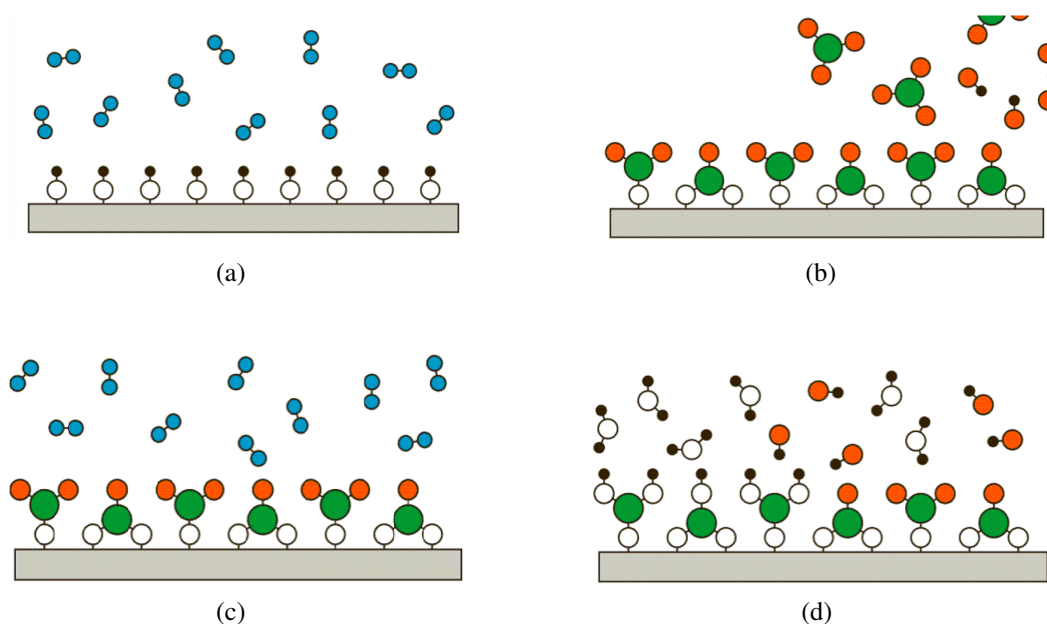


Figura 2.2: Secuencia de pasos del ciclo de *ALD* de Al_2O_3

Pudiendo resumirse el proceso general en los pasos siguientes:

1. Limpieza de la cámara de reacción.
2. Primer pulso en el que el precursor del metal reacciona con la superficie.
3. Vaciamiento de la cámara de reacción.
4. Segundo pulso de precursor en la cámara.
5. Se procede nuevamente al vaciamiento de la cámara de reacción.

Como se mencionó en la paso 2, durante el primer pulso el precursor del metal reacciona con la superficie del sustrato, pero dicha superficie debe cumplir la condición de activación. La activación de la superficie se diseña de tal forma que sea factible alojar grupos funcionales adecuados en densidad y calidad y así garantizar los mejores resultados posibles en el método. En esta etapa previa de activación el sustrato pasa por varios procesos de tratamiento y limpieza. De hecho, se ha demostrado que la tasa de crecimiento de la película puede alcanzar un comportamiento lineal respecto a la cantidad de ciclos o no, dependiendo del tratamiento que haya tenido el sustrato [21].

En cuanto a los precursores, éstos también deben satisfacer ciertas condiciones para asegurar una alta efectividad en el método. Cuando se habla de precursores para la técnica *ALD* se suelen mencionar dos grandes grupos, precursores metálicos y precursores basados en oxígeno. Los requisitos a satisfacer no son pocos, por ejemplo, deben tener alta volatilidad para de esta manera asegurar su transporte hacia la cámara.

Además, deben ser reactivos y con un índice alto de pureza para evitar la contaminación dentro de la cámara y permitir que fluya correctamente la reacción química involucrada. Los precursores pueden estar en las tres fases: gaseoso, sólido o líquido, aunque es evidente que los sólidos son los menos recomendables debido a que su transporte hasta la cámara se podría entorpecer. Los compuestos utilizados tienen que ser capaces de no descomponerse por sí mismos y han de mantener su estabilidad durante todo el proceso. También es muy significativo que dichos precursores no dañen los materiales depositados por ciclos anteriores de la técnica, lo cual aseguraría igualmente ser eliminados de la cámara con facilidad. Adicionalmente, es preciso que no sean tóxicos, puesto que una vez finalizada la técnica los desechos serán evacuados y podrían contaminar el medio ambiente.

En cuanto a los reactores, éstos suelen tener dos clasificaciones: *evacuation type* y *flow type*. En el caso de los primeros, tras cada ciclo *ALD* culminado, la cámara es evacuada; asegurando de esta manera que los pulsos de precursores no se solapen. Sin embargo, esto conlleva a un tiempo adicional en el proceso total de la técnica y a la necesidad de bombas de vacío que encarecen el procedimiento. La utilización de bombas de vacío podría aumentar la posibilidad de que impurezas sean introducidas en las capas fabricadas debido a la diferencias de presión entre las distintas fases del ciclo. En la alternativa *flow type* tanto la introducción de precursores como la limpieza de la cámara se realizan utilizando un gas inerte que transporta los distintos compuestos químicos. En este caso los ciclos resultan más cortos. Esta es una de las causas que ha conducido a que sea la variante más utilizada para crecer capas dieléctricas de alta permitividad.

Muchas de las ventajas de la técnica *ALD* han sido explícitamente mencionadas a lo largo de esta sección. A pesar de ello, deben ser reflejadas con más claridad debido a que a través de esta técnica fueron crecidas cada una de las muestras de dieléctricos de alta permitividad que se estudiarán en el capítulo 4. A continuación se reflejan resumidamente estas ventajas prácticas tomadas de [38]:

- Control simple y preciso del espesor de la capa dieléctrica.
- Excelente uniformidad.
- Aplicable a áreas extensas.
- Utilización de precursores sólidos, líquidos o gaseosos.
- Es posible utilizar precursores altamente reactivos entre sí.
- No es necesario tener un flujo constante de precursores.
- Es aplicable a muchas muestras.
- Fácilmente reproducible.
- Los materiales obtenidos presentan una alta calidad.

- Es posible depositar materiales a temperaturas relativamente bajas.
- Posibilidad de modificación de interfaces.
- Presenta la posibilidad de producir estructuras con múltiples capas en un solo proceso.

La principal limitante que posee esta técnica es su lentitud. Cada ciclo de deposición, que constituye una monocapa, cuenta con al menos cuatro etapas distribuidas entre dos pulsos de precursores como mínimo y dos pulsos de limpieza de la cámara. En consecuencia, se puede afirmar que la técnica *ALD* resulta un proceso costoso en tiempo. Las velocidades de crecimiento suelen ser bajas del orden de 100 a 300 nm/h [2]. Afortunadamente, las películas que son necesarias depositar actualmente en la industria microelectrónica son de espesores nanométricos, porque realmente el caso de espesores micrométricos resultaría excesivamente lento.

En lo que respecta a los precursores, a pesar de que se pueden utilizar en los tres estados diferentes, se recomienda su empleo en fase gaseosa. Estos precursores tienen que cumplir además la condición de ser estables, de no descomponerse por sí mismos y de ser altamente reactivos. Tampoco deben descomponer el material ya formado como resultado de ciclos anteriores, ni con los subproductos. Al ser una técnica de carácter químico puede provocar cierta contaminación ambiental. A su vez, las impurezas contenidas dentro de la película dependerá de la saturación de las reacciones, siendo también el transporte del gas una fuente de impurezas. Realmente las otras técnicas de crecimiento de dieléctricos de alta permitividad pudieran ser catalogadas como más limpias.

Vale esclarecer que la aplicación de esta técnica se ha visto entorpecida por el alto coste de algunos materiales. Por tal causa, hasta la fecha solamente un número restringido de precursores se han estudiado. Para una utilización eficiente de esta técnica son dos los factores esenciales a considerar. Tanto la elección de precursores adecuados como la utilización de reactores eficientes influirán en el resultado del proceso.

A pesar de las desventajas sacadas a la luz, los resultados obtenidos con el uso de esta técnica no han sido escasos. Esta técnica ha despertado un inusitado interés tanto en la microelectrónica como en otros sectores, razón por la cual el Instituto de Microelectrónica de Barcelona perteneciente al Centro Nacional de Microelectrónica (IBM-CNM) utiliza esta técnica para el crecimiento de materiales aislantes de puerta. Este trabajo se ocupará de caracterizar eléctricamente un conjunto de muestras con capas de alta permitividad depositadas por *ALD*.

Capítulo 3

Técnicas de Caracterización Eléctrica

Existen un conjunto de factores que pueden degradar agresivamente el comportamiento de estructuras MIS (*Metal-Insulator-Semiconductor*). Muchos rasgos negativos son evidentes cuando se comparan las curvas C-V de la muestra y una supuesta curva con comportamiento ideal. Traslaciones, dilataciones e histéresis son las manifestaciones más comunes que delatan la presencia de defectos en las estructuras. Algunos de estos efectos negativos perceptibles pueden aparecer durante el propio crecimiento de la muestra o posteriormente, mientras que otros son provocados por la unión de dos compuestos con redes cristalográficas diferentes. Como consecuencia aparece carga fija dentro del aislante o estados *DIGS* (*Disorder Induced Gap State*), que no son más que trampas o estados lentos dentro del aislante asociados a la carga y descarga de los dispositivos. Éstos son llamados estados lentos porque intercambian carga con el semiconductor de forma lenta [24]. También son muy comunes los estados superficiales manifestados en la interface aislante-semiconductor y que son reconocidos como estados rápidos ya que pueden intercambiar cargas relativamente rápido con el sustrato [19]. Todos estos factores perjudiciales que degradan las prestaciones de los transistores de forma progresiva deben ser evaluados rigurosamente antes de proponer la utilización de estructuras MIS en dispositivos comerciales.

Varias son las técnicas desarrolladas hasta la actualidad con el objetivo de caracterizar eléctricamente dieléctricos de alta permitividad en estructuras MIS. Este trabajo se enfocará exclusivamente en tres de las técnicas usualmente utilizadas: Técnica de Transitorios de Capacidad (*DLTS*), Técnica de Transitorios de Conductancia y Técnica de Transitorio de Banda Plana. La causa de la selección de estas técnicas se debe precisamente a que las mismas ofrecen resultados muy provechosos para el análisis de las estructuras de interés. Además, tanto la Técnica de Transitorios de Conductancia como la de Transitorios de Banda Plana han sido desarrolladas y puestas a punto, desde la última década del siglo pasado, en el Grupo de Caracterización de Materiales y Dispositivos Electrónicos de la Universidad de Valladolid. Dichas técnicas han permitido a disímiles investigadores conocer resultados muy reveladores del comportamiento de las estructuras estudiadas y de gran impacto en los últimos años [18, 20, 16, 15, 37]. Las técnicas de caracterización propuestas en este trabajo darán a conocer la influencia de cada uno de estos fenómenos no deseados en diferentes estructuras.

3.1. Técnica de Transitorios de Capacidad (*DLTS*)

Reconocida como técnica de Espectroscopía de Transitorios de Centros Profundos (*Deep Level Transient Spectroscopy*), la técnica *DLTS* tiene como principal cualidad su sensibilidad al tiempo. Su aplicación permite separar las contribuciones de los estados rápidos (estados superficiales) y de los lentos (*DIGS* en el interior del aislante). Dentro de sus potencialidades se destaca la obtención de la cantidad de defectos en cada posición energética dentro del *Gap*.

3.1.1. Fundamento Teórico

La Técnica de Espectroscopía de Transitorios de Centros Profundos (*DLTS*) fue ideada y optimizada por D. V. Lang de los Laboratorios Bell, Nueva Jersey, Estados Unidos en el año 1974 [31]. La misma consiste en la exploración de transitorios de capacidad a alta frecuencia, siendo capaz de mostrar el espectro de trampas en los semiconductores a diferentes temperaturas. Esta técnica tiene gran alcance pues permite conocer la energía de activación del proceso de emisión térmica, el perfil de concentración y las secciones de captura de los pares electrón-hueco de cada trampa.

Aunque en sus inicios fue concebida para el análisis de centros profundos en semiconductores basándose en el estudio de uniones p-n y *Schottky* [31], más tarde la misma técnica fue tratada para ampliar su uso al cálculo de estados superficiales en estructuras MIS [42, 29]; consiguiendo ofrecer resultados con interpretaciones diferentes para ambos casos. En este estudio es de especial interés el cálculo de los estados superficiales que se distribuyen a lo largo de todo el *Gap* formando un continuo, motivo por el cual en esta investigación la técnica es llamada como Transitorios de Capacidad.

Su fundamento teórico se basa en la aplicación de diferentes pulsos de polarización consecutivos para estudiar el comportamiento de la muestra y sus transitorios de capacidad experimentados (Ver Figura 3.1). Se parte del supuesto de que la muestra inicialmente se encontraba en un estado de inversión prolongado (Paso 1) y luego es polarizada en directa (Paso 2), donde es llevada a acumulación. De esta forma se logra que todos los estados que están por debajo del nuevo nivel de Fermi se llenen (para el caso de semiconductores tipo n), y por tanto, la capacidad aumente.

Una vez que acaba el pulso de tensión de acumulación sobre la muestra, la tensión de puerta se restaura por lo que ahora el nivel de Fermi bajaría nuevamente y los electrones que habían sido capturados tendrían que ser emitidos hacia la banda de conducción por los estados superficiales (Paso 3). Esta emisión de electrones hace que la capacidad pase a un estado transitorio antes de alcanzar la estabilidad. A este proceso es al que se le llama transitorio de capacidad, el cual es representado en la Figura 3.2.

Para realizar un análisis más detallado de la técnica el transitorio de capacidad es interpretado de la siguiente forma. Los tiempos t_1 y t_2 son dos valores escogidos a preferencia y prefijados, y el intervalo entre ellos es llamado ventana del transitorio. Luego se hace corresponder a cada tiempo un valor de capacidad según la gráfica $C(t_2)$ y $C(t_1)$, y a su diferencia $\Delta C = C(t_2) - C(t_1)$ se le denomina señal de correlación.

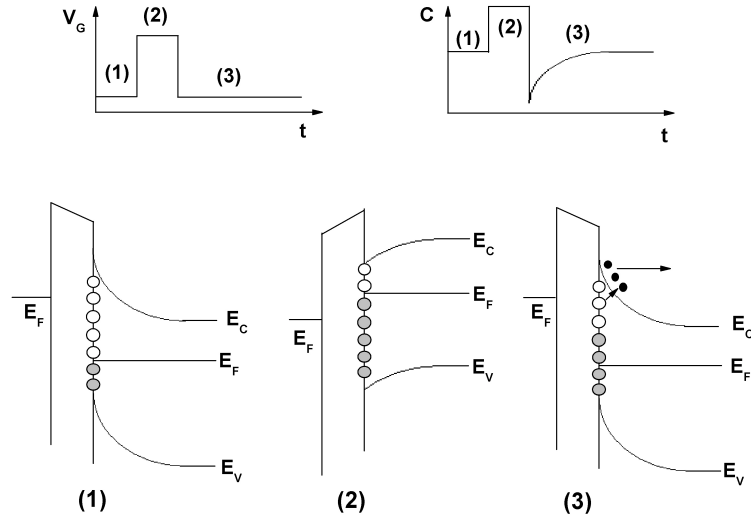


Figura 3.1: Pulsos aplicados y respuesta de la muestra durante los transitorios de capacidad [19]

Este valor de ΔC se podría escribir en forma integral teniendo en cuenta varios parámetros. La formulación quedaría representada como:

$$\Delta C = \frac{C(t_1)^3}{\epsilon_S N_D C_{oxido}} \frac{1}{\int_{E_F^{t_2}}^{E_F^{t_1}}} [\exp(-e_n t_1) - \exp(-e_n t_2)] D_{it} dE \quad (3.1)$$

En este caso sería indispensable obtener el coeficiente de emisión, el cual posee un valor totalmente dependiente de la temperatura T y de la energía a la que se encuentra la trampa E_T dentro del *Gap*. Su expresión lo enuncia como sigue:

$$e_n = \sigma_n \nu_n N_C \exp\left[\frac{E_T - E_C}{KT}\right] \quad (3.2)$$

Donde σ_n es conocida como la sección transversal de captura, ν_n es la velocidad térmica de los electrones y N_c representa la densidad efectiva de estados en la banda de conducción.

Si se deseara conocer además el coeficiente de emisión que contribuye más a la señal de correlación. O sea, qué valor de energía poseen los estados superficiales que más contribuyen a ΔC , se podría obtener a través del cálculo de su valor máximo. Para ello se deriva la expresión de correlación (3.1) respecto a e_n quedando:

$$e_n^{max} = \frac{\ln \frac{t_2}{t_1}}{t_2 - t_1} \quad (3.3)$$

Luego, si es sustituida (3.3) en (3.2) se podría obtener el valor de energía máximo alcanzado por los estados superficiales.

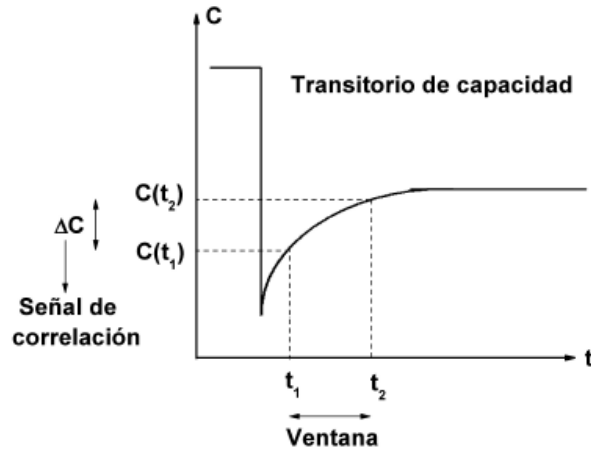


Figura 3.2: Representación de un transitorio de capacidad [19]

$$E_T^{max} = E_C - KT \ln \left[\frac{\sigma_n \nu_n N_C (t_2 - t_1)}{\ln \left(\frac{t_2}{t_1} \right)} \right] \quad (3.4)$$

Si este valor de ΔC fuera representado en función de E_T^{max} la gráfica quedaría como muestra la Figura 3.3, donde el valor de E_T^{max} es relevantemente grande comparado con otros valores de E_T .

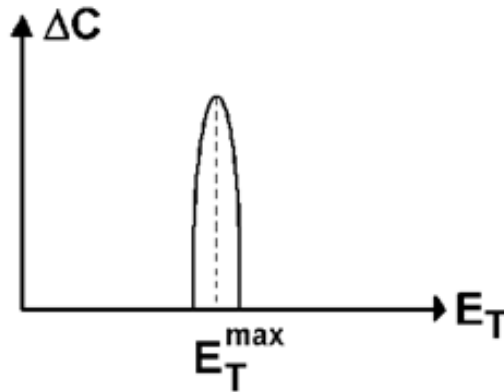


Figura 3.3: Señal de correlación (ΔC) respecto a E_T

En tal sentido se podría suponer que las únicas trampas que se emiten serían las correspondientes al valor E_T^{max} , lo cual facilitaría el tratamiento de la Ecuación (3.1). Si además se considera que el valor de D_{it} se mantiene constante alrededor de dicho valor, se podría expresar la señal de correlación como:

$$\Delta C = -\frac{C(t_1)^3}{\varepsilon_S N_D} \frac{KT}{C_{oxido}} D_{it}(E_T^{max}) \ln\left(\frac{t_2}{t_1}\right) \quad (3.5)$$

Y la densidad de estados superficiales D_{it} quedaría formulada como sigue:

$$D_{it}(E_T^{max}) = -\frac{\varepsilon_S N_D}{KT \ln\left(\frac{t_2}{t_1}\right)} \frac{C_{oxido}}{C(t_1)^3} \Delta C \quad (3.6)$$

Estos valores de $D_{it}(E_T^{max})$ son medidos por cm^2 y eV, ya que hay defectos colocados por niveles energéticos en el *Gap*, por encima o por debajo del nivel de Fermi y por unidad de área.

Hasta aquí se ha esclarecido cuál es el procedimiento para la obtención del valor de $D_{it}(E_T^{max})$ para una temperatura T y una energía de la trampa E_T determinadas. Pero lo conveniente sería contar con varios valores de $D_{it}(E_T^{max})$ correspondientes a los diferentes niveles energéticos ocupados por las trampas. Para ellos se procede a realizar este mismo procedimiento para varias temperaturas, obteniendo así diversos valores de D_{it} respecto a E_T . Llevando a cabo estas medidas para diferentes temperaturas se pueden obtener las densidades de estados superficiales D_{it} en función de la temperatura en cada punto dentro de la interface entre el semiconductor y el aislante.

El rango de posibles valores de E_T depende del tipo de semiconductor empleado. En el caso de semiconductores tipo n, los estados superficiales que emitirán electrones al pasar de acumulación a débil inversión serán los que se encuentren encima del nivel de Fermi, por lo cual las energías correspondientes a estos estados estarían entre $E_C - E_T$. Mientras que en el caso de semiconductores tipo p, serán emitidos huecos que ocuparían el rango de energías entre $E_T - E_V$.

3.1.2. Montaje y Equipos Utilizados

Todas las medidas de caracterización eléctrica son realizadas de manera automatizada. Los equipos de medición están conectados entre ellos y a la vez controlados por un ordenador mediante el bus IEEE 488, también conocido como GPIB (*General Purpose Interface Bus*). Este bus permite controlar la comunicación entre los diferentes instrumentos y un ordenador. El GPIB es un bus digital paralelo de 8 bits, con velocidades de transferencia de aproximadamente 1 MB/s.

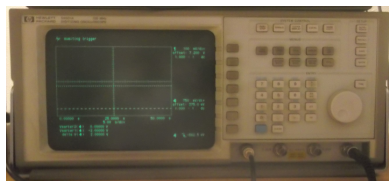
Como se explicaba en el apartado anterior, en la técnica de Transitorios de Capacidad la muestra es sometida a pulsos de tensión de acumulación para lograr llenar los estados de la interface y medir la capacidad. Estos pulsos son aplicados mediante un generador de pulsos Hewlett Packard 8112A (50MHz) (Figura 3.4 (a)). Puesto que un generador de pulsos no permite aplicar un nivel de directa, es utilizado para dicho propósito un electrómetro Keithley 6517A (Figura 3.4 (b)). Ambas tensiones son aplicadas directamente a un capacímetro Boonton 72B (Figura 3.4 (d)), mientras que la lectura es registrada en un osciloscopio digital Hewlett Packard (Figura 3.4 (c)). También es necesario el uso de un ordenador que lea el transitorio de capacidad desde el osciloscopio y lo almacene para su posterior procesado.



(a)



(b)



(c)



(d)

Figura 3.4: Equipos utilizados para el montaje experimental de la técnica DLTS



Figura 3.5: Criostato Oxford

Adicionalmente es utilizado un criostato Oxford (Figura 3.5) para medir las temperaturas a la cuales se están realizando los transitorios a partir de un termistor de platino que lleva incorporado. El valor de la resistencia del termistor varía con la temperatura de una forma conocida. Una vez medida la resistencia con un multímetro resulta muy simple convertir estos valores resistivos a temperaturas equivalentes mediante el ordenador.

El montaje experimental utilizado para realizar la caracterización eléctrica de las muestras mediante la técnica de Transitorios de Capacidad resulta bastante sencillo, y se representa en la Figura 3.6.

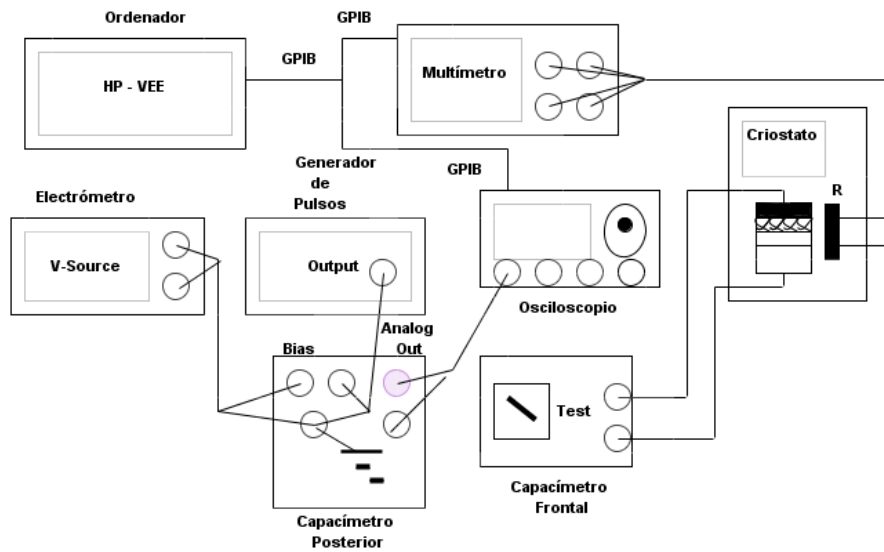


Figura 3.6: Montaje experimental de la técnica DLTS

3.2. Técnica de Transitorios de Conductancia

La técnica de Transitorios de Conductancia es utilizada para medir los defectos en dieléctrico de estructuras MIS. Su aplicación proporciona la distribución en profundidad y energía de *DIGS* dentro de la banda prohibida del aislante. Su obtención se basa en la aplicación de pulsos de polarización que llevan a la estructura desde débil hasta fuerte inversión por un tiempo prolongado.

3.2.1. Fundamento Teórico

Esta técnica fue desarrollada y puesta en marcha por el Grupo de Caracterización de Materiales y Dispositivos Electrónicos de la Universidad de Valladolid en el año 1997 [12]. Los Transitorios de Conductancia permiten obtener la densidad de estados *DIGS* dentro del aislante (*NDIGS*).

Se denomina conductancia eléctrica (G) a la propiedad de transportar, mover o desplazar uno o más portadores por una estructura. Como se ha explicado en la sección anterior, la técnica de Transitorios de Capacidad se encarga de proporcionar la densidad de estados superficiales en la interface aislante – semiconductor. Pero además de estos estados superficiales, es necesario detectar la presencia de estados *DIGS* distribuidos tanto energética como espacialmente dentro del aislante. La presencia de estos estados *DIGS* dentro del aislante se debe al paso de electrones de la banda de conducción del sustrato hacia el aislante. Esta conducción se ve facilitada por un efecto túnel prolongado, quedando los electrones atrapados en el aislante por los estados *DIGS* vacíos. Cuando se habla de “tunelización”, se refiere al paso de electrones directos desde el sustrato hacia el aislante.

Por tanto, la distribución de estos estados *DIGS* dentro del aislante no será uniforme. Aquellos estados que se encuentren más cercanos a la interface aislante-semiconductor se llenarán más rápido y con una mayor probabilidad que estados que se encuentren más alejados a lo largo del dieléctrico. Los estados *DIGS* son los responsables del fenómeno de histéresis sufrido por las curvas C-V y que será tratado como paso preliminar en el análisis de estructuras MIS en el Capítulo 4. Las siguientes Figuras 3.7-3.8 describen cómo ocurre este proceso de transitorios de conductancia dentro de la estructura MIS debido al efecto de tunelización.

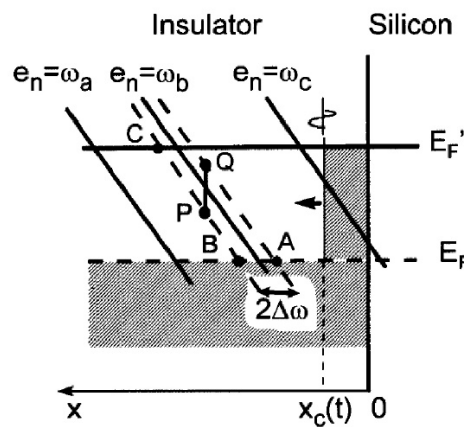


Figura 3.7: Diagrama de bandas del aislante durante el efecto túnel en una estructura n-MIS [19]

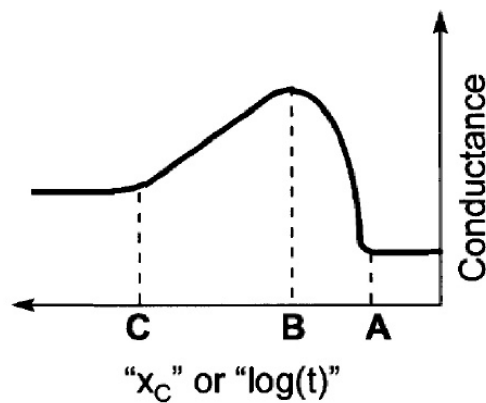


Figura 3.8: Transitorio de conductancia experimentado por la muestra [19]

Para lograr un mejor entendimiento de la técnica se procederá a su explicación por pasos. Si se parte de una muestra con un semiconductor tipo n, una vez aplicado un pulso que lleve a la muestra de fuerte a débil inversión, el nivel de Fermi subirá y

comenzarán a ocuparse lentamente de estados *DIGS* que habían estado vacíos con anterioridad. En la Figura 3.7, $X_c(t)$ representa la distancia recorrida por el frente de electrones en un tiempo t , debido al efecto túnel. Si se asume como punto de partida una frecuencia ω_b , sólo aquellas trampas que tengan tasas de emisión y de captura del orden en magnitud de la frecuencia de los electrones ($\omega_b + \Delta\omega_b$) son las que contribuirán incrementalmente a la conductancia. De tal manera se podrían representar líneas de equimisión correspondientes a cada frecuencia y energía dentro del *Gap*.

Inicialmente los electrones están muy cercanos a la interface entre el aislante y el semiconductor y todos estos estados que pudieran ser ocupados presentan coeficientes de emisión más altos que la frecuencia. Entonces se puede asegurar que no contribuyen a la conductancia [1]. Este comportamiento es apreciable en la Figura 3.8 donde X_c toma valores menores que A . Luego al alcanzar el frente de electrones el punto A , ya existen estados con un coeficiente de emisión comparable con la frecuencia ($\omega_b + \Delta\omega_b$) y que pueden dar una contribución a la conductancia. Causa que explica el comportamiento ascendente de la Figura 3.8 desde el punto A al B . La conductancia instantánea es proporcional a la densidad de estados en el segmento PQ .

Más tarde, este segmento PQ se sigue desplazando por las líneas de equimisión, pero del segmento B al C la conductancia experimenta nuevamente un comportamiento descendente más suave. Esto se debe a que los estados *DIGS* dentro del aislante van disminuyendo con la distancia recorrida. Al alcanzar el punto C los estados que podrían contribuir a la conductancia del dispositivo presentan energías por encima del nuevo nivel de Fermi y permanecerán vacíos. En este punto la conductancia alcanza un valor estacionario. Hasta aquí queda explicado el mecanismo de Transitorios de Conductancias de una estructura MIS.

3.2.2. Montaje y Equipos Utilizados

Las medidas de caracterización eléctrica de la técnica de Transitorios de Conductancia son realizadas automáticamente por equipamiento intervenido por un ordenador a través del bus IEEE 488 (GPIB). En esta técnica se medirán los transitorios de conductancia a diferentes temperaturas y frecuencias, una vez que le es aplicada a la muestra tensiones que la llevan desde fuerte hasta débil inversión. Los pulsos de tensión son aplicados mediante un generador de pulsos Hewlett Packard 8112A (50MHz)(Figura 3.9 (a)), mientras que una pequeña señal sinusoidal es introducida por un generador de funciones Hewlett Packard 3310A (Figura 3.9 (b)). Ambas señales son superpuestas a través de un filtro. Además se utiliza un amplificador Lock-in de 2 Fases 5206 (Figura 3.9(c)) para obtener las componentes en fase y en cuadratura de la señal. La conversión de corriente a voltaje es realizada a partir de un coeficiente K conocido e introducido al propio amplificador antes de comenzar el ejercicio. Como la componente en fase es proporcional a la conductancia y es tomada al conectar la salida analógica en fase del Lock-in a un osciloscopio (Figura 3.9 (d)). Con el propósito de poder variar la temperatura y de mantener la muestra alejada de la luz se utiliza un criostato Oxford.

El montaje experimental de esta técnica puede verse en la Figura 3.10.

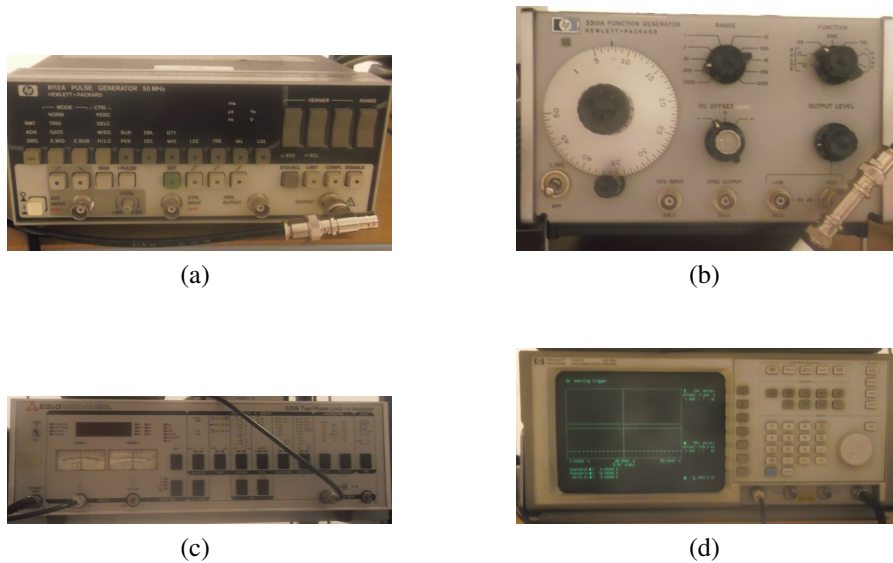


Figura 3.9: Equipos utilizados para el montaje experimental de la técnica Transitorios de Conductancia

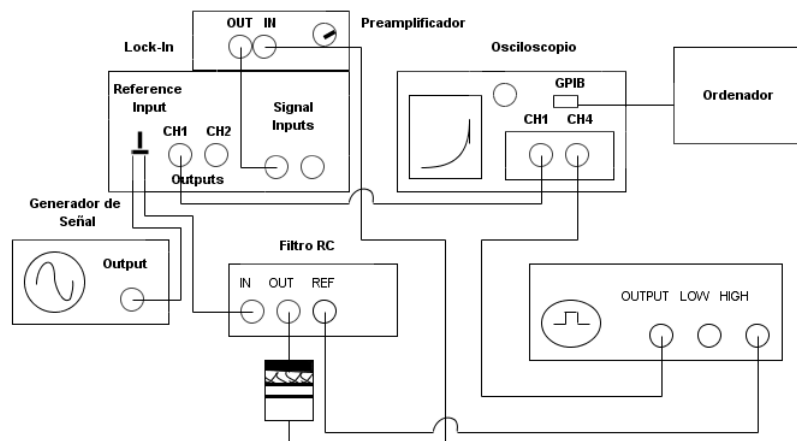


Figura 3.10: Montaje experimental de la técnica Transitorios de Conductancia

3.3. Técnica de Transitorios de Banda Plana

Se ha comprobado que en una estructura MIS son considerables los efectos engendrados por los mecanismos de carga, descarga de trampas y captura de cargas libres atrapadas en el interior del aislante. Siendo responsables de las variaciones temporales de la tensión de banda plana. Estos mecanismos de transporte, que no son deseados, pero que son inherentes a dieléctricos de alta K , pueden dar lugar a la disminución de la movilidad de los portadores en el canal y de la fiabilidad del dispositivo. De ahí que existan motivo suficiente para que despierten un gran interés.

3.3.1. Fundamento Teórico

La técnica de Transitorios de Banda Plana es la más novedosa de las técnicas puestas a punto por el Grupo del Laboratorio de Caracterización de Dispositivos y Circuitos Electrónicos de la Universidad de Valladolid, en el año 2007 [8]. Su surgimiento se vio condicionado por la necesidad de estudiar los materiales de alta permitividad ya que cada uno de ellos responde de manera diferente a los defectos que pueden presentar como dieléctricos. En dieléctricos de alta K , esta propiedad que los caracteriza en primera instancia, puede provocar la degradación de la movilidad electrónica y desplazamientos en la tensión umbral de los transistores [2]. Los mecanismos de carga, descarga y el movimiento de portadores no se producen a un tiempo excesivamente pequeño, lo que estimula la aparición de fenómenos transitorios. La dependencia temporal del valor de la tensión de banda plana es precisamente la base de esta técnica.

Para comprender analíticamente su expresión es imprescindible recordar todos los componentes que podrían afectar el valor de tensión de banda plana de una estructura MIS. La tensión de banda plana se define como el valor de tensión para el cual las todas las bandas de la estructura deberían permanecer planas y que idealmente sería 0V. En la práctica este valor se ve desplazado por la influencia de varios factores como: función trabajo del metal (Φ), densidad de cargas dentro del aislante ($\rho_{aislante}$), densidad de estados superficiales en la interface entre aislante y semiconductor (D_{it}). A la vez que depende de otros parámetros característicos de la estructura como: la capacidad del óxido (C_{oxido}), contante de permitividad del aislante ($\epsilon_{aislante}$) y el espesor del óxido (d_{oxido}). La relación quedaría expresada como sigue:

$$V_{FB}(t) = \Phi_{Metal} - \frac{D_{it}}{C_{oxido}} - \frac{1}{\epsilon_{aislante}} \int_0^{d_{oxido}} \rho_{aislante}(x, d) x dx \quad (3.7)$$

Una vez planteada y analizada la expresión, se podría mencionar que el valor de $V_{FB}(t)$ depende directamente de cómo varía $\rho_{aislante}$ respecto a la distancia. De tal manera para realizar esta técnica es imprescindible estar bajo condiciones de no inyección de portadores por parte de ningún estímulo interno, no contar con la influencia de ningún campo eléctrico en el sustrato, y estar en un entorno sin la presencia de luz. De esta forma se garantizarían que los cambios en la carga dentro del aislante se produzcan necesariamente debido a los efectos de carga y descarga dentro del material y no por otros factores externos. Por lo que el único mecanismo que estaría presente sería la activación térmica. Una vez garantizados todos estos requisitos, se pasa a la obtención de la característica VFB-t con la cual se puede conocer la dependencia temporal de la tensión que se debe aplicar a una estructura MIS para que se conserve fija la capacidad de banda plana C_{FB} . Para ilustrar mejor este comportamiento se presenta la Figura 3.11.

En la parte superior de la imagen se observa la característica C-V de una estructura MIS, donde se hace incuestionable la presencia de histéresis y la diferencia entre esta curva y la curva correspondiente a un deseado comportamiento ideal. La presencia de histéresis da cuenta de la existencia de estados DIGS dentro del aislante, los cuales se distribuyen energética y espacialmente. Por su parte el desplazamiento de la curva

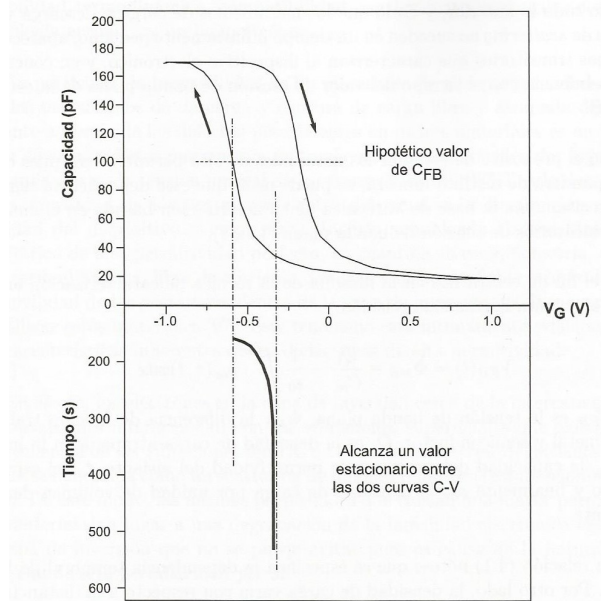


Figura 3.11: Transitorios de tensión de banda plana en una estructura MIS [2]

delata la presencia de carga dentro del aislante, y en la Figura 3.11 se refiere a carga positiva ya que la curva se encuentra desplazada hacia tensiones negativas de banda plana. La dilatación no es más que la carga que puede aparecer en la interfaz aislante-semiconductor, cuya manifestación corresponde con la presencia de una densidad de defectos no despreciables.

3.3.2. Montaje y Equipos Utilizados

Como se aclaró en el apartado anterior, esta técnica se basa fundamentalmente en la obtención de los transitorios correspondientes a los diferentes valores de tensión de puerta que son aplicados a la estructura para lograr mantener un valor de capacidad de banda plana constante. Para ello se requiere del uso de un generador (Figura 3.12 (a)) el cual se encarga de aplicar un pulso que lleve la muestra cerca de la capacidad deseada como capacidad de banda plana. El valor de esta capacidad mantiene una relación directamente proporcional con la tensión de salida analógica que suministra el capacitómetro (Figura 3.12 (b)), la cual es medida con el electrómetro programable (Figura 3.12 (c)). Por su lado el criostato Oxford se encarga de proporcionar el valor de temperatura a la cual se está midiendo y para así conocer las variaciones que sobrelleva durante las mediciones.

Esta nueva capacidad medida es comparada constantemente por el ordenador con la capacidad deseada, tratando de asegurar de que no exista una diferencia significativa entre ellas. Los valores son suministrados a través del bus GPIB, mientras que el software HP VEE se encarga de proporcionar a través de la fuente los valores de tensión adecuados para mantener constante el valor de capacidad de banda plana señalado. Finalmente quedan registrados en el ordenador los voltajes entregados a la muestra para cada instante de tiempo durante todo el experimento.

El esquema del montaje de este experimento se puede apreciar en la Figura 3.13.

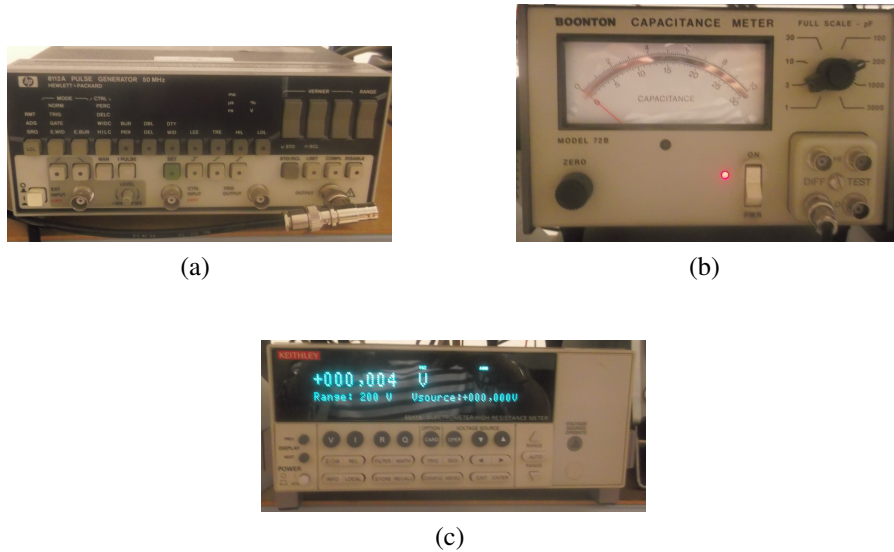


Figura 3.12: Equipos utilizados para el montaje experimental de la técnica Transitorios de Banda Plana

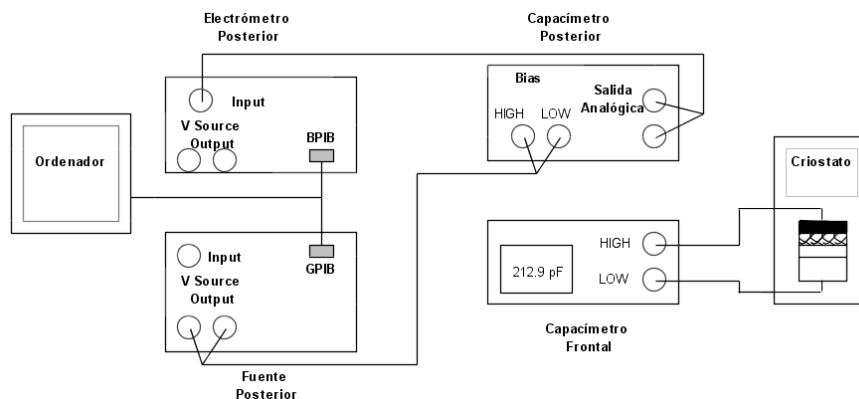


Figura 3.13: Montaje experimental de la técnica Transitorios de Banda Plana

3.4. Caracterización eléctrica de dieléctricos de alta permitividad

Tras haber estudiado los fundamentos teóricos de las técnicas de caracterización eléctrica es necesario caracterizar algunas muestras y así lograr seleccionar qué técnica o técnicas son las más apropiadas para encaminar nuestro estudio de los efectos de la irradiación en dieléctricos finos de alta permitividad. Para ello se efectuará una prospección de los resultados conseguidos al aplicar todas las técnicas estudiadas. Las dos secciones a continuación tienen como objetivo mostrar cómo pueden ser interpretados los resultados experimentales ofrecidos por la utilización de las técnicas de caracterización tradicionales al estudiar estructuras MIS. Las técnicas de caracterización eléctrica que se utilizarán han sido descritas a lo largo del Capítulo 3.

3.4.1. Relación de muestras estudiadas

Algunos de los materiales de alta K estudiados son: Al_2O_3 , HfO_2 , ZrO_2 , Y_2O_3 , TiO_3 y Ta_2O_5 , así como los silicatos y aluminatos derivados de estos compuestos. Dentro de los tantos compuestos estudiados como posibles sustitutos del SiO_2 han causado un especial interés el óxido de hafnio [11, 9, 17, 10], el óxido de aluminio [5, 37] y el óxido de zirconio [13, 7]. De hecho, una primera batalla industrial entre el Hf y el Zr fue ganada por el HfO_2 al ser seleccionado por INTEL en el año 2007 como dieléctrico de alta permitividad para su producción inaugural de tecnología de 45nm [2]. Dentro de las bondades de estos tres materiales se podrían mencionar su estabilidad termodinámica sobre silicio y corrientes de fuga de valores aceptables, permitiendo que la disipación de potencia de no sea excesiva.

En este capítulo se efectuará la caracterización eléctrica de estructuras MIS con capas aislantes basadas en diferentes compuestos. Una muestra de $Al/HfO_2/Si(p)$ y una de $Al/DyZrO_x/SiO_2/Si(p)$ serán analizadas por diferentes técnicas de caracterización eléctrica tradicionales. Este ejercicio permitirá seleccionar posteriormente el modo más apropiado para caracterizar eléctricamente muestras sometidas a irradiación.

A pesar de que las dos muestras no presentan como dieléctrico óxidos metálicos de *hafnio* y *zirconio* exactamente, dichas muestras tendrán como componentes del dieléctrico de alta K tales compuestos. Las estructuras MIS fueron crecidas por *ALD* en: (a) la Universidad de Tartu, Estonia y (b) el Instituto de Microelectrónica de Barcelona, con un total de 100 ciclos, una temperatura de crecimiento de 225 °C y un espesor de 10.9nm. Las temperaturas de crecimiento fueron elegidas de tal forma que estuvieran en el rango óptimo para cada muestra y precursor utilizados. A continuación, la Tabla 3.1 muestra algunas características de ambas muestras.

Muestra	Precusores	Energía de Irradiación
(a) $Al / DyZrO_x / SiO_2 / Si(p)$	$Dy(thd)_3$ para el Dy	
	$ZrCl_4$ para el Zr	
	H_2O para el O	
(b) $Al / HfO_2 / Si(p)$	$TDMAH^*$ para el Hf	2 MeV
	H_2O para el O	

Tabla 3.1: Estructuras MIS estudiadas. $TDMAH^*$ *Tetrakis (dimethylamido) hafnium*

3.4.2. Resultados experimentales y discusión

Como paso inicial de caracterización se realizan mediciones de la capacidad respecto a la tensión (C-V), lo cual permite conocer el funcionamiento eléctrico de las muestras a mayores y definir algunos parámetros como la tensión de polarización; parámetro que será utilizado para poner a punto técnicas posteriores. La Figura 3.14 muestra el comportamiento de las curvas C-V obtenidas para $Al/DyZrO_x/SiO_2/Si(p)$ a baja temperatura y temperatura ambiente (80K y 295K), respectivamente. Ambas mediciones fueron efectuadas a una frecuencia de 100kHz y entre rangos de tensión de -2.5V y 1V.

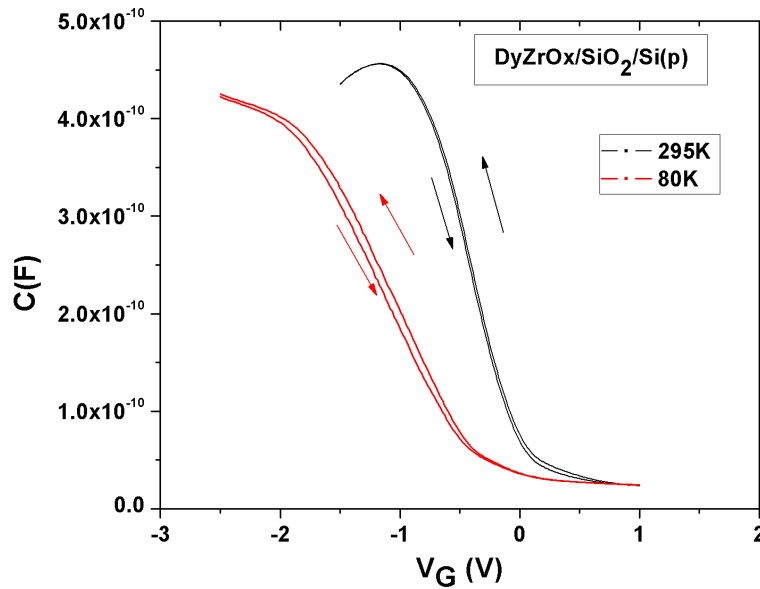


Figura 3.14: Curva C-V de $Al/DyZrO_x/SiO_2/Si(p)$ a 100kHz

Para ambas temperaturas evaluadas, el fenómeno de dilatación experimentado por la curva, y la cantidad de histéresis son diferentes. En particular, la respuesta capacitiva de la muestra $Al/DyZrO_x/SiO_2/Si(p)$ a bajas temperaturas no es muy alentadora. Un desplazamiento de la curva hacia valores más negativos de banda plana es reflejado, lo que pone de manifiesto la existencia de carga neta positiva dentro del aislante. Además, el fenómeno de dilatación (*stretch-out*) está más acentuado, a la vez que la cantidad de histéresis de la curva. En el caso de la histéresis, un mayor valor es asociado a una mayor cantidad de estados *DIGS* dentro del aislante. Nótese que a altas temperaturas el comportamiento de la muestra mejora en cuanto a los tres aspectos mencionados: desplazamiento hacia valores de banda plana negativos, dilatación e histéresis.

Si es representado el comportamiento de la conductancia respecto a la tensión de puerta aplicada ($G-V$) bajo los mismos parámetros experimentales anteriores se obtiene la Figura 3.15. Aparentemente el comportamiento de las curvas de conductancia-voltaje es similar al de la capacidad-voltaje. A pesar de que las gráficas no muestran todo el recorrido desde el estado de inversión a acumulación y viceversa, se observa que el valor máximo de conductancia a altas temperaturas es mayor, resultado que está en contraposición con la curva $C-V$, en cuanto a la histéresis experimentada. De cierto modo estos resultados dieron a conocer indicios de que la densidad de estados *DIGS* dentro del aislante es varios órdenes en magnitud menor que los localizados en la interface aislante-semiconductor. Entonces estos altos valores de conductancia a altas temperaturas se pueden deber a estados superficiales presentes en la interface y no precisamente a estados *DIGS*.

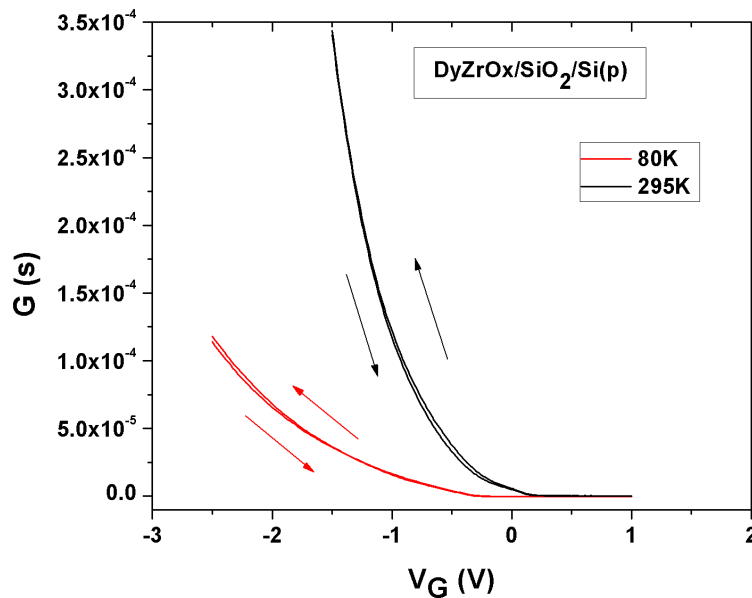


Figura 3.15: Curva $G-V$ de $Al/DyZrO_x/SiO_2/Si(p)$ a 100kHz

Con el fin de realizar un estudio de los estados presentes en la interface entre el aislante y el semiconductor (D_{it}) se acudió a la técnica *DLTS*, la que permite conocer la densidad de estados rápidos asociados a los diferentes niveles de energía entre el nivel intrínseco y el de la banda de valencia ($E_T - E_V$). Para esta técnica se utilizaron tensiones de polarización desde -1.77V hasta 0.75V, logrando obtener transitorios a tres temperaturas, alta, baja e intermedia (84K, 160K y 222K). La frecuencia de trabajo fue de 100kHz. La Figura 3.16 muestra los transitorios exhibidos y la Figura 3.17 la densidad de estados en la interface respecto a los niveles de energía.

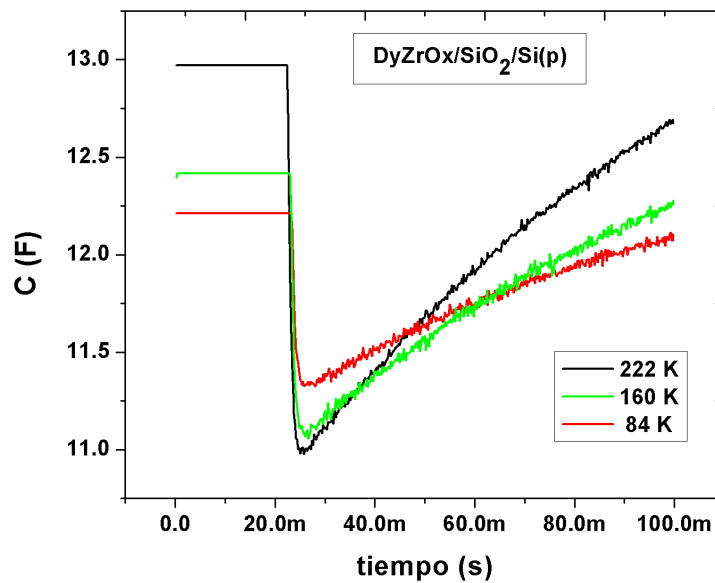


Figura 3.16: Transitorio de Capacidad Al/DyZrO_x/SiO₂/Si(p) a 100kHz

Nótese que a pesar de que los transitorios no comenzaron todos en el mismo valor de capacidad, a simple vista se destaca que los mayores transitorios se encontraron en las temperaturas más altas. Estos resultados proponen que para las altas temperaturas un mayor número de electrones fue capturado durante la fase de acumulación y luego liberados al ser llevada la muestra a inversión.

Dichos resultados están en concordancia con las suposiciones estimadas después de haber valorado los resultados arrojados por la técnica G-V: mayor temperatura, mayor conductancia y mayores transitorios. En cuanto a los valores de densidad de defectos superficiales la Figura 3.17 muestra valores de alrededor de $5 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$, los cuales son significativos y superan en varios índices los ofrecidos por el SiO₂ de $1 \times 10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$. Estos resultados también son coherentes y están en acuerdo con las conclusiones arrojadas por las dos técnicas anteriores, aunque los defectos se sitúen mayormente en la interface, existe cierta distribución de estados que penetran dentro del dieléctrico que capturan y emiten portadores por efecto túnel.

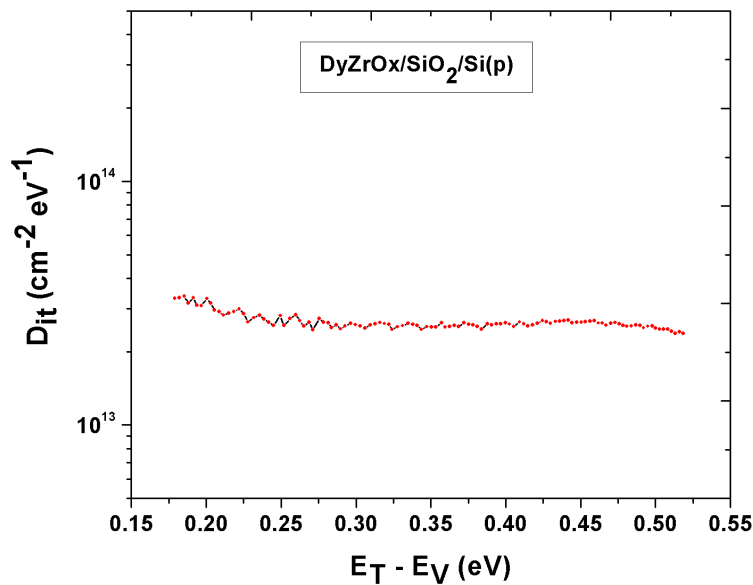


Figura 3.17: Densidad de estados en la interface $Al/DyZrO_x/SiO_2/Si(p)$ a 100kHz

A continuación se realizará el estudio de la muestra $Al/HfO_2/Si(p)$, caracterizándola por las otras técnicas estudiadas en este capítulo: C-V, Transitorios de Conductancia y Transitorio de Banda Plana. Tras medir experimentalmente el comportamiento de la capacidad respecto al voltaje (C-V) como caracterización inicial, se obtuvo la curva representada en la Figura 3.18. Estas mediciones fueron realizadas a temperatura ambiente (295K) y a una frecuencia de 100kHz. Con el objetivo de registrar los parámetros de interés en ambos sentidos, al pasar de inversión a acumulación y viceversa, se emplearon tensiones de polarización entre -4.5V y 0V.

En el caso de la muestra de $Al/HfO_2/Si(p)$, la histéresis sufrida por la curva es aún más notable, estableciendo diferencias entre la curva inversión-acumulación y acumulación-inversión de aproximadamente 1V. Recuérdese que esta muestra ha sido expuesta a irradiación con una energía de 2MeV, razón a la que se puede atribuir la presencia de muchos defectos en el aislante y de abundantes estados *DIGS*. A su vez, la curva no sufre una excesiva dilatación, pero si se muestra un desplazamiento hacia tensiones negativas acentuando la presencia de carga positiva en el dieléctrico.

Luego se procedió a la caracterización eléctrica por la técnica G-V manteniendo los mismos parámetros que en la técnica C-V. La Figura 3.19 muestra los resultados recogidos. Como se puede apreciar el valor de la conductancia es notable, lo que se podría atribuir a los estados *DIGS* presentes en el dieléctrico y mostrados en la histéresis de la curva C-V. En este caso como la temperatura de muestreo es elevada esta gráfica sugiere que podrían haber transitorios de conductancia significativos. Por tal razón se procede al análisis de esta técnica.

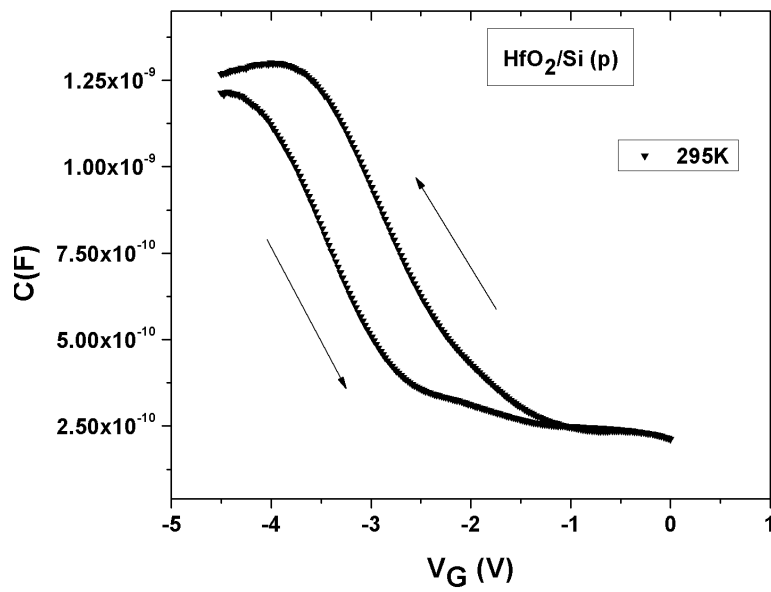


Figura 3.18: Curva C-V de Al/HfO₂/Si(p) a 100kHz

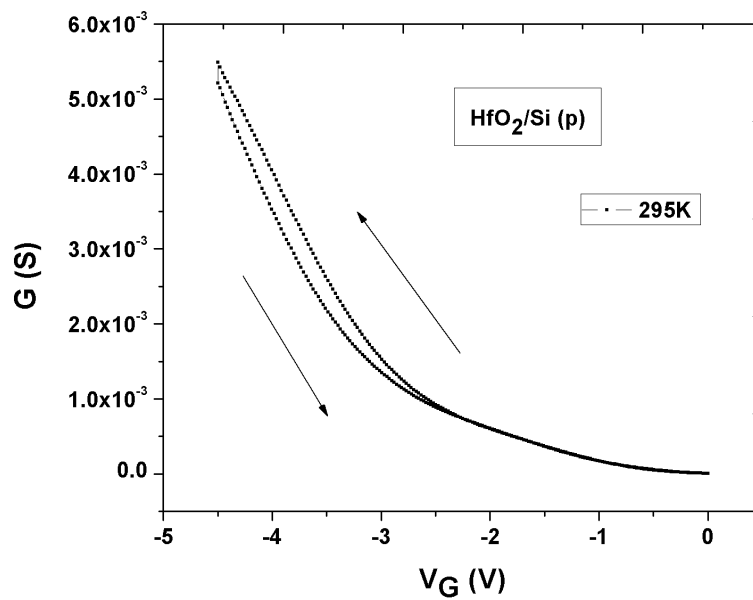


Figura 3.19: Curva G-V de Al/HfO₂/Si(p) a 100kHz

La técnica de Transitorios de Conductancia fue propuesta además, con el fin de realizar un estudio acerca de estos defectos *DIGS* contenidos en el aislante, a los que se le atribuye el fenómeno de profunda histéresis experimentado por la muestra. Para registrar los diferentes valores de la conductancia en el tiempo, la muestra es llevada de débil a fuerte inversión. La Figura 3.20 muestra los resultados alcanzados para temperatura ambiente y 250K. Observar que las frecuencias de muestreo para cada caso son diferentes.

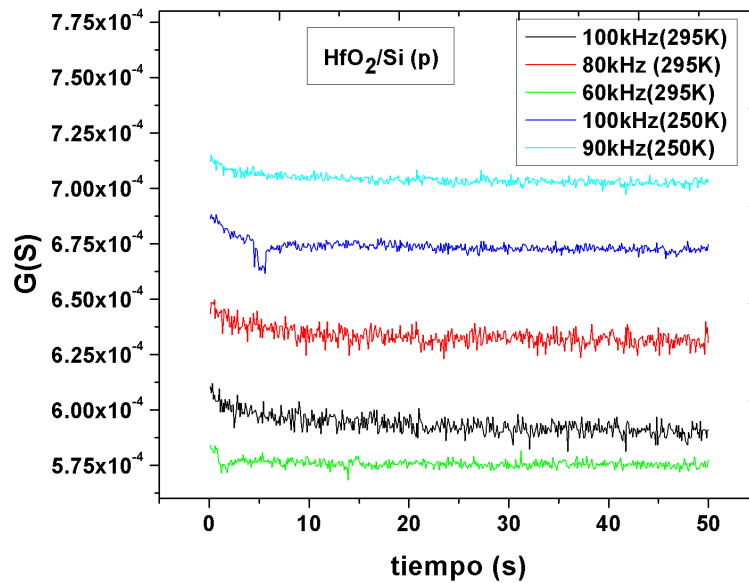
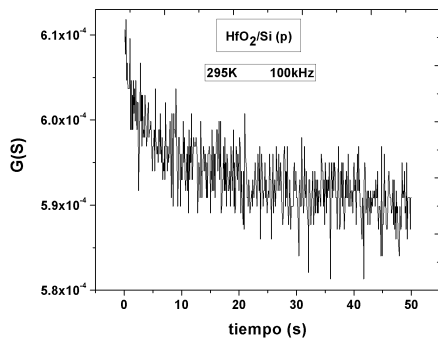
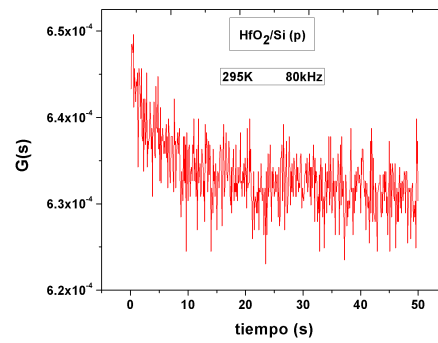


Figura 3.20: Transitorios de Conductancia de $Al/HfO_2/Si(p)$

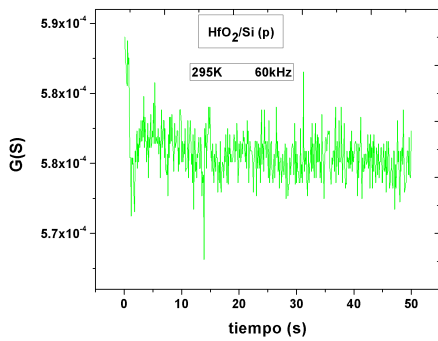
Después de haber representado los transitorios variando los parámetros de la temperatura y la frecuencia se obtienen diferencias representativas entre ellos. Como se dificulta la delimitación adecuada de cada uno de los transitorios, se procede a su representación de forma individual, obteniendo los gráficos de la Figura 3.21. Al comparar los transitorios se obtienen valores similares en cuanto a la diferencia entre un valor inicial y final. En realidad es difícil establecer valores fijos de transitorios experimentados para cada par temperatura/frecuencia, debido a que las mediciones poseen abundante ruido y existen puntos intermedios que poseen valores mínimos en toda la gráfica.



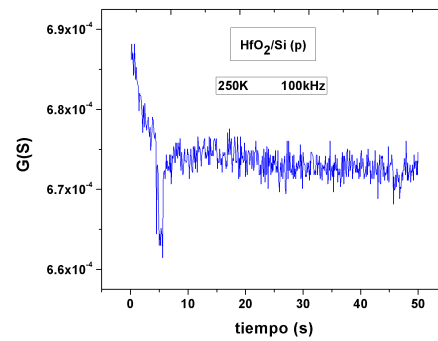
(a)



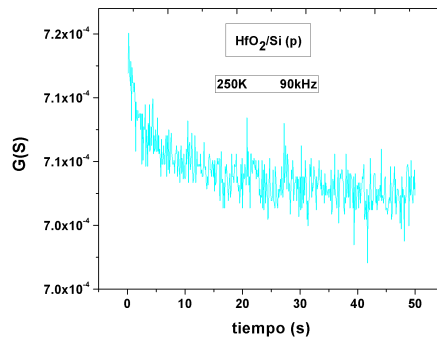
(b)



(c)



(d)



(e)

Figura 3.21: Transitorios de Conductancia de $Al/HfO_2/Si(p)$

Si ahora analizamos los valores de $\Delta G/\omega$ en función del tiempo obtenemos la Figura 3.22 para todas las condiciones experimentales, que coinciden con las mismas expuestas anteriormente, y la Figura 3.23, donde se muestran las gráficas individuales.

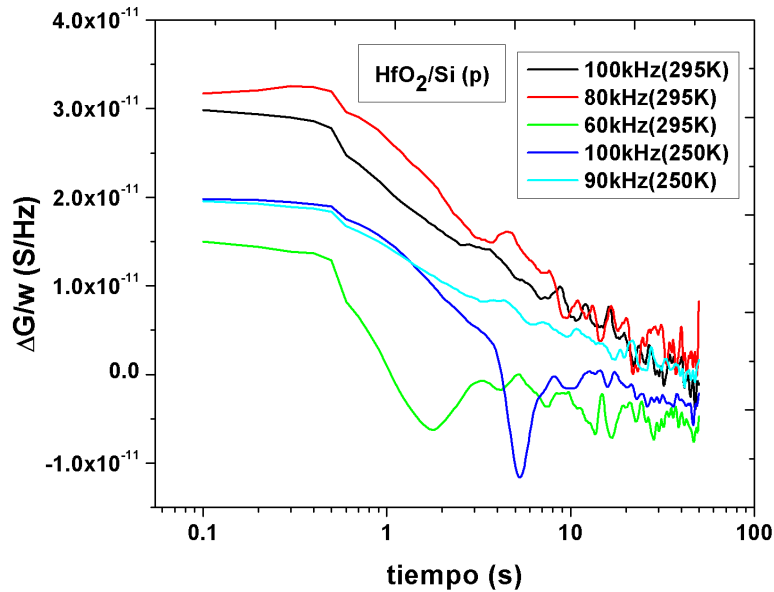
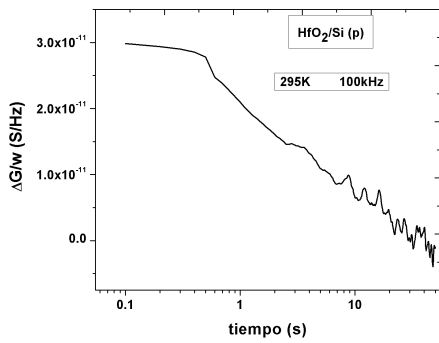
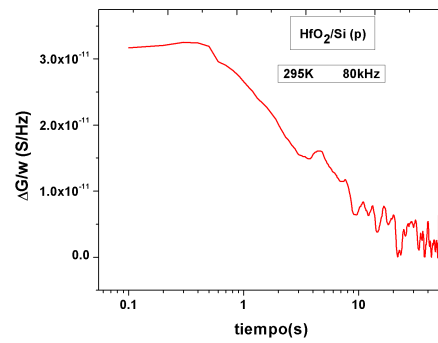


Figura 3.22: $\Delta G/\omega$ - t de Al/HfO₂/Si(p)

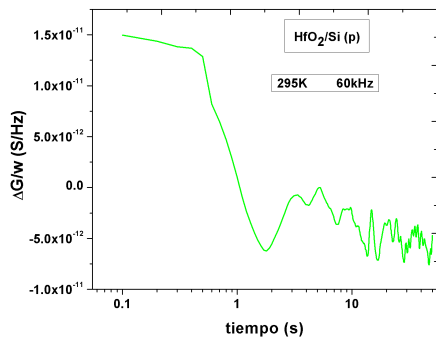
Nótese que los mayores transitorios son alcanzados con las temperaturas mayores. O sea, para una temperatura de 295K y frecuencia de 80kHz se obtuvo el transitorio más grande, seguido de 295K y 100kHz. Mientras que ya para la misma temperatura de 295K pero con una frecuencia de 60kHz el transitorio fue el menor de todos. Estas discrepancias se deben a que los transitorios de conductancia aumentan con la temperatura pero disminuyen con la frecuencia. Por tal razón el mayor transitorio no fue obtenido con el mayor valor de ambos parámetros, y este mismo argumento explica que para 295K y 60kHz el transitorio fuera el más pequeño, porque precisamente la frecuencia de 60kHz tiene el valor más bajo de todos los valores experimentales utilizados.



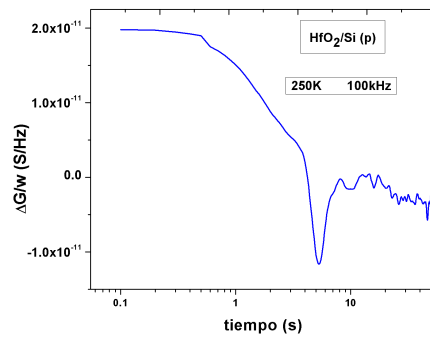
(a)



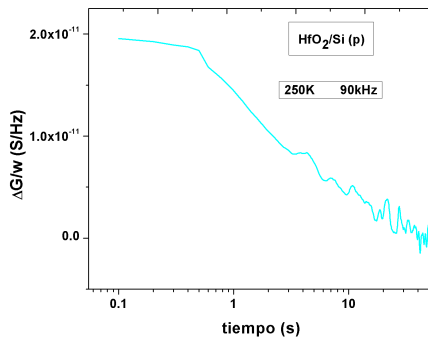
(b)



(c)



(d)



(e)

Figura 3.23: $\Delta G/\omega$ - t de $Al/HfO_2/Si(p)$

Como información adicional, en la Figura 3.24 se presenta el perfil tridimensional de los estados *DIGS* a través de los transitorios de conductancia. Esta imagen es muy sugerente ya que permite conocer la distribución de dichos estados respecto al espacio (X_C) y al nivel de energía ($E_T - E_V$).

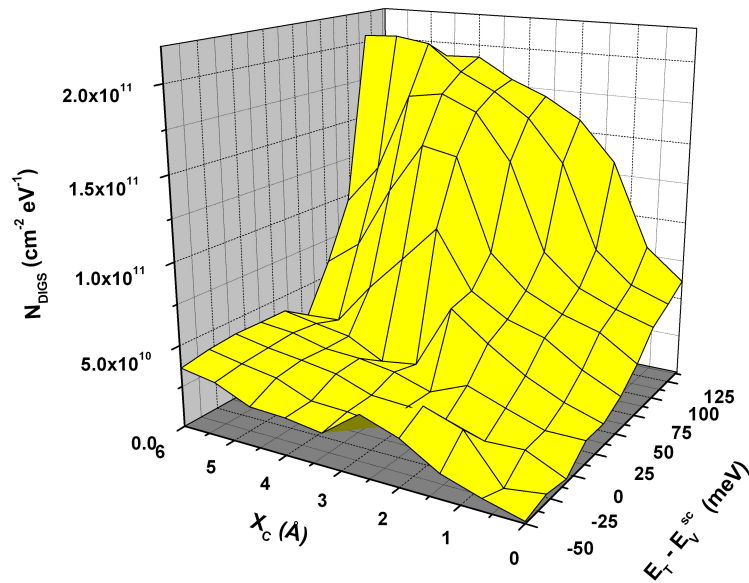


Figura 3.24: Perfil tridimensional de los estados DIGS en la muestra $Al/HfO_2/Si(p)$

Como última técnica de caracterización eléctrica se manejó la técnica de Transitorios de Banda Plana. La amplitud de estos transitorios es representada en las Figuras 3.25-3.26. Dichos transitorios fueron capturados a temperatura ambiente y a 250K, manteniendo un frecuencia de 1MHz y una capacidad de 500pF.

Con el objetivo de comparar mejor ambos transitorios se procedió a realizar la gráfica que contiene los valores de V_{FB} normalizados. El transitorio experimentado por la muestra a temperatura ambiente es ligeramente mayor que el de 250K, la cual sugiere un transitorio de alrededor de -0.23V y un desplazamiento de la característica C-V hacia tensiones de banda plana negativas, como se vio en la gráfica respectiva. Estos valores de tensiones de banda plana corroboraron además la existencia del fenómeno de histéresis en las curvas-capacidad tensión y los resultados de la densidad de los DIGS. Para ambos casos los transitorios obtenidos no son despreciables. También se puede apreciar que a medida que se va reduciendo la temperatura el transitorio se hace más pequeño y es más complejo detectarlo porque se introduce un mayor ruido. Esta fue la razón que conllevó a que solamente se realizaran mediciones a dos temperaturas y no se hiciera un barrido exhaustivo.

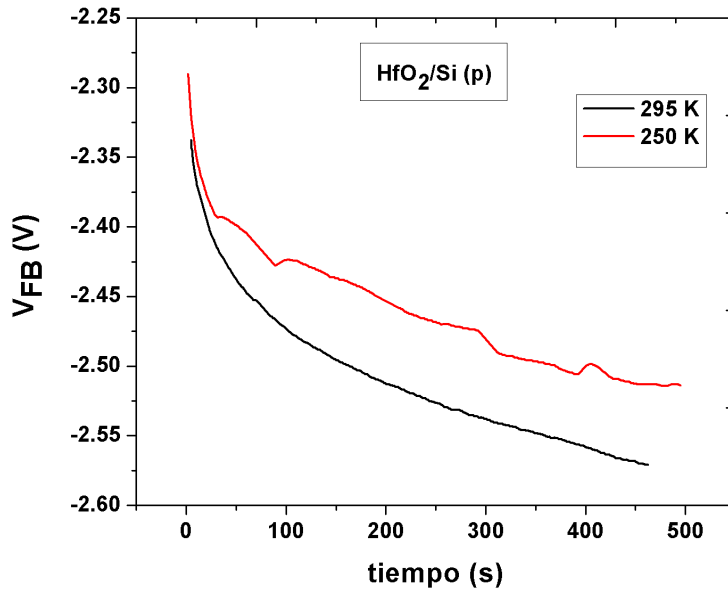


Figura 3.25: Transitorios de Banda Plana de la muestra $Al/HfO_2/Si(p)$

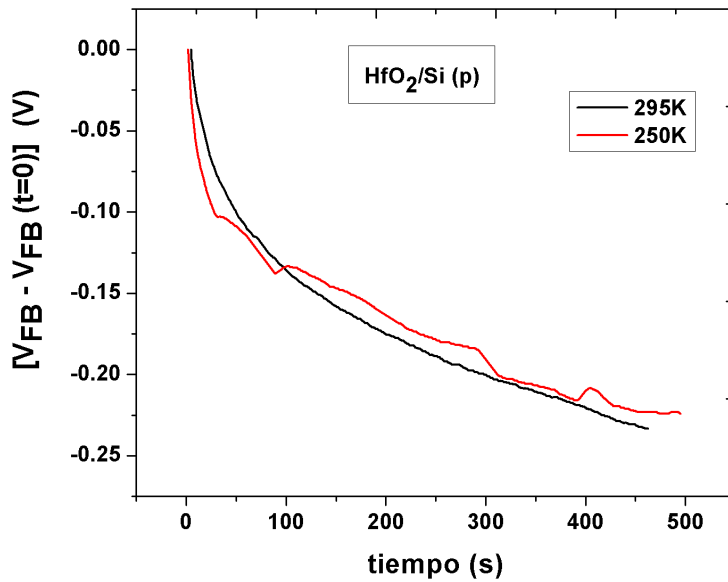


Figura 3.26: Transitorios de Banda Plana normalizado de la muestra $Al/HfO_2/Si(p)$

Posterior al análisis y comparación de los resultados obtenidos al caracterizar eléctricamente ambas muestras, se verifica la hipótesis inicial de que la irradiación degenera las características ofrecidas por estructuras MIS. En la muestra bajo estudio de $Al/HfO_2/Si(p)$ irradiada, fue posible observar la presencia de abundantes estados *DIGS* en el dieléctrico, así como significantes transitorios de conductancia y de tensión de banda plana. Todos estos inconvenientes detectados conducen a la alteración del parámetro de conductancia en capas finas de dieléctricos de alta K , donde la existencia de estos defectos puede provocar corrientes de túnel y a largo plazo degradar progresivamente las características de los dispositivos.

A medida que se disminuye el espesor del óxido, las corrientes de fuga en la puerta aumentan ya que la probabilidad de que un electrón atraviese una barrera de potencial por efecto túnel crece exponencialmente cuando el espesor de la barrera disminuye. Después de valorar los resultados arrojados por la aplicación de cada una de las técnicas se consideró que la técnica de Transitorios de Conductancia era la que ofrecía más información sobre el efecto de la irradiación en estas estructuras. Por tales razones se hace incuestionable la necesidad de evaluar con más exigencia el comportamiento de la conductancia en capas finas de dieléctricos de alta K , donde el mecanismo de conducción imperante es el de efecto túnel. De las técnicas puestas a punto en el Laboratorio de Caracterización de la Universidad de Valladolid, la Espectroscopía de Admitancia es la técnica más adecuada para proporcionar contribuciones fructíferas en la caracterización de muestras irradiadas. En el Capítulo 4 se estudiará el fundamento teórico de esta técnica la cual permite analizar el parámetro de la conductancia variando diferentes parámetros experimentales.

Capítulo 4

Efectos de la irradiación en dieléctricos de alta permitividad

Tras varios años de intensa investigación en el ámbito de dieléctricos de alta K , algunos estudios han revelado que la continua exposición a irradiaciones provoca la degradación de estructuras MIS al generar pares de electrón hueco en la puerta y en el dieléctrico de estos dispositivos [14, 36, 15, 37]. Existe parte de la irradiación recibida que no afecta el dispositivo, pero una gran porción de ella provoca que carga quede atrapada en la interface aislante-semiconductor y en el propio dieléctrico, restando movilidad al canal. Tanto la carga atrapada positiva como la negativa pueden causar corrientes de fuga, inclusive estando el dispositivo en estado de *off* ($V_G=0$), lo cual comprometería su vida útil.

Se ha demostrado que la reducción del grosor de los dieléctricos mejora la respuesta de los dispositivos a la irradiación porque existe una menor probabilidad de que quede carga atrapada en el aislante [14, 45, 43, 44]. En dieléctricos más finos ($\leq 5\text{nm}$), la cantidad de defectos tiende a ser menor y su aparición se vería propiciada por condiciones de estrés. Como con dieléctricos de alta permitividad se aumenta el espesor del aislante, puede existir una alta densidad de defectos intrínsecos. Entonces, el efecto de la irradiación en estos dieléctricos alternativos causa una mayor expectación.

Aunque numerosos trabajos han tratado el tema de la irradiación en tecnologías avanzadas, todavía hay ciertos aspectos que continúan siendo incertidumbre y que deben ser investigados a profundidad. Lograr enviar un dispositivo electrónico al espacio trae aparejado enormes gastos económicos. Antes de que los dieléctricos de alta K sean utilizados en aplicaciones espaciales es preciso entender su respuesta a la irradiación. Inquietudes similares causan los equipos utilizados para aplicaciones médicas y física de alta energía. El alto coste de éstos dispositivo no puede permitir fallos ni pérdidas temporales de los datos. Entonces se hace imprescindible entender la estabilidad y la fiabilidad a largo plazo de estos nuevos materiales antes de ser incorporados a circuitos integrados comerciales. En este capítulo estudiaremos el efecto que causan irradiaciones de una energía de 2MeV en estructuras MIS fabricadas con capas delgadas de dieléctricos de alta K para diferentes dosis de irradiación (*electrones/cm²*).

4.1. Relación de muestras estudiadas

Para estudiar los efectos de la irradiación sobre dieléctricos de alta permitividad serán analizadas cuatro muestras irradiadas teniendo en cuenta las variaciones que experimenta cada una de ellas en el parámetro de la conductancia respecto al índice de irradiación, la temperatura y la frecuencia. Como podrá comprobarse en la Sección 4.2, donde son explicados los fundamentos de la técnica de Espectroscopía de Admitancia, la conductancia varía con la temperatura y la frecuencia.

De los compuestos estudiados hasta la fecha, el Al_2O_3 amenaza con ser un candidato para reemplazar al SiO_2 en las próximas 2 ó 3 generaciones [14]. En los dieléctricos de alta K , el aumento significativo del espesor físico conduce a la reducción de la probabilidad de efecto túnel y de corrientes de fuga a través del aislante. Sin embargo, este incremento de la constante dieléctrica tiene que lograrse a costa de un valor pequeño del *Gap* y pequeños valores de *offset* de las bandas de valencia y de conducción. Junto con el SiO_2 , el Al_2O_3 es el dieléctrico de alta K que mejores valores ostenta en cuanto a barreras de energía. Aunque su constante dieléctrica no es excesivamente elevada (~ 8), sus prestaciones se ven compensadas por el valor del *Gap* ($\sim 8,7eV$), además de presentar la ventaja de ser amorfo. Otra las propiedades más sobresalientes del Al_2O_3 es su compatibilidad con las altas temperaturas del procesamiento CMOS utilizadas para su fabricación. Estos argumentos fueron los que condujeron a la selección de este compuesto para su estudio. La figura siguiente intenta mostrar estas diferencias entre los resultados teóricos de varios dieléctricos de alta K estudiados.

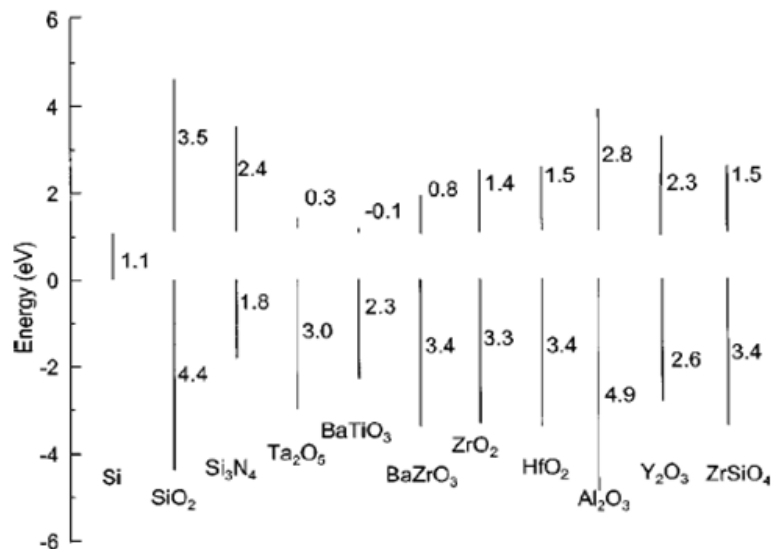


Figura 4.1: Resultados teóricos obtenidos para varios dieléctricos de alta K

Para el análisis de irradiación en dieléctricos de alta K seleccionamos un total de 4 muestras de estructuras MIS de forma cuadrada, fabricadas sobre un sustrato de silicio tipo p con un valores de resistividad de $0.1-1.4\Omega$ cm. Todas las capas de dieléctrico de alta K fueron depositadas por ALD en un sistema *Cambridge NanoTech Savannah 200* en el Instituto de Microelectrónica de Barcelona. La Tabla 4.2 resume las características fundamentales de cada una de ellas. Nótese que la temperatura de crecimiento no es excesivamente alta, constituyendo una de las ventajas de la técnica de crecimiento utilizada. A la vez, el número de ciclos no es muy elevado, razón por la cual las muestras del óxido metálico son de un espesor pequeño (5.9 nm).

Después de la deposición de capas, las muestras fueron sometidas a un recocido a 350°C en una atmósfera de N_2 durante 30 minutos. Luego, tres de las muestras fueron irradiadas con diferentes dosis. La primera de las muestras no fue irradiada, mientras que las otras tres fueron sometidas a dosis de irradiación del orden de: $10^{14}e/cm^2$, $10^{15}e/cm^2$ y $10^{16}e/cm^2$, identificadas en la tabla con las letras g , h e i , respectivamente. Dicha irradiación fue realizada en *Takasaki-JAEA*, Japón, a temperatura ambiente y aplicando una energía de 2MeV mediante un acelerador de electrones.

Muestra	Precusores	T_{ALD}	No. Ciclos	Irradiación
2	O_3 para el O , TMA^* para el Al	200°C	50	
2g	O_3 para el O , TMA^* para el Al	200°C	50	$10^{14} (e/cm^2)$
2h	O_3 para el O , TMA^* para el Al	200°C	50	$10^{15} (e/cm^2)$
2i	O_3 para el O , TMA^* para el Al	200°C	50	$10^{16} (e/cm^2)$

Tabla 4.2: Conjunto de muestras de Al_2O_3 estudiadas. TMA^* *trimethylaluminium*

El hecho de contar con muestras que presentan las mismas características, pero que solamente difieren en la dosis de irradiación nos permitirá conocer los efectos de la irradiación en las características eléctricas de dieléctricos de alta K . Para ello, se procederá al estudio de la conductancia. Como se mencionaba a inicios de la Sección 4.1, estudios previos han detectado las variaciones experimentadas en las características eléctricas de los dieléctricos de alta K cuando son sometidos a irradiación. Debido a que los pocos estudios realizados en este campo sobre el óxido de aluminio Al_2O_3 , se centran en el análisis de curvas de capacidad- voltaje (C-V), corriente-voltaje (I-V) o de parámetros aislados como son el voltaje (V) o densidad de estados en la interface (D_{it}); este estudio se centrará en los efectos sobre la conductancia (G).

Una vez conocidas cada una de las características de las muestras se procede a su caracterización. A continuación, la Sección 4.2 tratará los fundamentos teóricos de la técnica de caracterización eléctrica Espectroscopía de Admitancia, la cual introduce el comportamiento de la conductancia en estructuras en semiconductores de estructuras MIS.

4.2. Espectroscopía de Admitancia

La técnica de Espectroscopía de Admitancia fue propuesta en el año 1967 por *Nicollian* y *Goetzberger* para la determinación de los estados superficiales en estructuras MIS [35]. Esta técnica permite conocer las propiedades ópticas y térmicas de niveles profundos que se encuentran en el *Gap* de los semiconductores. Mediante su aplicación es posible conocer los coeficientes de emisión térmicos e_n^t y la energía de activación de los centros profundos en semiconductores a partir de la variación de dos parámetros: la capacidad (C) y la conductancia (G) como funciones de la temperatura y la frecuencia [1, 28]. Tales variaciones se deben a cambios en la frecuencia de la señal de medida respecto a la constante de tiempo de los procesos de carga y descarga de centros profundos alrededor del punto de la región de carga espacial donde ambas constantes de tiempo son iguales. Este punto es definido bajo la condición $e_n^t = C_n n(y)$, donde $C_n n(y)$ es el coeficiente de captura del centro profundo. Para ello se toma una unión PN o *Schottky*, en un ambiente oscuro, inversamente polarizada y se aplica una pequeña señal sinusoidal de frecuencia ω constante durante cada uno de los registros.

Esta técnica ha alcanzado total relevancia en el estudio de los centros profundos debido a su influencia en el control de las propiedades electrónicas de los materiales. Estos centros capturan y emiten cargas, controlando la concentración de electrones libres en estas estructuras. El principal efecto de la existencia de estos centros profundos es el dar lugar a fenómenos de generación y recombinación de portadores que afectan el comportamiento de los dispositivos electrónicos. Mediante esta técnica el comportamiento de la capacidad y de la conductancia con variaciones de temperatura y frecuencia puede ser explicado de diferente forma.

Para analizar el comportamiento de ambas magnitudes en la frecuencia, comenzamos asumiendo una temperatura constante. A frecuencias menores que el coeficiente de emisión térmica, el nivel sigue las variaciones de voltaje y no existe pérdida de energía, por lo que la conductancia es cero. A medida que el valor de la frecuencia asciende ya no pueden ser seguidas las variaciones de voltaje. Puesto que los procesos de emisión y captura del centro profundo no son instantáneos, entonces aparecen situaciones de no equilibrio con pérdidas de energía, donde los electrones pueden ser atrapados por los centros profundos por encima del nivel de Fermi. Alternativamente, puede haber electrones libres por encima de la banda de conducción con energías más altas que las del equilibrio. Entonces un valor de conductancia diferente de cero comienza a aparecer. Con el incremento de la frecuencia las pérdidas de la energías comienzan a ser notables y se obtienen valores mayores de conductancia.

A diferencia, para las bajas frecuencias los valores de capacidad tienden a ser máximos (C_{LF}) y a medida que la frecuencia se incrementa la capacidad decrece. A frecuencias altas la carga no puede ser modulada, descendiendo la capacidad hasta el valor mínimo (C_{HF}).

Si en lugar de la temperatura se asume la frecuencia como parámetro constante, el comportamiento es diferente. A altas temperaturas el coeficiente de emisión térmica alcanza un valor mucho mayor que la frecuencia, y los centros profundos responden

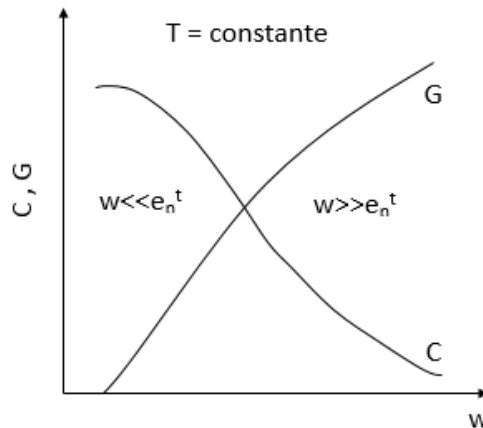


Figura 4.2: Capacidad y conductancia vs frecuencia a temperatura constante

instantáneamente a las variaciones de voltaje. En este momento no hay pérdidas de energía y la carga modulada es máxima. Por lo tanto, a altas temperaturas la conductancia es nula y la capacidad toma el valor de la capacidad a bajas frecuencias (C_{LF}).

A medida que la temperatura disminuye el coeficiente de emisión térmica en el centro profundo disminuye hasta el punto de no ser capaz de seguir las variaciones de tensión y no poder responder inmediatamente. Como consecuencia, se producen pérdidas de energía y el total de carga modulada disminuye. Por lo tanto, la conductancia es no nula y la capacidad es menor que la capacidad en frecuencias bajas.

Finalmente, para bajas temperaturas el coeficiente de emisión térmica es tan bajo que se hace imposible seguir las variaciones de tensión. Entonces la modulación de la carga alcanza su valor mínimo, debido sólo a los electrones libres en el borde de la zona de carga espacial. Entonces la capacidad obtiene su valor en altas frecuencias (C_{HF}). En cuanto a la conductancia, ocurre que el descenso de temperatura supone una reducción de los portadores libres disponibles para la carga y descarga de los defectos, reduciéndose así la conductancia nuevamente a cero.

En fin, al aumentar la temperatura, la capacidad pasa de un valor bajo (C_{LF}) a un valor alto (C_{HF}), y presenta un punto de inflexión a la temperatura en la que el coeficiente de emisión es del orden de la frecuencia de la señal de medida. Mientras que la conductancia presenta un máximo en su evolución con la temperatura, ya que inicialmente crece de forma proporcional al coeficiente de emisión. Sin embargo, a temperaturas suficientemente altas los procesos de carga y descarga se hacen más rápidos y pueden seguir sin dificultad la modulación sinusoidal de la tensión aplicada, por lo que la conductancia (que representa las pérdidas) disminuye y cae a cero. La Figura — muestra ambas aproximaciones.

Si se toma en cuenta que a cualquier temperatura, en la región neutral es verificada la condición ($e_n^t \ll C_n n_N$) y que alrededor del punto de máximo o punto de inflexión $\omega \simeq e_n^t$, las expresiones de C y G en función de la frecuencia y las constantes de

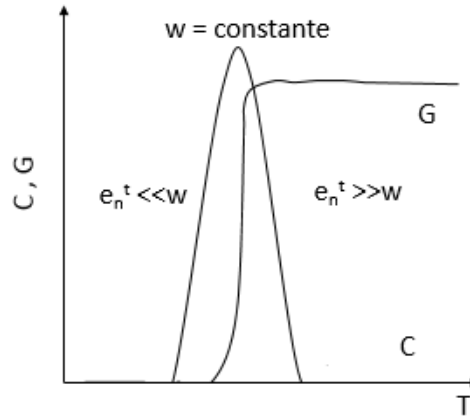


Figura 4.3: Capacidad y conductancia vs temperatura a frecuencia constante

emisión térmica alrededor de ese punto pueden ser escritas:

$$C_{\omega} = C_{HF} + (C_{LF} - C_{HF}) \frac{(e_n^t + e_p^t)}{\omega} \arctg \frac{\omega}{(e_n^t + e_p^t)} \quad (4.1)$$

$$G_{\omega} = \frac{(C_{LF} - C_{HF})}{2} \frac{(e_n^t + e_p^t)}{\omega} \ln \left(1 + \left(\frac{\omega}{(e_n^t + e_p^t)} \right)^2 \right) \quad (4.2)$$

Luego, si la expresión 4.2 es derivada e igualada a cero se obtendría entonces la posición del máximo. Este valor máximo de $G(T)$ se da a una temperatura T , donde el coeficiente de emisión térmica toma el valor de la siguiente expresión:

$$e_n^t = \omega / 1,98 \quad (4.3)$$

Por tal motivo, al realizar medidas experimentales de la conductancia respecto a la temperatura ($G-T$) para diferentes frecuencias se obtiene la posición del máximo de la conductancia para cada una. Entonces es posible contar con pares de puntos (e_n^t, T), con los cuales se puede conseguir la energía de activación del centro profundo. Como el coeficiente de emisión evoluciona con la temperatura según una Ley de Arrhenius:

$$e_n^t(T) = AT^2 \exp \left(\frac{-\Delta E_T}{KT} \right) \quad (4.4)$$

La representación gráfica de e_n^t/T^2 en función de $1/T$ es lineal y la pendiente proporciona la energía de activación ΔE_T del centro profundo.

La Sección 4.3 mostrará los resultados obtenidos tras una secuencia de experimentos realizados en el Laboratorio de Caracterización para cada una de las muestras estudiadas por esta técnica.

4.3. Resultados experimentales y discusión

En investigaciones anteriores se había trabajado en la caracterización de muestras de Al_2O_3 mediante las técnicas: C-V, DLTS, Transitorios de Conductancia, Transitorios de Banda Plana e I-V [15]. Mientras que otras investigaciones solamente se enfocaban en las técnicas de C-V e I-V [37]. Sin embargo, a día de hoy, la técnica de Espectroscopía de Admitancia no ha sido empleada para estudiar los defectos inducidos o activados por la aplicación de dosis de irradiación sobre estructuras dieléctricas de Al_2O_3 . Todas las investigaciones anteriores han demostrado la existencia de carga positiva en el sustrato, evidenciando la presencia de trampas y provocando corrientes de fuga.

La caracterización de este segundo grupo de muestras tiene como propósito conocer el comportamiento de la conductancia con la variación de la dosis de irradiación, la temperatura y la frecuencia. Para cada una de las muestras bajo estudio se realizaron varias fases de mediciones, donde fueron registrados los valores de conductancia para estudiar detalladamente su comportamiento al variar algunas de las magnitudes de trabajo y así explicar los resultados en estudios anteriores.

Las temperaturas barrieron el rango de 80K a 300 K a intervalos de 20K ó 25K, para un total de diez temperaturas de muestreo diferentes. Mientras que la frecuencia fue variando en los seis valores siguientes: 5kHz, 10Hz, 50Hz, 100Hz, 500Hz y 1MHz. Los barridos de tensión de polarización difieren ligeramente para cada muestra, tratando de contener los valores de tensiones más significativos de cada una. Para la muestra 2 (-2V a 1.5V), para la 2g (-2V a 1.5V), para la 2h (-2V a 1V) y para la muestra 2i (-2.5V a 1V). Se representarán gráficas de conductancia tomando en cuenta dos parámetros fundamentales para la descripción eléctrica de estos dispositivos: la frecuencia y la temperatura.

Primeramente se efectuó una caracterización inicial de cada una de las cuatro muestras manteniendo una frecuencia constante de 100kHz y fueron tomados valores de la capacidad respecto a la tensión de puerta para cuatro temperaturas diferentes: 80K, 150K, 225K y 300K, dos de ellas extremas y dos intermedias. Las Figuras 4.4-4.7 muestran los resultados registrados para cada muestra.

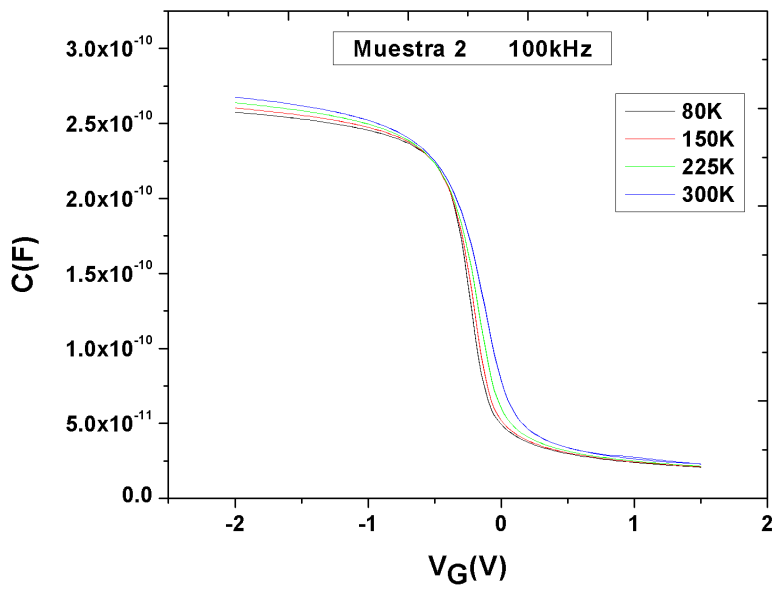


Figura 4.4: Técnica C-V para la muestra 2 (sin irradiar)

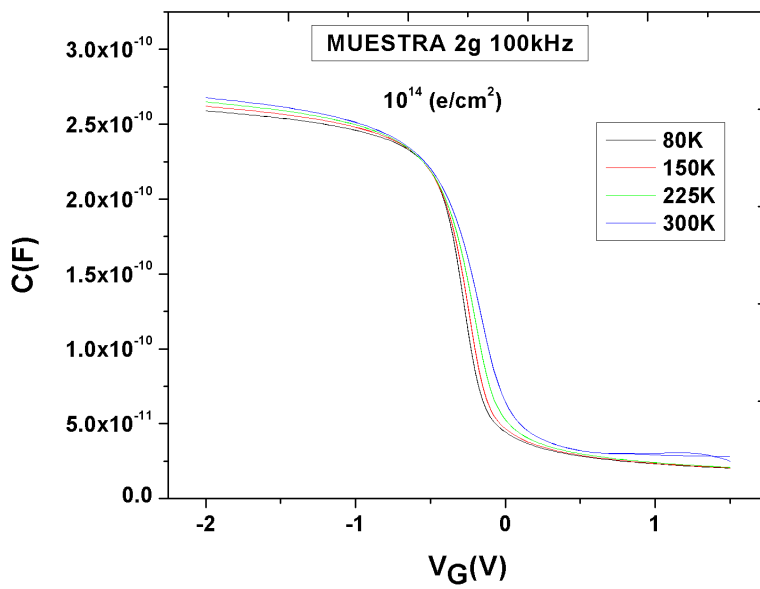


Figura 4.5: Técnica C-V para la muestra 2g irradiada (10^{14} e/cm^2)

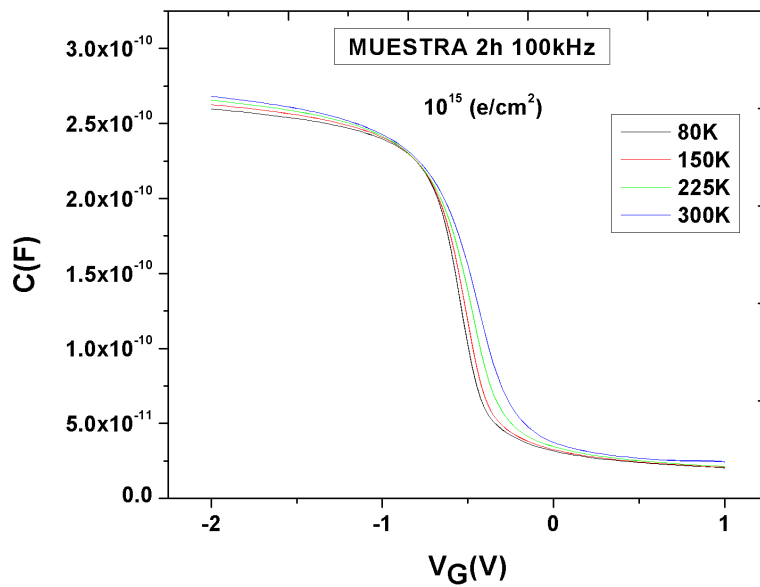


Figura 4.6: Técnica C-V para la muestra 2h irradiada (10^{15} e/cm^2)

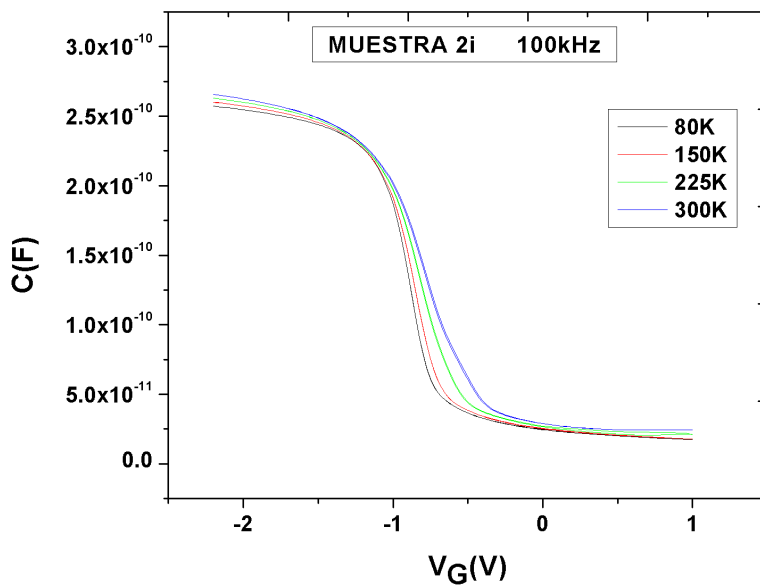


Figura 4.7: Técnica C-V para la muestra 2i irradiada (10^{16} e/cm^2)

Como se puede apreciar las cuatro muestras analizadas manifestaron un comportamiento muy bueno al aplicar la técnica C-V. Salta a la vista que las curvas muestreadas no presentan histéresis. En realidad la histéresis sufrida por las cuatro curvas es muy pequeña en comparación con las unidades referenciadas en los ejes de coordenadas, motivo por el cual parece que las curvas que describen la transición de inversión a acumulación y viceversa están solapadas. Igualmente se observa que a medida que la dosis de irradiación aumenta existen ligeros cambios en la dilatación y desplazamientos hacia tensiones de puerta negativas sufridos por las curvas, a pesar de no ser muy reveladores. Este comportamiento da cuenta de la presencia de estados en la interface y de carga positiva atrapada en el dieléctrico.

Después de haber obtenido estos resultados, para su verificación se procedió a la realización de la técnica de Transitorios de Conductancia, arrojando unos resultados totalmente en correspondencia con las curvas C-V. Ninguna de las cuatro muestras estudiadas presentaba transitorios significativos. A pesar de que la señal obtenida para los cuatro casos fue clara y estable, los transitorios de conductancia resultaron demasiado pequeños con respecto a la resolución de los equipos de medida utilizados en todo el rango de valores experimentales. De cierto modo estos resultados dieron a conocer indicios de que la densidad de estados *DIGS* dentro del aislante es varios órdenes en magnitud menor que los localizados en la interface aislante-semiconductor. Entonces se propuso la aplicación de la técnica G-V bajos los mismos parámetros experimentales con el objetivo de conocer las variaciones de conductancia respecto al voltaje de puerta. Estos resultados son representados en las Figuras 4.8-4.11.

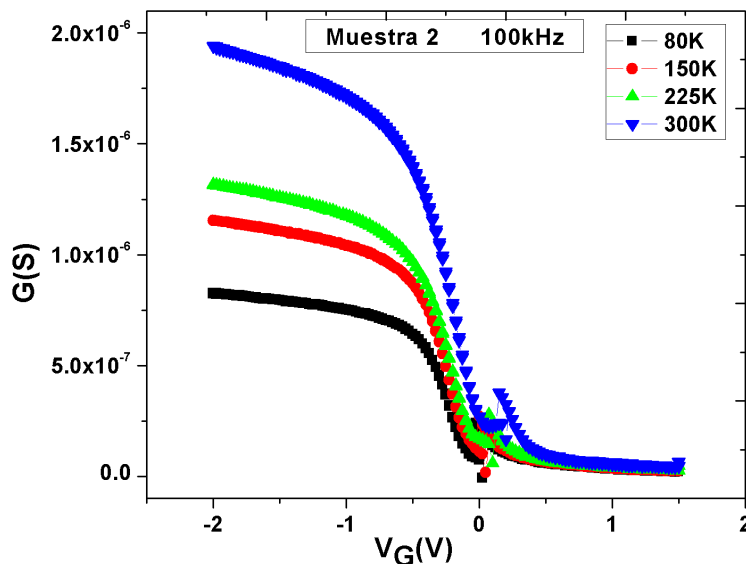


Figura 4.8: Técnica G-V para la muestra 2 (sin irradiar)

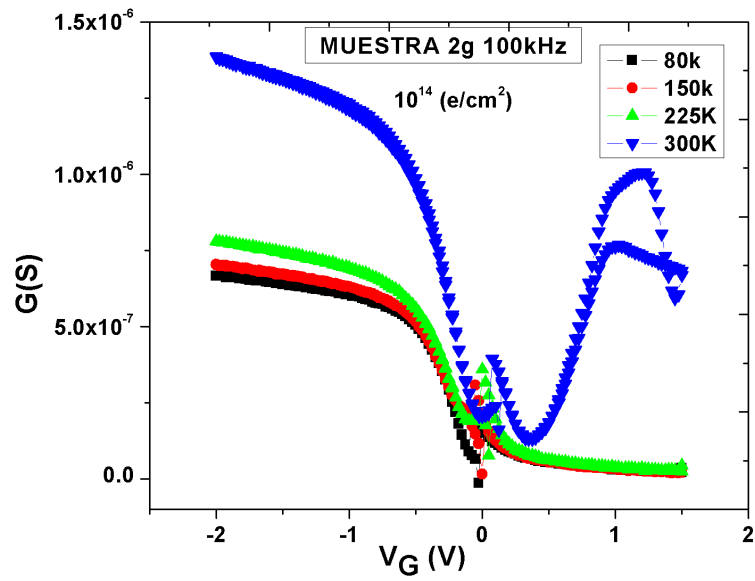


Figura 4.9: Técnica G-V para la muestra 2g irradiada (10^{14} e/cm^2)

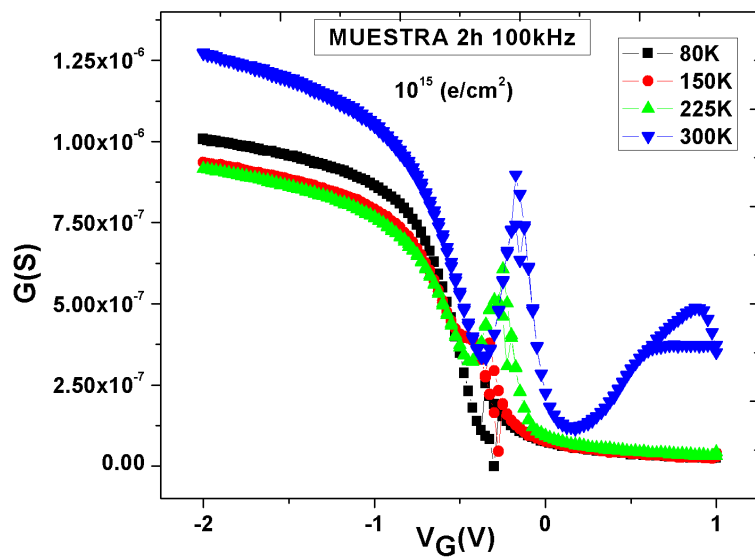


Figura 4.10: Técnica G-V para la muestra 2h irradiada (10^{15} e/cm^2)

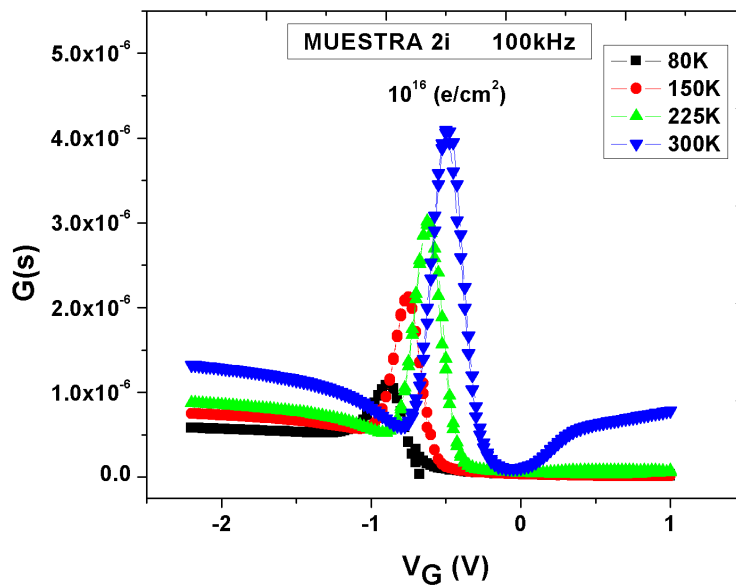


Figura 4.11: Técnica G-V para la muestra 2i irradiada (10^{16} e/cm^2)

Una vez representadas las curvas G-V de las muestras se observa que a medida que la dosis de irradiación va aumentando, los picos de conductancia se hacen más notables a la vez que se desplazan hacia tensiones negativas, alcanzando valores de $4,2 \cdot 10^{-6} \text{ S}$, un orden superior que en la estructura no irradiada $4,2 \cdot 10^{-7} \text{ S}$. Estas mediciones corroboraron los estudios anteriores. El aumento de dosis de irradiación en dieléctricos de Al_2O_3 degrada el comportamiento de las capas dieléctricas en términos de corrientes de fuga hacia la puerta del dispositivo. En todos los casos analizados, las curvas se trasladaron hacia tensiones negativas indicando la existencia de carga positiva atrapada por la presencia de trampas en el aislante.

Si analizáramos una sola dosis de irradiación, por ejemplo 10^{16} e/cm^2 (Figura 4.11), es posible distinguir un aumento gradual entre la altura de los picos y el voltaje correspondiente, por lo que se podría especular de que existe una relación lineal entre ambos parámetros. Si dichos puntos son representados en un eje de coordenadas, o sea, el valor de los picos de conductancia respecto a su valor correspondiente de tensión se obtiene la gráfica mostrada en la Figura 4.12, la cual sigue un comportamiento lineal dado por la ecuación: $V_{pico} = -1,03 + 0,132 * G_{pico}$.

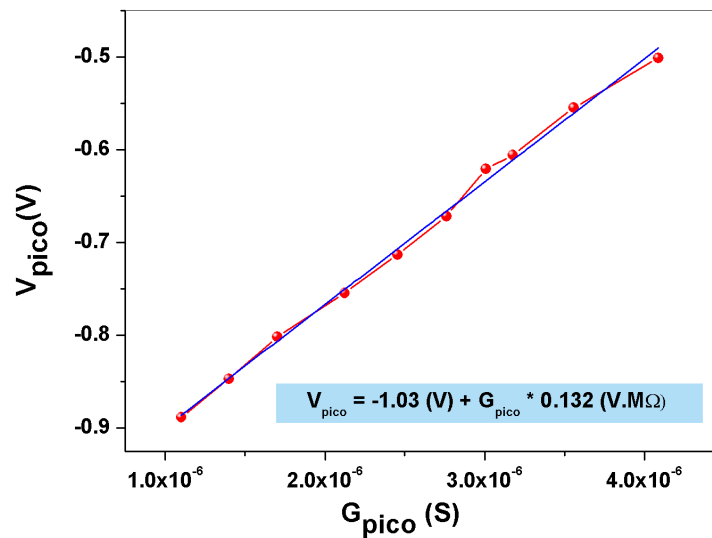


Figura 4.12: Relación lineal entre el voltaje y la altura de los picos

Si las muestras son examinadas teniendo en cuenta este mismo procedimiento, a una frecuencia de 100kHz pero contemplando las diez temperaturas de muestreo: 80K, 100K, 125, 150K, 175K, 200K, 225K, 250K, 275K y 300K, se obtienen las imágenes mostradas en las Figuras 4.13-4.16.

El comportamiento para el resto de las seis temperaturas no analizadas con anterioridad es el mismo. Los picos se van acentuando para dosis de irradiación mayores, a la vez que se desplazan hacia valores más negativos de tensión. Si comparamos los picos a temperaturas extremas percibimos que a temperatura ambiente los picos de conductancia son mucho mayores que a bajas temperaturas y aparecen en valores de tensión menos negativos.

Nótese además que a temperaturas más bajas los picos son menores pero están ligeramente más desplazados a la izquierda para una misma dosis de irradiación, demostrando que la estructura es más susceptible a las bajas temperaturas en cuanto a las cargas positivas atrapadas en el aislante. Adicionalmente, el voltaje de banda plana aumenta para las temperaturas más bajas.

Puesto que los picos de conductancia están muy relacionados con los estados en la interface, se puede explicar que para películas delgadas las trampas están mayormente localizadas en la interface. Altas dosis de irradiación producen una alta densidad de trampas en la interface, y a su vez, picos de conductancia.

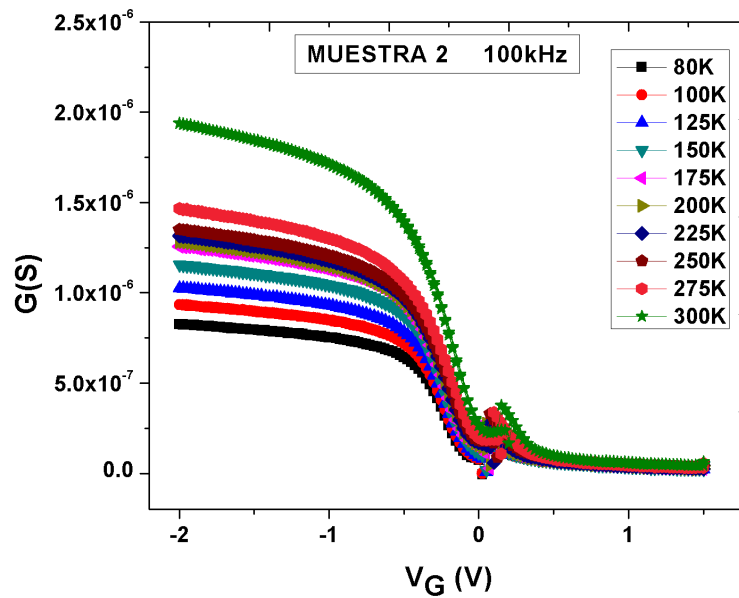


Figura 4.13: Técnica G-V para la muestra 2 (sin irradiar) a diez temperaturas

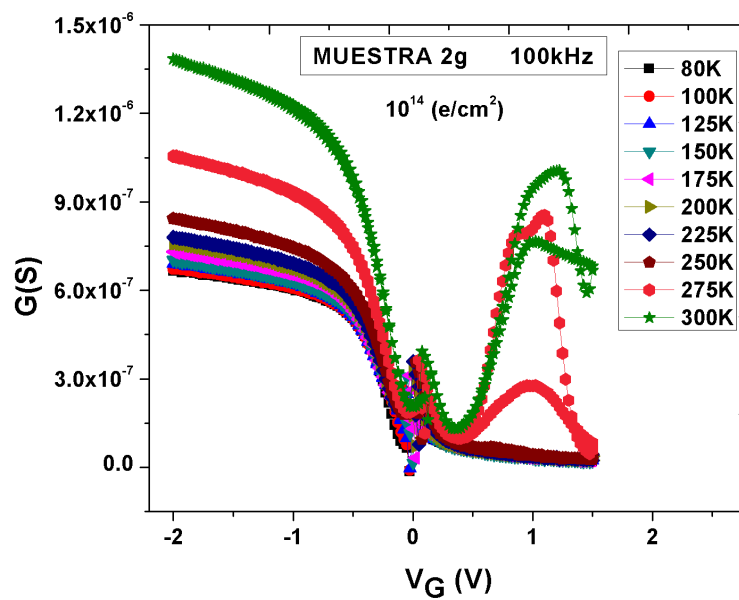


Figura 4.14: Técnica G-V para la muestra 2g irradiada (10^{14} e/cm^2) a diez temperaturas

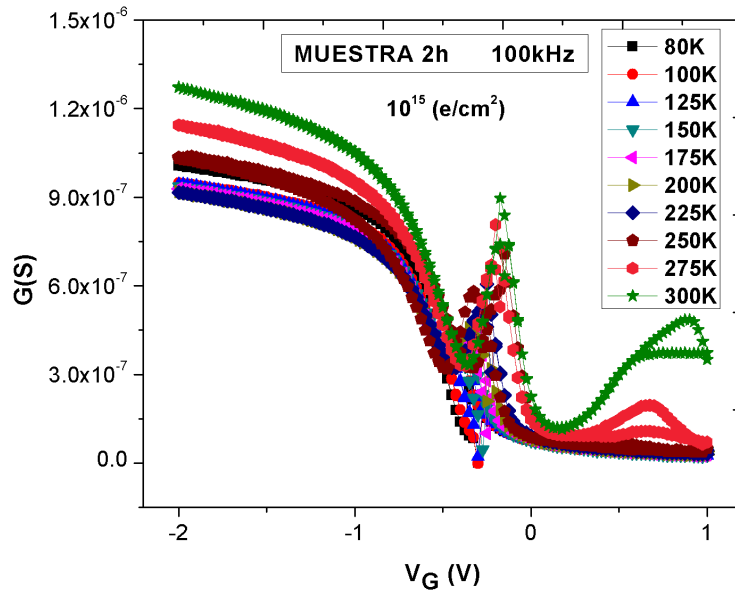


Figura 4.15: Técnica G-V para la muestra 2h irradiada (10^{15} e/cm^2) a diez temperaturas

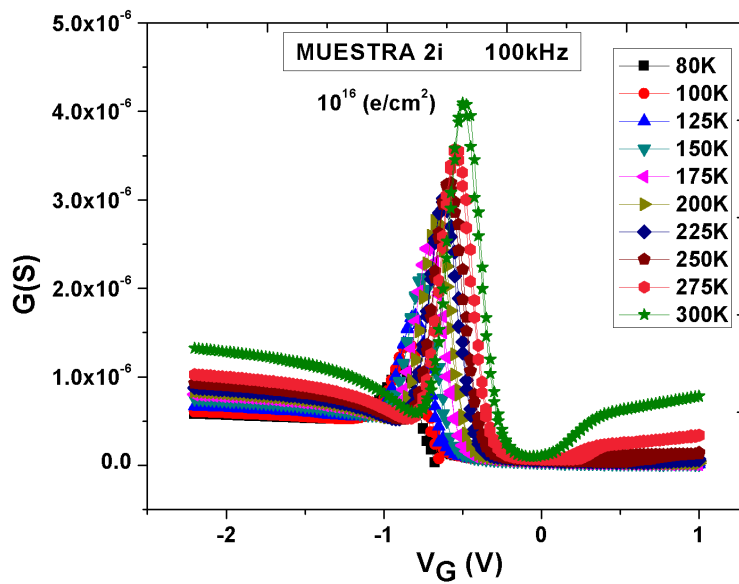


Figura 4.16: Técnica G-V para la muestra 2i irradiada (10^{16} e/cm^2) a diez temperaturas

Si son representados los valores máximos de cada pico de conductancia para cada una de las muestras de estudio se obtienen las Figuras 4.17-4.20.

De las gráficas se puede extraer la conclusión de que en la mayoría de los casos para una misma frecuencia un aumento de la temperatura implicó el aumento del parámetro de conductancia, a la vez que los valores de tensiones registrados eran mayores, aunque existan casos particulares. Estos resultados fueron obtenidos para todas las dosis de irradiación, inclusive para la muestra no irradiada. Si se comparan los resultados de acuerdo a las dosis de irradiación, nótese que los valores de conductancia van en ascenso con el aumento de la temperatura para todos los índices a la vez que disminuyen los desplazamientos hacia tensiones negativas.

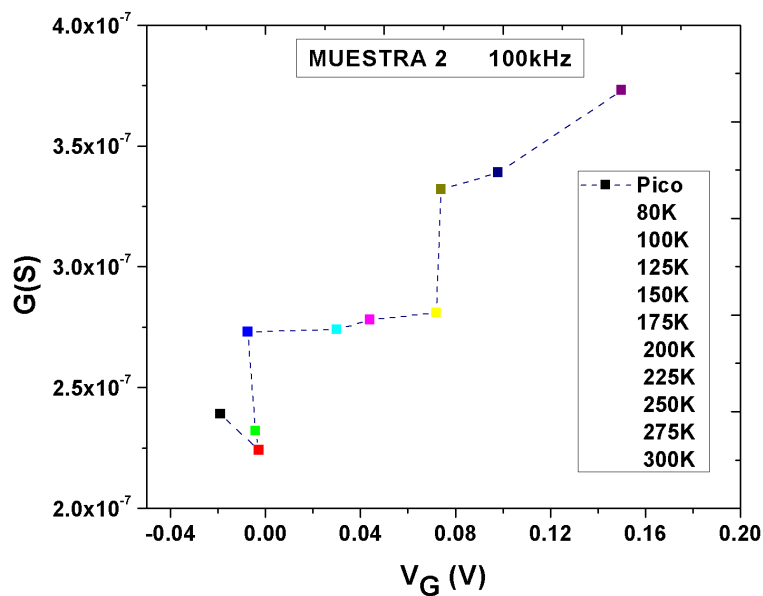


Figura 4.17: Valores máximos obtenidos en los picos de la Técnica G-V para la muestra 2 (sin irradiar) a diez temperaturas

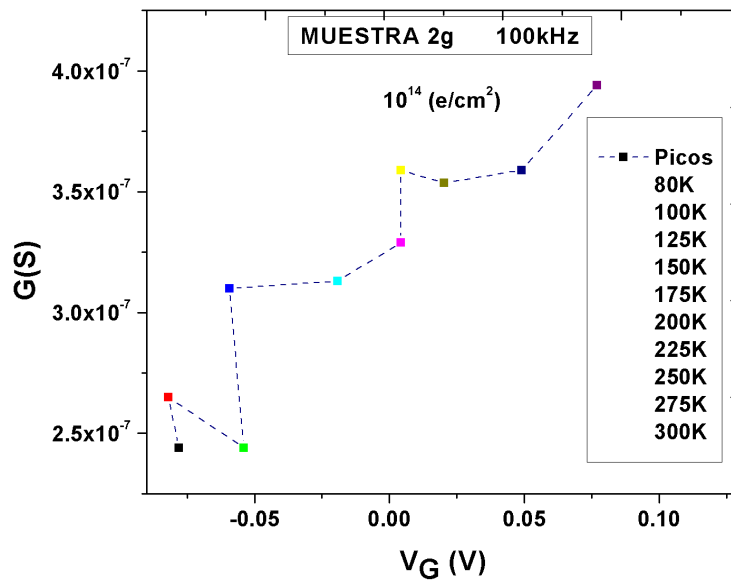


Figura 4.18: Valores máximos obtenidos en los picos de la Técnica G-V para la muestra 2g irradiada (10^{14} e/cm^2) a diez temperaturas

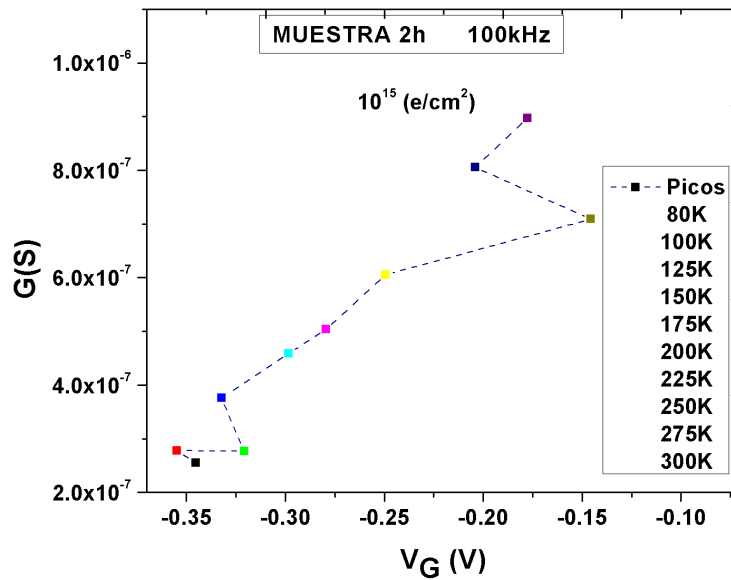


Figura 4.19: Valores máximos obtenidos en los picos de la Técnica G-V para la muestra 2h irradiada (10^{15} e/cm^2) a diez temperaturas

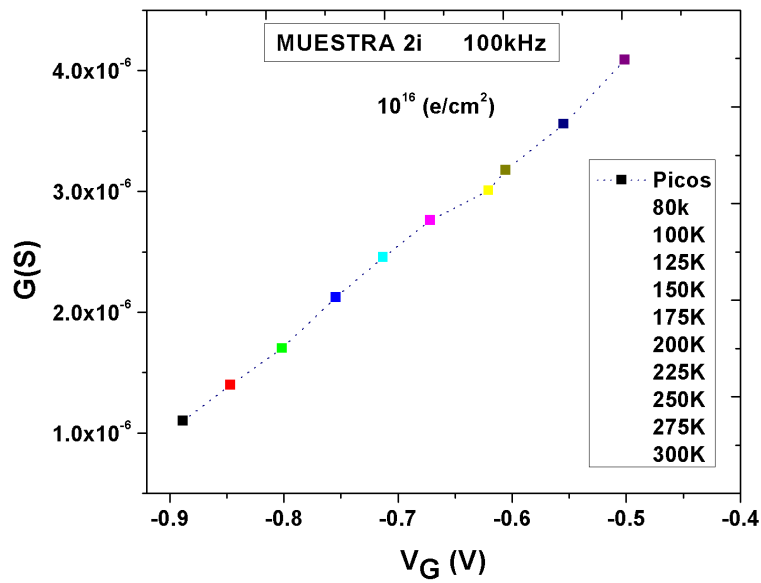


Figura 4.20: Valores máximos obtenidos en los picos de la Técnica G-V para la muestra 2i irradiada (10^{16} e/cm^2) a diez temperaturas

Ya que a mayores temperaturas se obtuvieron los valores críticos de conductancia se decidió analizar la conductancia para una temperatura ambiente a través de las variaciones de la frecuencia. Si las mediciones son realizadas a una temperatura de 300K para seis valores de frecuencia diferentes entre 5kHz y 1MHz se obtienen los resultados graficados en las Figuras 4.21-4.24.

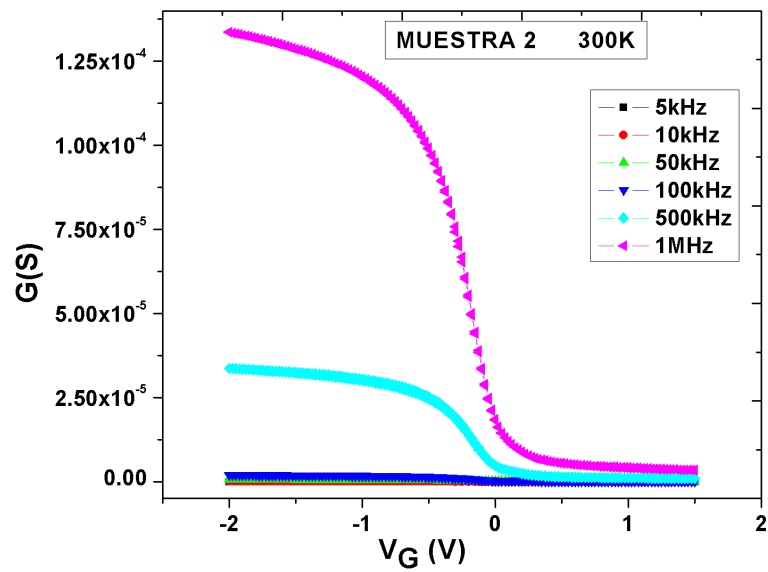


Figura 4.21: Técnica G-V para la muestra 2 (sin irradiar) a seis frecuencias

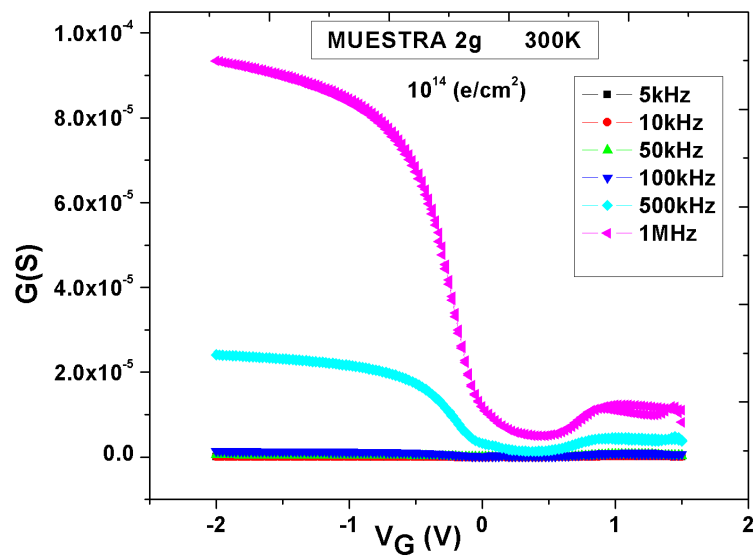


Figura 4.22: Técnica G-V para la muestra 2g irradiada (10^{14} e/cm^2) a seis frecuencias

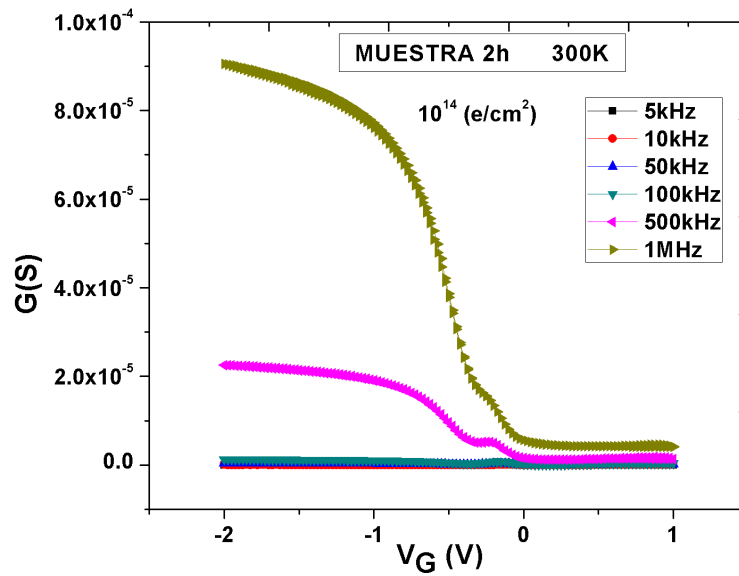


Figura 4.23: Técnica G-V para la muestra 2h irradiada ($10^{15} e/cm^2$) a seis frecuencias

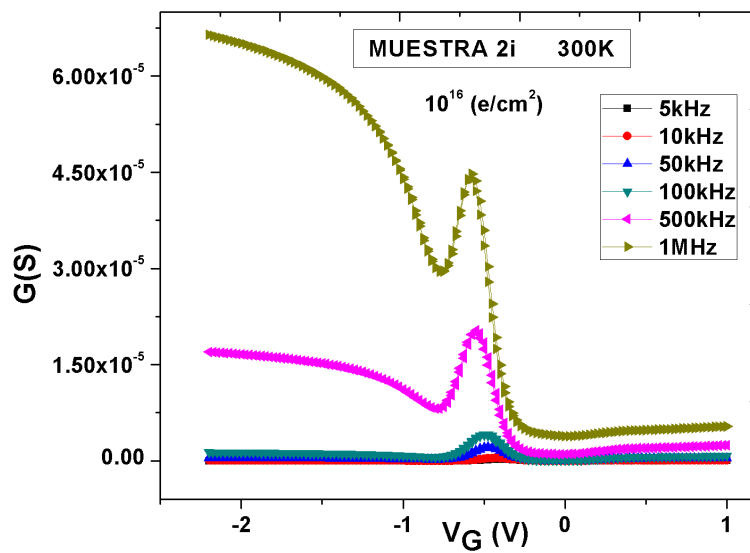


Figura 4.24: Técnica G-V para la muestra 2i irradiada ($10^{16} e/cm^2$) a seis frecuencias

Para todas las muestras, incluso para la muestra si irradiar, los valores de conductancia aumentan notablemente con el aumento de la frecuencia.

Si para la temperatura ambiente y una frecuencia de 100kHz son analizados los valores de G-V para cada una de las dosis de irradiación se obtienen las curvas representadas en la Figura 4.25.

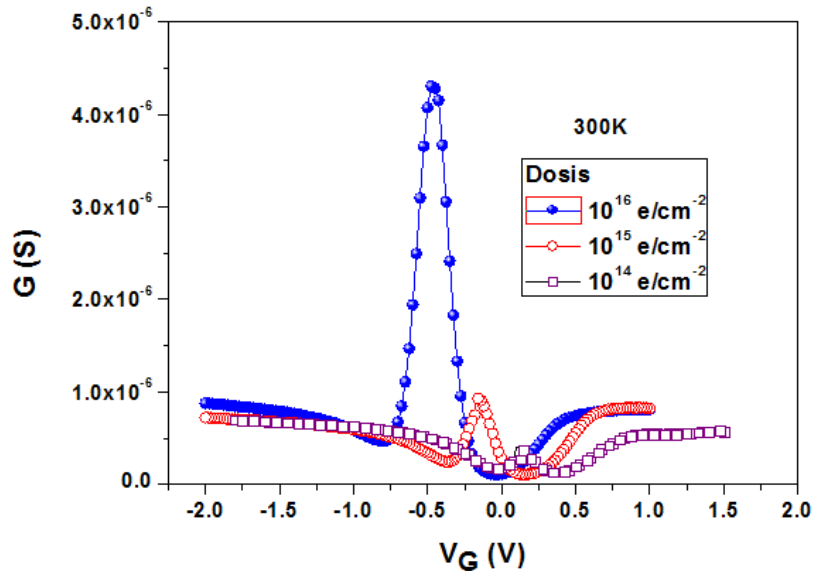


Figura 4.25: Curvas G-V para las muestras 2g, 2h y 2i a temperatura ambiente y 100kHz

Esta gráfica resume la relación que se establece entre los picos de conductancia y la dosis de irradiación aplicada con anterioridad a la muestra. Mientras mayor es el índice de irradiación, menor será el voltaje en el cual aparecerá el pico de conductancia en cuestión. La figura 4.26 muestra otra forma de interpretación de estos valores para temperaturas límites (80K y 300K).

La gráfica siguiente sugiere que un incremento de dos órdenes del valor de irradiación provoca un incremento de un orden del valor de conductancia. Además, la localización de los picos dependerá linealmente del logaritmo de la dosis de irradiación. En esta gráfica es mejor apreciar el efecto que tiene el aumento de la dosis de irradiación sobre el desplazamiento de los valores de tensión hacia valores más negativos, indicando la presencia de un aumento de carga positiva en el aislante. Este resultado sugiere que los estados en la interface generados por la irradiación son trampas de huecos.

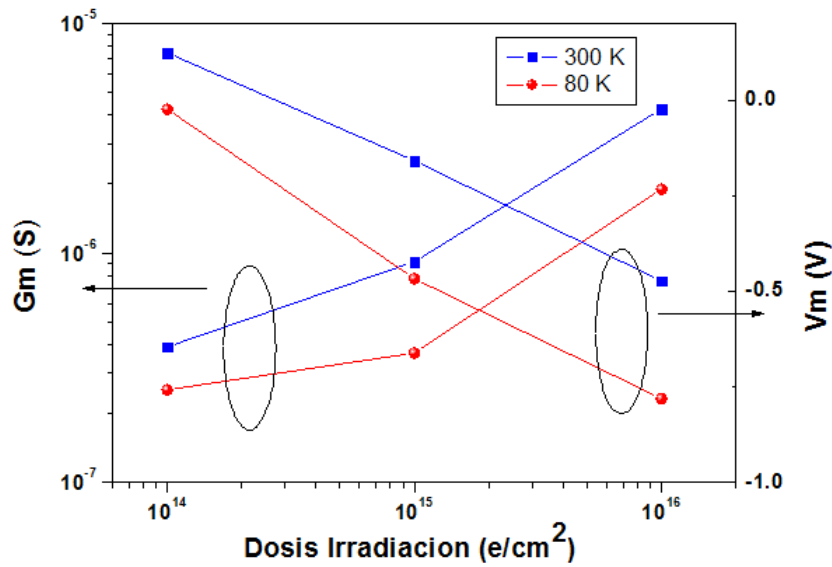


Figura 4.26: Conductancia y voltaje respecto a la dosis de irradiación de las muestras

Se podría concluir que las irradiaciones provocan que pares electrón-hueco sean generados en las estructuras MIS, donde los huecos son capturados por las trampas que existen en el dieléctrico. Esta captura de trampas provoca que aparezcan desplazamientos en la tensión de banda plana de los dispositivos y cambios en sus propiedades eléctricas. Después de haber realizado varias pruebas experimentales se puede concluir que existe una dependencia clara entre la altura de los picos observados en la conductancia y la dosis de irradiación. Un incremento en dos órdenes en la dosis de irradiación implica un incremento de un orden de la conductancia, y donde la localización de los picos depende linealmente del logaritmo de la dosis de irradiación. También una relación lineal es observada en el incremento sufrido por la altura de los picos de conductancia y el voltaje con la temperatura.

Capítulo 5

Conclusiones y Trabajos Futuros

En este trabajo se estudia el efecto que producen irradiaciones de una energía de 2MeV sobre las características eléctricas de estructuras MIS fabricadas con dieléctricos de alta K . Para este estudio se emplearon dieléctricos de alta permitividad de Al_2O_3 depositados por *ALD*, sobre un sustrato tipo p con una resistividad de 0.1-1.4 Ωcm . Fueron analizadas muestras con diferentes dosis de irradiación del orden de $10^{14}e/cm^2$, $10^{15}e/cm^2$ y $10^{16}e/cm^2$.

Las técnicas de caracterización permitieron obtener información relevante acerca del comportamiento, calidad y fiabilidad de las capas de alta permitividad que constituyen el dieléctrico de puerta en la estructura MIS bajo investigación. Las medidas de caracterización eléctrica realizadas por la técnica de Espectroscopía de Admitancia demostraron desplazamientos hacia tensiones de banda plana negativos en todas las muestras, acentuándose aún más en aquellas con mayores dosis de irradiación.

Se demostró que en las muestras irradiadas existe un incremento progresivo de la carga positiva con el aumento de la dosis de irradiación. Los desplazamientos hacia tensiones negativas revelaron la presencia de carga positiva atrapada en el dieléctrico (*DIGS*) debido a la generación de pares electrón-hueco provocados por el efecto de las irradiaciones. Donde luego los huecos son capturados por las trampas presentes en el dieléctrico.

Después de haber estudiado muestras de Al_2O_3 depositadas por *ALD* con diferentes dosis de irradiación, ha quedado demostrado que la irradiación provoca que las cargas sean capturadas en trampas existentes en el dieléctrico y que conduce a cambios en las características eléctricas de los dispositivos. Las medidas de conductancias realizadas en este estudio permitieron corroborar que existe una dependencia clara entre la altura de los picos observados en la conductancia y la dosis de irradiación. Un incremento en dos órdenes en la dosis de irradiación implica un incremento de un orden de la conductancia, y donde la localización de los picos depende linealmente del logaritmo de la dosis de irradiación. También una relación lineal es observada en el incremento sufrido por la altura de los picos de conductancia y el voltaje con la temperatura.

Las irradiaciones siempre degradan el comportamiento de estos dispositivos en términos de corriente de fuga, ya que los huecos pueden moverse de una trampa a otra. Aunque ha quedado demostrado que dosis pequeñas de irradiación podrían mejorar las características de la interface dieléctrico-semiconductor, por el contrario, para altas dosis la densidad de trampas en la interface se incrementa.

La principal contribución de este trabajo radica en la caracterización eléctrica de muestras de Al_2O_3 no estudiadas con anterioridad y depositadas por *ALD* con un espesor de 5.9nm. Este análisis permitió conocer el efecto de irradiaciones de 2MeV en estructuras MIS delgadas de Al_2O_3 . En trabajos previos, técnicas diferentes a la Espectroscopía de Admitancia habían sido aplicadas para caracterizar eléctricamente dieléctricos delgados de alta K , a pesar de que existían indicios de las variaciones sufridas en la conductividad de estos dispositivos sometidos a irradiación. La metodología empleada permitió revelar las variaciones que experimentan dieléctricos de Al_2O_3 a diferentes frecuencias, temperaturas y dosis de irradiación.

Como contribución general se debe mencionar que parte de los resultados obtenidos en el Capítulo 4 se han utilizado para elaborar un artículo científico titulado *Hole trap distribution on 2 MeV electron irradiated high-k dielectrics*, que a falta de unos últimos retoques se enviará de inmediato a la revista *Journal of Vacuum Science and Technology B*, y cuyo borrador se puede consultar en el Apéndice A.

Debido a que encontrar un sustituto al SiO_2 que soporte las tecnologías emergentes resulta un desafío formidable, los dieléctricos de alta K continúan siendo un tema abierto y sometido a una intensa investigación. El desarrollo alcanzado en el campo de la microelectrónica tiene que ir de la mano con el desarrollo dinámico de la sociedad y los ambientes tecnológicos que se imponen. Siempre será necesario evaluar el efecto que tienen los ambientes tecnológicos sobre dieléctricos de alta K en cada nueva generación.

Como trabajo futuro se plantea la búsqueda y estudio intensivo de otros posibles dieléctricos de alta permitividad y su evaluación bajo condiciones severas de irradiación, inclusive con valores más elevados. Así como extender futuros estudios a un número mayor de muestras y a otros óxidos diferentes. Otra vertiente interesante de este trabajo sería ampliar la investigación a dieléctricos de alta K fabricados a partir de otras técnicas de crecimiento de capas delgadas diferentes a la *ALD*.

Bibliografía

- [1] J Barbolla, S Dueñas, and L Bailón. Admittance spectroscopy in junctions. *Solid-state electronics*, 35(3):285–297, 1992.
- [2] Alfonso Gómez Bravo. *Caracterización de dieléctricos de alta permitividad para su aplicación en tecnologías nanométricas*. PhD thesis, Universidad de Valladolid, 2011.
- [3] DA Buchanan, EP Gusev, E Cartier, H Okorn-Schmidt, K Rim, MA Gribelyuk, A Mocuta, A Ajmera, M Copel, S Guha, et al. 80 nm polysilicon gated n-FETs with ultra-thin Al_2O_3 gate dielectric for ULSI applications. In *Electron Devices Meeting, 2000. IEDM'00. Technical Digest. International*, pages 223–226. IEEE, 2000.
- [4] H Castán, S Dueñas, H García, A Gómez, L Bailón, M Toledano-Luque, A Del Prado, I Mártil, and G González-Díaz. Effect of interlayer trapping and detrapping on the determination of interface state densities on high-k dielectric stacks. *Journal of Applied Physics*, 107(11):114104, 2010.
- [5] Helena Castán, Salvador Dueñas, Juan Barbolla, Nieves Blanco, Ignacio Mártil, and German González-Díaz. Electrical characterization of Al/SiNx: H/n and p-InO. 53Ga0. 47As Structures by Deep-Level Transient Spectroscopy and Conductance Transient Techniques. *Japanese Journal of Applied Physics*, 40(7R):4479, 2001.
- [6] Helena Castán, Salvador Dueñas, Alfonso Gómez, Héctor García, Luis Bailón, Pedro Feijoo, M Toledano-Luque, Álvaro Del Prado, Enrique San Andrés, and María Luisa Lucía. Electrical characterization of High-Pressure Reactive Sputtered Sc_2O_3 films on silicon. *ECS Transactions*, 28(1):287–297, 2010.
- [7] S Dueñas, H Castán, J Barbolla, K Kukli, M Ritala, and M Leskelä. Conductance transient, Capacitance–Voltage and Deep-Level Transient Spectroscopy characterization of atomic layer deposited hafnium and zirconium oxide thin films. *Solid-State Electronics*, 47(10):1623–1629, 2003.
- [8] S Dueñas, H Castán, H García, L Bailón, K Kukli, T Hatanpää, Mikko Ritala, and Markku Leskelä. Experimental observations of temperature-dependent Flat Band

- Voltage Transients on high-k dielectrics. *Microelectronics Reliability*, 47(4):653–656, 2007.
- [9] S Dueñas, H Castán, H García, J Barbolla, K Kukli, M Ritala, and M Leskelä. Comparative study on electrical properties of atomic layer deposited high-permittivity materials on silicon substrates. *Thin Solid Films*, 474(1):222–229, 2005.
- [10] S Dueñas, H Castán, H Garcia, A Gómez, L Bailón, K Kukli, J Niinisto, M Ritala, and M Leskela. Electrical properties of thin zirconium and hafnium oxide high-k gate dielectrics grown by Atomic Layer Deposition from cyclopentadienyl and ozone precursors. *Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures*, 27(1):389–393, 2009.
- [11] S Dueñas, H Castán, H García, A Gómez, L Bailón, M Toledano-Luque, I Mártil, and G González-Díaz. Electrical properties of high-pressure reactive sputtered thin hafnium oxide high-k gate dielectrics. *Semiconductor Science and Technology*, 22(12):1344, 2007.
- [12] S Dueñas, R Peláez, E Castan, R Pinacho, L Quintanilla, J Barbolla, I Mártil, and G González-Díaz. Experimental observation of conductance transients in Al/SiN_x : H/Si Metal-Insulator-Semiconductor structures. *Applied physics letters*, 71(6):826–828, 1997.
- [13] Salvador Dueñas, Helena Castán, Héctor García, Alfonso Gómez, Luis Bailón, Kaupo Kukli, Jaakko Niinistö, Mikko Ritala, and Markku Leskelä. Comparison between the electrical properties of atomic layer deposited thin ZrO₂ films processed from cyclopentadienyl precursors. *Microelectronic Engineering*, 86(7):1689–1691, 2009.
- [14] JA Felix, JR Schwank, Daniel M Fleetwood, MR Shaneyfelt, and Evgeni P Gusev. Effects of radiation and charge trapping on the reliability of high-k gate dielectrics. *Microelectronics Reliability*, 44(4):563–575, 2004.
- [15] H García, H Castán, S Dueñas, L Bailón, F Campabadal, JM Rafí, M Zabala, O Beldarrain, H Ohyama, K Takakura, et al. 2MeV electron irradiation effects on bulk and interface of Atomic Layer Deposited high-k gate dielectrics on silicon. *Thin Solid Films*, 534:482–487, 2013.
- [16] H García, H Castán, E Perez, S Dueñas, L Bailón, T Blanquart, J Niinistö, K Kukli, M Ritala, and M Leskelä. Influence of growth and annealing temperatures on the electrical properties of Nb₂O₅-based MIM capacitors. *Semiconductor Science and Technology*, 28(5):055005, 2013.
- [17] H García, S Dueñas, H Castán, A Gómez, L Bailón, M Toledano-Luque, A Del Prado, I Mártil, and G González-Díaz. Influence of interlayer trapping

- and detrapping mechanisms on the electrical characterization of hafnium oxide/silicon nitride stacks on silicon. *Journal of Applied Physics*, 104(9):094107, 2008.
- [18] Héctor García, Helena Castán, Salvador Dueñas, Luis Bailón, Francesca Campabadal, Oihane Beldarrain, Miguel Zabala, Mireia Bargallo González, and Joan Marc Rafí. Electrical characterization of atomic-layer-deposited hafnium oxide films from hafnium tetrakis (dimethylamide) and water/ozone: Effects of growth temperature, oxygen source, and postdeposition annealing. *Journal of Vacuum Science & Technology A*, 31(1):01A127, 2012.
- [19] Héctor García García. *Caracterización de dieléctricos de alta permitividad crecidos mediante ALD*, HPRS ECR-CVD. 2006.
- [20] Alfonso Gómez, Helena Castán, Héctor García, Salvador Duenas, Luis Bailón, María Ángela Pampillón, Pedro Carlos Feijoo, and Enrique San Andrés. Interface quality of Sc_2O_3 and Gd_2O_3 films based Metal–Insulator–silicon structures using Al, Pt, and Ti gates: Effect of buffer layers and scavenging electrodes. *Journal of Vacuum Science & Technology B*, 31(1):01A106, 2012.
- [21] ML Green, M-Y Ho, B Busch, GD Wilk, T Sorsch, Thierry Conard, Bert Brijs, Wilfried Vandervorst, PI Raisanen, D Muller, et al. Nucleation and growth of atomic layer deposited HfO_2 gate dielectric layers on chemical oxide (Si–O–H) and thermal oxide (HfO_2 or Si–O–N) underlayers. *Journal of Applied Physics*, 92(12):7168–7174, 2002.
- [22] EP Gusev, DA Buchanan, E Cartier, A Kumar, D DiMaria, S Guha, A Callegari, S Zafar, PC Jamison, DA Neumayer, et al. Ultrathin high-k gate stacks for advanced CMOS devices. In *Electron Devices Meeting, 2001. IEDM'01. Technical Digest. International*, pages 20–1. IEEE, 2001.
- [23] EP Gusev, E Cartier, DA Buchanan, M Gribelyuk, M Copel, H Okorn-Schmidt, and C D'emic. Ultrathin high-k metal oxides on silicon: processing, characterization and integration issues. *Microelectronic Engineering*, 59(1):341–349, 2001.
- [24] FP Heiman and G Warfield. The effects of oxide traps on the MOS capacitance. *Electron Devices, IEEE Transactions on*, 12(4):167–178, 1965.
- [25] Michel Houssa. *High-k Gate Dielectrics*. CRC Press, 2010.
- [26] Howard Huff and David Gilmer. *High dielectric constant materials: VLSI MOSFET applications*, volume 16. Springer, 2006.
- [27] HR Huff, A Hou, C Lim, Y Kim, J Barnett, G Bersuker, GA Brown, CD Young, PM Zeitzoff, J Gutt, et al. High-k gate stacks for planar, scaled CMOS integrated circuits. *Microelectronic engineering*, 69(2):152–167, 2003.

- [28] M Jaraiz, S Dueñas, J Vicente, L Bailón, and J Barbolla. Electron thermal emission rates of nickel centers in silicon. *Solid-state electronics*, 29(9):883–884, 1986.
- [29] NM Johnson. Measurement of semiconductor–insulator interface states by constant-capacitance Deep-Level Transient Spectroscopy. *Journal of Vacuum Science and Technology*, 21(2):303–314, 1982.
- [30] Laegu Kang, Byoung Hun Lee, Wen-Jie Qi, Yongjoo Jeon, Renee Nieh, Sundar Gopalan, Katsunori Onishi, and Jack C Lee. Electrical characteristics of highly reliable ultrathin hafnium oxide gate dielectric. *Electron Device Letters, IEEE*, 21(4):181–183, 2000.
- [31] DV Lang. Deep-Level Transient Spectroscopy: A new method to characterize traps in semiconductors. *Journal of Applied Physics*, 45(7), 1974.
- [32] Byoung Hun Lee, Laegu Kang, Wen-Jie Qi, Renee Nieh, Yongjoo Jeon, Katsunori Onishi, and Jack C Lee. Ultrathin hafnium oxide with low leakage and excellent reliability for alternative gate dielectric application. In *Electron Devices Meeting, 1999. IEDM'99. Technical Digest. International*, pages 133–136. IEEE, 1999.
- [33] SJ Lee, HF Luan, CH Lee, TS Jeon, WP Bai, Y Senzaki, D Roberts, and DL Kwong. Performance and reliability of ultra thin CVD HfO₂/gate dielectrics with dual poly-Si gate electrodes. In *VLSI Technology, 2001. Digest of Technical Papers. 2001 Symposium on*, pages 133–134. IEEE, 2001.
- [34] Félix Lorenzo Martínez Viviente and María Toledano Luque. Crecimiento y caracterización de láminas delgadas de dieléctricos de alta permitividad para su aplicación en la estructura de puerta de transistores de efecto campo. 2005.
- [35] EH Nicollian and A Goetzberger. The si-sio₂ interface—electrical properties as determined by the metal-insulator-silicon conductance technique. *Bell System Technical Journal*, 46(6):1055–1133, 1967.
- [36] JM Rafí, F Campabadal, H Ohyama, K Takakura, I Tsunoda, M Zabala, O Beldarrain, MB González, H García, H Castán, et al. 2meV electron irradiation effects on the electrical characteristics of Metal-Oxide-Silicon capacitors with atomic layer deposited Al₂O₃, HfO₂ and nanolaminated dielectrics. *Solid-state electronics*, 79:65–74, 2013.
- [37] JM Rafí, MB González, K Takakura, I Tsunoda, M Yoneoka, O Beldarrain, M Zabala, and F Campabadal. 2MeV electron irradiation effects on the electrical characteristics of MOS capacitors with ALD Al₂O₃ dielectrics of different thickness. *Microelectronics Reliability*, 53(9):1333–1337, 2013.
- [38] Mikko Ritala and Markku Leskelä. Atomic Layer Epitaxy—a valuable tool for nanotechnology? *Nanotechnology*, 10(1):19, 1999.

- [39] Tuomo Suntola. Atomic Layer Epitaxy. *Thin Solid Films*, 216(1):84–89, 1992.
- [40] GD Wilk, RM Wallace, and JM Anthony. Hafnium and zirconium silicates for advanced gate dielectrics. *Journal of Applied Physics*, 87(1):484–492, 2000.
- [41] Glen D Wilk, Robert M Wallace, and JM Anthony. High- κ gate dielectrics: Current status and materials properties considerations. *Journal of Applied Physics*, 89(10):5243–5275, 2001.
- [42] Kimiyoshi Yamasaki, Minoru Yoshida, and Takuo Sugano. Deep level transient spectroscopy of bulk traps and interface states in Si MOS diodes. *Jpn. J. Appl. Phys.*, 18(1):113–122, 1979.
- [43] Sufi Zafar, A Callegari, Vijay Narayanan, and Supratik Guha. Impact of moisture on charge trapping and flatband voltage in Al_2O_3 gate dielectric films. *Applied physics letters*, 81(14):2608–2610, 2002.
- [44] Sufi Zafar, Alessandro Callegari, Evgeni Gusev, and Massimo V Fischetti. Charge trapping in high k gate dielectric stacks. In *Electron Devices Meeting, 2002. IEDM'02. International*, pages 517–520. IEEE, 2002.
- [45] Sufi Zafar, Alessandro Callegari, Evgeni Gusev, and Massimo V Fischetti. Charge trapping related threshold voltage instabilities in high permittivity gate dielectric stacks. *Journal of Applied physics*, 93(11):9298–9303, 2003.

Apéndice A

Publicaciones del Trabajo Fin de Máster

Hole Trap Distribution on 2 MeV Electron Irradiated High-k Dielectrics

Running title: Hole trap distribution on electron irradiated high-k dielectrics

Running Authors: H. Castán et al.

H. Castán^{a)}, L. M. Fuentes, H. García, S. Dueñas, L. Bailón

Department of Electronics, E.T.S.I.Telecomunicación, University of Valladolid. 47011 Valladolid, Spain.

^{a)}Electronic mail: helena@ele.uva.es

2 MeV electron irradiation effects on the electrical properties of Al₂O₃ and HfO₂-based metal–insulator–semiconductor capacitors have been studied. After irradiation, electron–hole pairs are created and holes are then captured by hole traps. Conductance measurements reveal important differences in the trap distribution when varying the film thickness. Hole traps are distributed across the insulator layer for thick samples, but they become more localized at the interface for very thin dielectric layers.

I. INTRODUCTION

Advanced microelectronic devices are extensively used in radiation environments in applications involving radiology equipment, space navigation and communications, high-energy physics experiment, and so on. The continuous exposure to the ionizing radiation may produce failure effects, especially in recent complementary metal oxide semiconductor (CMOS) technologies, which introduce high-k materials as gate dielectrics in transistors. Therefore, it is of main interest to understand the stability and long-term reliability of these materials before their effective incorporation into commercial integrated circuits (ICs). It is known that ionizing radiation generates electron-hole pairs in the gate dielectric of CMOS devices[1, 2]. Some of the radiation-induced charge recombines and does not affect the device behaviour; however, a significant amount of the radiation-induced charge can become trapped at micro-structural defects in the dielectric, causing leakage current to flow in the OFF state condition. This will result in an increase in the static power supply current of integrated circuits and may cause their failure. In addition to dielectric charge build-up, ionizing radiation can also induce defects in the insulator-semiconductor interface, thus changing the interface trapping properties of devices[3]. In fact, interface trapped charge causes threshold voltage shifts and mobility degradation in transistors. All these effects can decrease the drive of transistors and degrade the timing parameters of ICs.

Although numerous works have been published on radiation issues [4], their effects in advanced technologies remain poorly understood. In a previous work [5] we reported the existence of hole traps in 10 nm thick Al₂O₃ and HfO₂ layers. The trapped holes were mobile charges, which could contribute to leakage current by hopping trap to trap.

On the other hand, Rafi et al. [6] showed that these effects were significantly lower or even negligible for thinner films. In this work we report some new experimental results which aid to explain the previous ones.

II. EXPERIMENTAL

Square-shaped MIS capacitors were fabricated on p-type (100) silicon wafers with $0.1 - 1.4 \Omega \cdot \text{cm}$ resistivity, after a standard cleaning of the substrates. The high-k dielectric layers were atomic layer deposited (ALD) in a Cambridge NanoTech Savannah 200 system. ALD is one of the preferred techniques to deposit uniform thickness high-k films [7, 8]; in fact, ALD is a stepwise film growth process on monolayer scale that exploits the binding energy difference between chemisorption and physisorption at the substrate surface. In this process one reactant at a time is injected into the growth area, and following surface reaction, excess species and by-products are purged with an inert gas. As a result, films are grown by sequential surface reactions. This method enables precise control of film composition and thickness as the growth proceeds one monolayer at a time on an atomic scale. Since precursors do not meet in the gas phase in the ALD process, they can be chosen as reactive as possible, thus lowering the growth temperatures in comparison with other techniques as chemical vapour deposition (CVD).

The precursors used were: H_2O or O_3 , and trimethylaluminum (TMA), for Al_2O_3 ; H_2O or O_3 , and tetrakis (dymethylamido) hafnium (IV) (TDMAH), for HfO_2 . Grown temperatures were 200°C for Al_2O_3 , and 225°C or 250°C for HfO_2 . The number of ALD cycles varied between 18 and 100 in order to obtain layer thicknesses between 2.8 and 10.9 nm. The physical thickness was measured by means of a Rudolph Research Auto EL Ellipsometer. A post-deposition annealing (PDA) was carried out at 350°C or 650°C , in N_2 atmosphere during 30 min. A 500 nm-thick Al (99.5%)/Cu (0.5%) layer was patterned as the metal gate of the MOS capacitors. Some samples underwent a post-metallization forming gas ($\text{N}_2/(10\%)\text{H}_2$) annealing step (PMA) at 350°C for 20 min. Unbiased 2 MeV electron irradiations were performed at room temperature for three different fluences (10^{14} , 10^{15} and $10^{16} \text{ e cm}^{-2}$), with total ionising doses about 2.5, 25 and 250 Mrad (Si), respectively, using the electron accelerator at Takasaki-JAEA in Japan. Table 1 summarizes the samples studied in this work.

Electrical characterization of MIS structures was carried out by means of a variety of techniques based on the recording and analysis of current, capacitance and conductance as a function of time, frequency and temperature. In order to record the electrical parameters at several temperatures varying between 77 K and room temperature, samples were first cooled in darkness from room temperature to 77 K at zero bias in an Oxford DM1710 cryostat. An Oxford ITC 502 controller was used to monitor the temperature during the measurements. The capacitance–voltage measurements were carried out with the assistance of a Boonton 72B capacitance meter and a Keithley 617 programmable electrometer. The capacitance meter makes measurements of shunt capacitance by applying a 1 MHz and 15 mV level ac signal test. Voltage bias consists of 50 mV steps. The capacitance measurements are made 10 s after the bias voltage step is applied, in order to prevent transient instabilities in the capacitance values.

The current–voltage curves were measured with a Keithley 6517A programmable electrometer in the stair sweep voltage mode while the voltage step used was 5 mV.

Among the existing techniques to detect interfacial states in MIS structures, Deep Level Transient Spectroscopy (DLTS) is usually chosen because it is adequate to separate the fast contributions of interface states from the slow ones corresponding to defects in the dielectric bulk. Indeed, DLTS is time sensitive and allows us to distinguish contributions with different time constants. As it is known, analysis of the capacitance transients subsequent to a filling voltage pulse provides information on the concentration and electronic parameters of the interface states [9, 10]. So, DLTS is a suitable technique to obtain insulator–semiconductor interface trap density (D_{it}) profiles (i.e. D_{it} as a function of energy). For DLTS measurements we used a 1 MHz Boonton 72B capacitance meter and a HP54501 digital oscilloscope to record the capacitance transients. A Keithley 617 programmable electrometer is used together with a HP214B pulse generator to introduce the quiescent bias and the filling pulse, respectively. Flat-band voltage transient measurements at different temperatures provide valuable information about tunneling assisted mechanisms [11]. V_{FB} - t transients were recorded by keeping constant the capacitance at the flat-band condition. In order to obtain these transients, an Agilent N6700 provides the bias voltage, and the capacitance is measured using a Keithley 6517A electrometer working as programmable bias source and a 1 MHz Boonton 72B capacitance meter used for recording flat-band voltage transients at constant capacitance. Thermal Admittance Spectroscopy technique [12] yields thermal emission rates of deep levels from the variations of capacitance and conductance as a function of temperature and frequency. These variations are due to the change of the time constant of charge and discharge process of the traps with the change of the temperature respect to the frequency around the spatial point where both time constant are equal. For admittance analysis, an EG&G 5206 two-phase lock-in analyzer was used to record the conductance signal at different frequencies.

III. RESULTS AND DISCUSSION

Figure 1 displays some results concerning to a no irradiated 5.9 nm-thick HfO_2 based MIS sample: interfacial state density measured by DLTS (a), and conductance–voltage curves corresponding to low and room temperature (b). It can be seen that very high interface trap densities are obtained indicating that poor quality interface has been obtained. However, we have usually observed that these values may be overestimated due to the existence of anomalous capacitance transients in very thin high-k dielectric layers metal-oxide-semiconductor (MOS) capacitors [13, 14]. In particular, these results may be affected by the presence of Disorder Induced Gap States (DIGS) or border traps (BT) in regions close to the interface. Figure 1(b) clearly shows that conductance signal increases with temperature and shows a relative maximum which shifts towards higher voltages at room temperature. The most important point is that as more negative the voltage as higher the conductance increase. We have found out that this behaviour is closely related to the interface state profile.

In Figure 2 we have plotted in the same graph the interface trap density as a function of energy, and the high to low temperature conductance ratio: $\Delta G_{HL} = \frac{G@300k}{G@80k}$. We clearly see that there is a strong correlation between both magnitudes, so indicating that in the accumulation regime traps with energy close to the silicon valence band become activated at room temperature and contribute to the conductance signal. Conventional interface traps themselves do not increase the conductance signal and, therefore, other nature must be proposed for these defects: these traps are defects inside the insulator that induce additional current mechanisms, thus increasing the conductance. That would explain the overestimated values of the interface trap densities obtained by means of DLTS. In contrast, conductance signal exhibits normal behaviour in the weak and deep inversion regimes, showing a peak close to the flat-band voltage which is proportional to the interface state density at energies close to the Fermi level. This peak moves to more positive values from low to room temperature due to the flat-band voltage shift.

In Figure 3 interfacial state profile corresponding to a 10.9 nm-thick HfO₂ based MIS sample irradiated with 10¹⁶ e.cm⁻² fluence are shown. We can see that interface state densities are much lower than those corresponding to the no irradiated 5.9 nm-thick HfO₂ sample described before. D_{it} values of around 10¹² eV⁻¹cm⁻² are more habitual for this kind of samples. That can be due to the fact of thicker samples are less affected by border traps located at regions located close to the interface. Moreover, irradiation can also induce additional effects: in fact, irradiation creates electron-hole pairs and, subsequently, holes are trapped at the border traps, which becomes neutral states and do not contribute to the conductance.

Figure 4 shows conductance-voltage curves corresponding to the same sample irradiated with 10¹⁶ e.cm⁻² fluence. We see that conductance remains at low values for voltage in the accumulation region (more negative gate voltages). In contrast, the conductance peak at weak inversion strongly increases with respect to the no irradiated sample, especially at room temperature, so indicating that irradiation induces an important increase on interface states. In summary, electron irradiation has a double effect neutralizing traps inside the insulator layer, but inducing interface state creation. Here we also observe that the conductance peak at room temperature appears at less negative voltage than when measured at 80 K.

In previous works we developed the flat-band voltage transient technique that allows characterizing slow traps inside the dielectric [11]. Figure 5(a) shows experimental flat band voltage transients for the irradiated 10.9 nm-thick HfO₂ sample at several temperatures. The existence of these transients evidences that slow traps exist on the high-k dielectric layer. The transient amplitude increases with temperature according an Arrhenius law, yielding an activation energy of the soft optical phonons on the HfO₂ layer of about 100 meV (Figure 5(b)).

We have carried out a similar study for Al₂O₃ MIS capacitors. Figure 6 shows conductance versus voltage curves obtained at room temperature for 5.9 nm thick Al₂O₃ MIS capacitors submitted to different electron irradiation doses: 10¹⁴, 10¹⁵ and 10¹⁶ e.cm⁻². In this figure we observe a clear dependency between the conductance peak height and the irradiation dose. Moreover, as higher the irradiation doses as lower the voltage at which the peak appears. As can be seen in Figure 7, an increase of two orders of magnitude on the irradiation dose induces an increase of one order of magnitude on the conductance, whereas the peak location depends linearly on the logarithm of the dose. The fact of the conductance peak voltage moves towards more negative values when dose increases indicate that positive charge is trapped, so suggesting that interface states generated by the irradiation are hole traps. The same trends are observed at low temperature (80 K), in spite of the lower amount of trapped charge.

Figures 8 and 9 provide more details about the evolution with the temperature of the conductance peak of an Al₂O₃ sample submitted to 10¹⁶ e.cm⁻² irradiation dose. Peak height and voltage gradually increase with temperature following a linear relationship given by the expression: $V_{peak} = -1.03 + 0,132 \cdot G_{peak}$, where G_{peak} is expressed in $\mu\Omega^{-1}$.

IV. CONCLUSIONS

ALD deposited Al₂O₃ and HfO₂ layers submitted to different doses of 2 MeV electron irradiation have been studied. Irradiation creates electron-hole pairs. Holes are captured by the hole traps existing in the dielectric and, consequently, the electrical properties of the devices change. Conductance measurements reveal that hole traps tend to be preferentially localized at the interface when the dielectric layer thickness is reduced. A clear dependency between the conductance peak height and the irradiation dose has been observed. An increase of two orders of magnitude on the irradiation dose induces an increase of one order of magnitude on the conductance, whereas the peak location depends linearly on the logarithm of the dose. Moreover, peak height and voltage gradually increase with temperature following a linear relationship.

Acknowledgments

The study has been supported by the Spanish TEC2011 under grant No. 27292-C02-01. The authors are very grateful to Microelectronics Institute (Barcelona, Spain) for sample fabrication, and to National College of Technology (Kumamoto, Japan) for irradiation processes.

- ¹A. Y. Kang, P. M. Lenahan, and J. F. Conley Jr, IEEE Trans. Nucl. Sci. **49**, 2636 (2002).
- ²J. A. Felix, D. M. Fletwood, R. D. Schrimpf, J. G. Hong, G. Lucovsky, J. R. Schwank, et al. IEEE Trans. Nucl. Sci. **49**, 3191 (2002).
- ³J. M. Rafí, F. Campabadal, H. Ohyama, K. Takakura, I. Tsunoda, M. Zabala et al. Solid-State Electron. **79**, 65 (2013).
- ⁴J. A. Felix, J. R. Schwank, D. M. Fletwood, M. R. Shaneyfelt, and E. P. Gusev, Microel. Reliab. **44**, 563 (2004).
- ⁵H. García, H. Castán, S. Dueñas, L. Bailón, F. Campabadal, J. M. Rafí, M. Zabala, O. Beldarrain, H. Ohyama, K. Takakura, and I. Tsunoda, Thin Solid Films **534**, 482 (2013).
- ⁶J. M. Rafí, M. B. González, K. Takakura, I. Tsunoda, M. Yoneoka, O. Beldarrain, M. Zabala, and F. Campabadal, Microel. Reliab. **53**, 1333 (2013).
- ⁷T. Suntola, Mater. Sci. Rep. **4**, 261 (1989).
- ⁸M. Ritala and M. Leskela, “Deposition and Processing of Thin Film Materials”, in: *Handbook of Thin Film Materials*, vol. 1. Ed. H. S. Nalwa (San Diego:Academic), p. 104 (2002).
- ⁹K. Yamasaki, M. Yoshida, and T. Sugano, Jpn. J. Appl. Phys. **18**, 113 (1979).
- ¹⁰N. M. Johnson, J. Vac. Sci. Technol. **21**, 301 (1982).
- ¹¹S. Dueñas, H. Castán, H. García, A. Gómez, L. Bailón, K. Kukli, T. Hatanpää, J. Lu, M. Ritala, and M. Leskelä, J. Electrochem. Soc. **154**, G207 (2007).
- ¹²J. Barbolla, S. Dueñas, and L. Bailón, Solid-State Electron. **32**, 25 (1989).
- ¹³H. García, S. Dueñas, H. Castán, A. Gómez, L. Bailón, M. Toledano-Luque, A. del Prado, I. Mártil, and G. González-Díaz, J. Appl. Phys. **104**, 094107 (2008).
- ¹⁴H. Castán, S. Dueñas, H. García, A. Gómez, L. Bailón, M. Toledano-Luque, A. del Prado, I. Mártil, and G. González-Díaz, J. Appl. Phys. **107**, 114104 (2010).

Table and Figure Captions

Table 1. Set of samples of this study. Oxygen precursor was H₂O except for samples labeled as (*), where O₃ was used.

Figure 1. Interface state density measured by DLTS (a) and conductance curves at low and room temperatures (b) for a no irradiated 5.9 nm thick HfO₂ MIS capacitor.

Figure 2. Comparison between room to low temperature enhanced conductivity at accumulation region and interface trap density.

Figure 3. Interface state density measured by DLTS for a 10.9 nm thick HfO₂ MIS capacitor submitted to 10¹⁶ e.cm⁻² irradiation dose.

Figure 4. Conductance curves at low and room temperatures for a 5.9 nm thick HfO₂ MIS capacitor submitted to 10¹⁶ e.cm⁻² irradiation dose.

Figure 5. Flat-band voltage transients at several temperatures (a) and soft-optical phonon energy (b) obtained from flat-band voltage transients for a 10.9 nm thick HfO₂ MIS capacitor submitted to 10¹⁶ e.cm⁻² irradiation dose.

Figure 6. Conductance curves at room temperature for a 5.9 nm thick Al₂O₃ MIS capacitors submitted to different electron irradiation doses.

Figure 7. Height and voltage of conductance peaks at room temperature and 80 K for a 5.9 nm thick Al₂O₃ MIS capacitors submitted to different electron irradiation doses.

Figure 8. Conductance curves at several temperatures for a 5.9 nm thick Al₂O₃ MIS capacitors submitted to 10¹⁶ e.cm⁻² irradiation dose.

Figure 9. Linear relationship between voltage and height of conductance peaks for a 5.9 nm thick Al₂O₃ MIS capacitor submitted to 10¹⁶ e.cm⁻² irradiation dose.

TABLE 1:

Material	T _{ALD} (°C)	ALD cycles/d (nm)	PDA (N ₂ , 30')	PMA (350°C, 20')
Al ₂ O ₃	200	18/2.8	350 °C	No
Al ₂ O ₃	200	20/3.3 (*)	350 °C	No
Al ₂ O ₃	200	45/5	350 °C	No
Al ₂ O ₃	200	50/5.9	650 °C	Yes
Al ₂ O ₃	200	50/5.9	No	Yes
Al ₂ O ₃	200	100/10.9	No	Yes
HfO ₂	225	45/5	350 °C	No
HfO ₂	250	50/5.9	650 °C	Yes
HfO ₂	250	100/10.9(*)	350 °C	No

FIGURE 1(a):

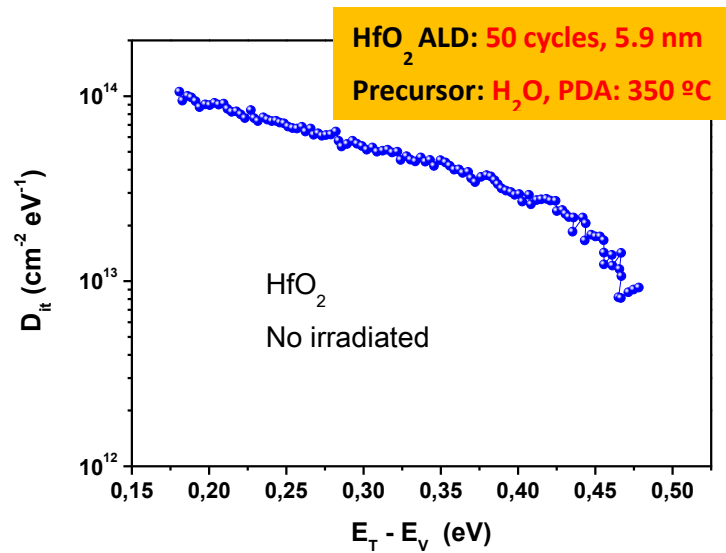


FIGURE 1(b):

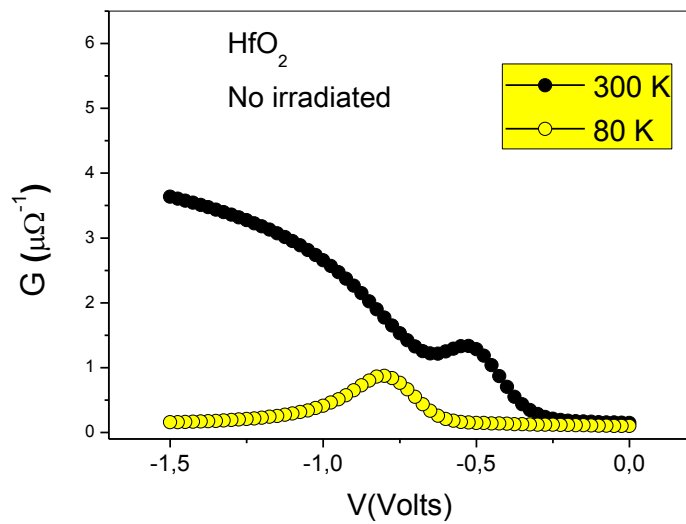


Figure 2:

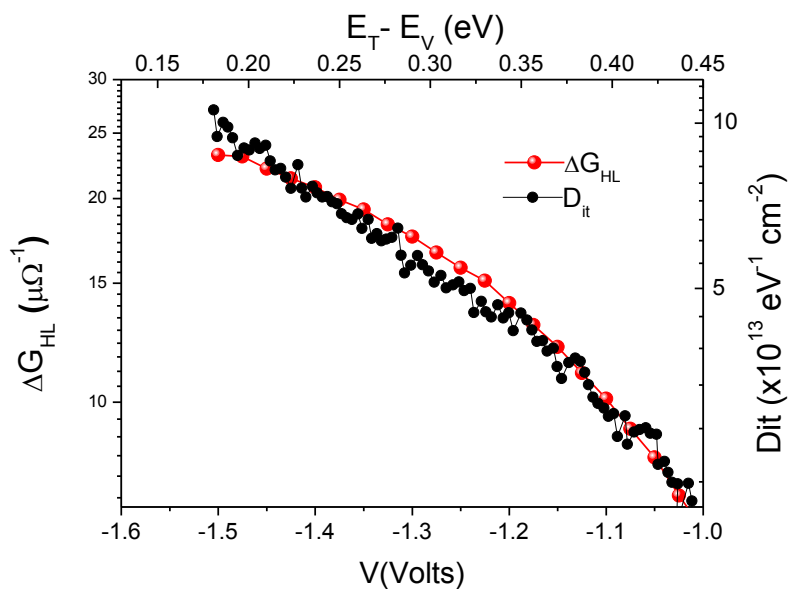


FIGURE 3:

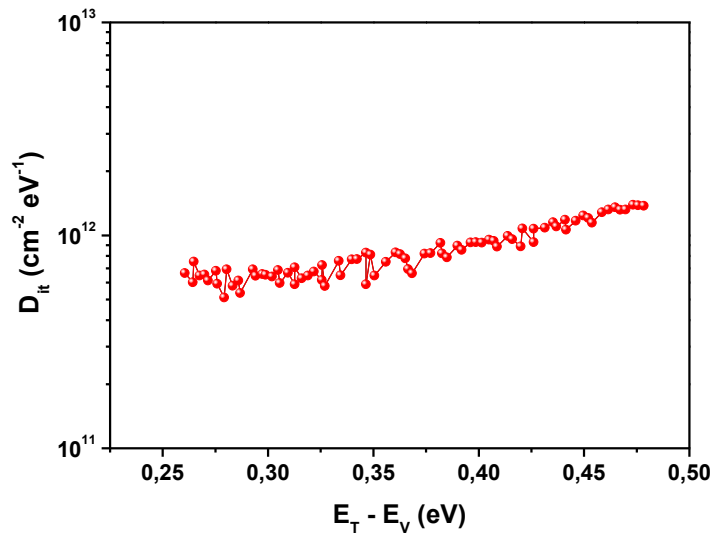


FIGURE 4:

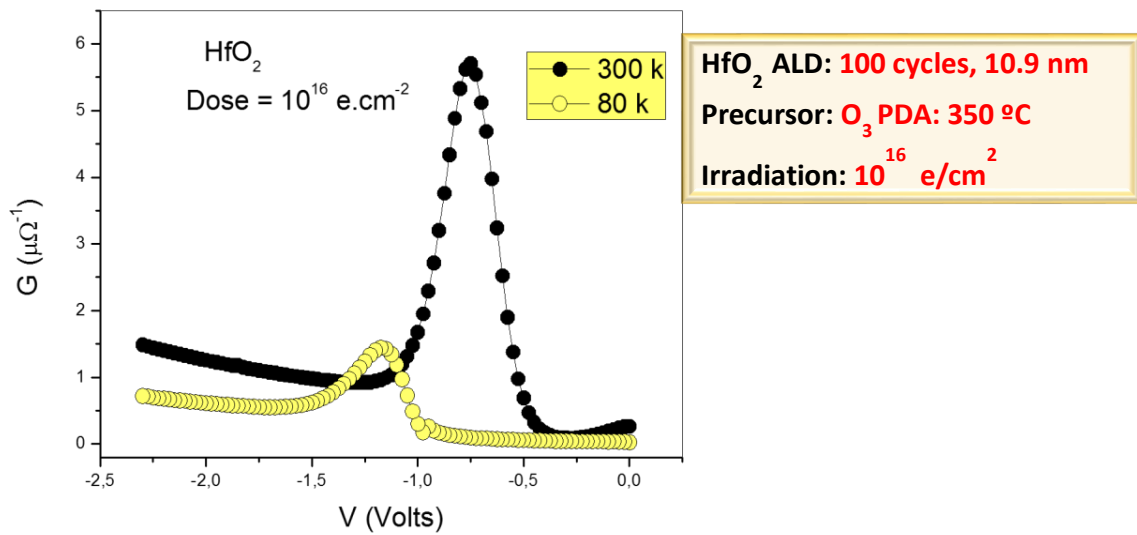


FIGURE 5(a):

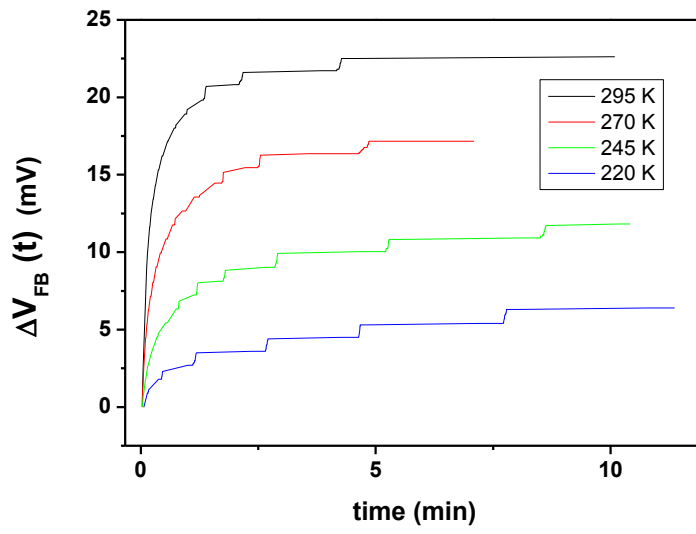


FIGURE 5(b):

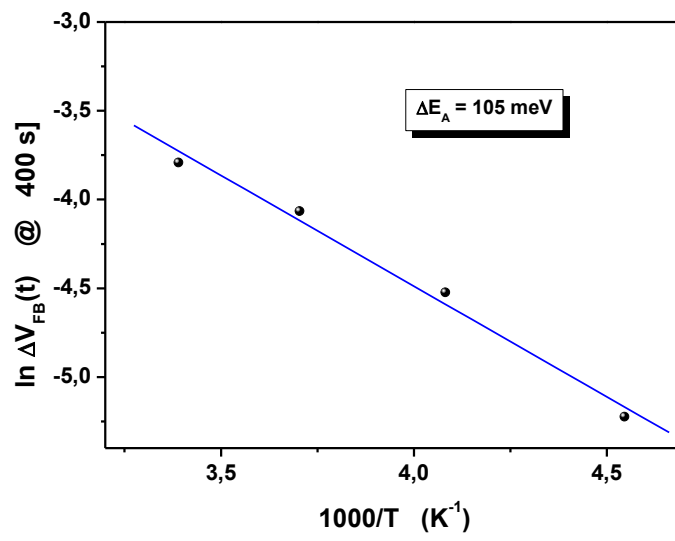


FIGURE 6:

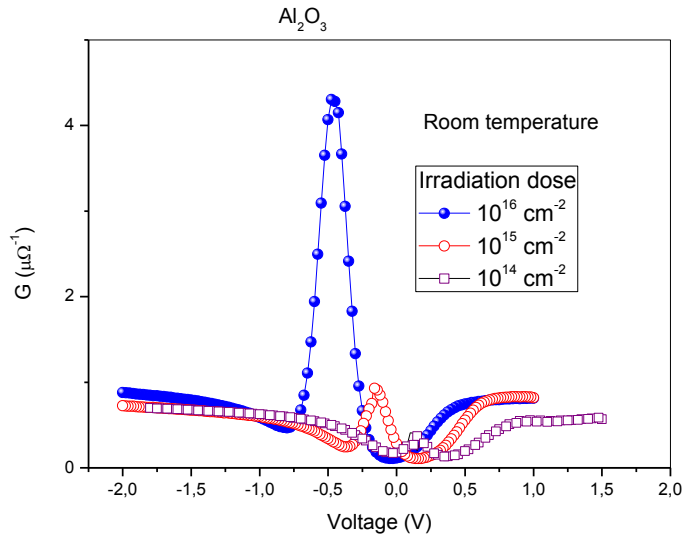


FIGURE 7:

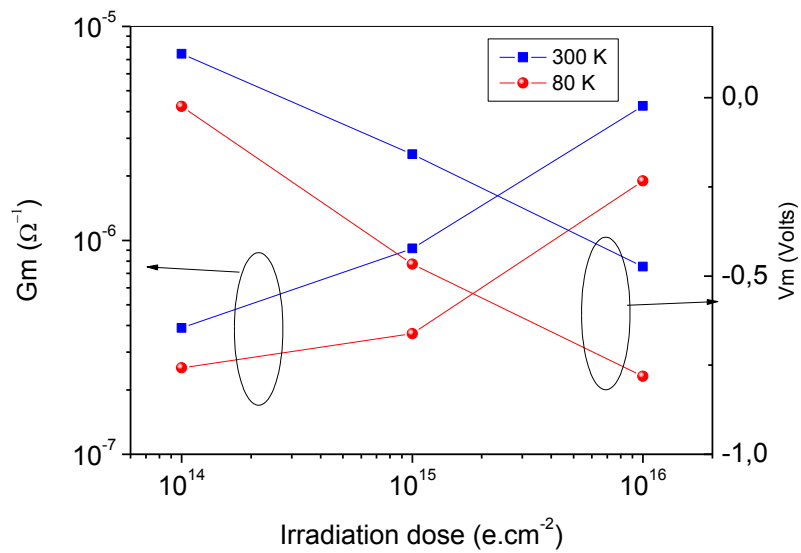


FIGURE 8:

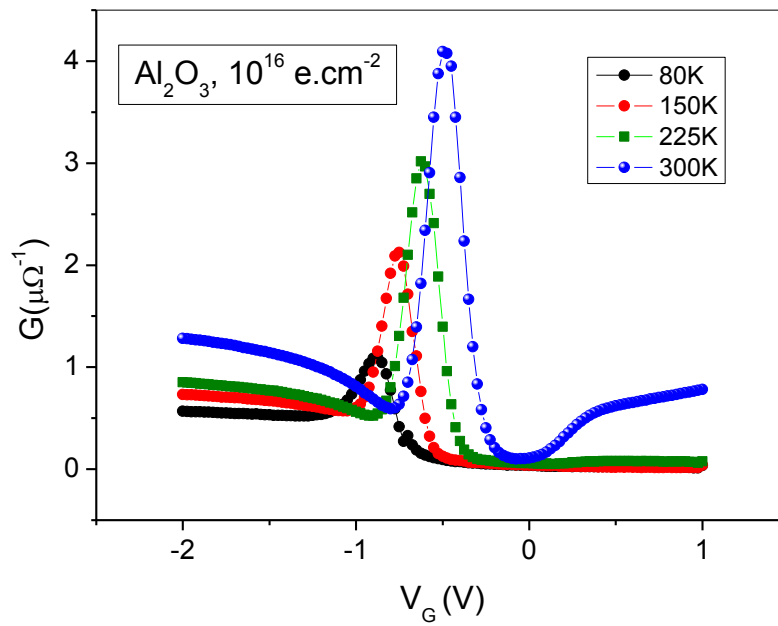


FIGURE 9:

