



Universidad de Valladolid

ESCUELA DE DOCTORADO

PROGRAMA DE DOCTORADO EN FÍSICA

DPTO. DE ELECTRICIDAD Y ELECTRÓNICA

TESIS DOCTORAL:

**Caracterización eléctrica de dispositivos de
conmutación resistiva para su aplicación en el ámbito
de memorias no volátiles y de circuitos neuromórficos**

**Electrical characterization of resistive switching devices
for their application in the field of non-volatile
memories and neuromorphic circuits**

Presentada por

Óscar González Ossorio

para optar al grado de doctor por la Universidad de Valladolid

Dirigida por:

Dra. Helena Castán Lanaspá

Dr. Salvador Dueñas Carazo

JULIO 2021

Agradecimientos

Se podría decir que el origen de lo que después pasaría a ser mi trabajo doctoral surgió un 23 de junio del año 2016. En aquellos momentos me encontraba cursando el primer año del Máster en Ingeniería Informática en el Campus Miguel Delibes de la Universidad de Valladolid. Ese día debía asistir como delegado junto a dos de mis compañeros a una sesión de evaluación del profesorado del segundo cuatrimestre que presidía mi actual directora de tesis, Helena Castán. Si bien la sesión transcurrió con normalidad, al final de la misma hablé con Helena acerca de una convocatoria de plazas para su grupo de investigación en el marco del Programa de Garantía Juvenil de la Junta de Castilla y León. La posibilidad para un informático como yo de acceder a un grupo de investigación de Física Aplicada a la Electrónica como técnico auxiliar de laboratorio suponía un reto titánico. Sin embargo, la inmensa amabilidad, la brillantez científica y la superdotación intelectual y emocional que se condensaban en la figura de Helena Castán me animaron a acometer esta arriesgada empresa. Al día siguiente ya había comenzado con los trámites necesarios para una futura solicitud.

Los contratos se resolvieron a finales de diciembre de 2016, resultando seleccionado a través de concurso de méritos por la nota de mi expediente académico del Grado en Ingeniería Informática. Desde entonces colaboré con el Grupo de Caracterización de Materiales y Dispositivos Electrónicos, desarrollando mi Trabajo de Fin de Máster (presentado en mayo del 2017) y comenzando el doctorado en Física a partir de octubre del 2017. El soporte económico por parte de los contratos de Garantía Juvenil fue muy positivo. En enero de 2019 (con el contrato anterior extinguido poco tiempo antes) logré acceder al deseado contrato predoctoral de la Universidad de Valladolid, bajo el cual estoy finalizando esta tesis.

Por todo lo anterior, agradezco:

A mi directora y tutora Helena Castán su excelsa confianza y apoyo para que todo esto haya podido ocurrir.

A mi director Salvador Dueñas su inconmensurable sapiencia, paciencia y perseverancia, las tres virtudes que debe atesorar un excelente investigador. Si a ello le sumamos su buena predisposición a resolver cualquier duda, no caben sino alabanzas hacia su labor.

A Héctor García la ayuda que me proporciona de manera proactiva en cualquier momento y su extenso conocimiento y experiencia en el campo de la Electrónica combinada con la perspicacia natural que posee.

A Benjamín Sahelices su afabilidad y estado de ánimo positivo, además de ser uno de los mejores profesores de la carrera de Informática, que durante sus años como director siempre se preocupó de escuchar a los alumnos y de proponer mejoras en la relación Empresa-Escuela-Estudiente.

A Eduardo Pérez su hazaña de haber triunfado en el extranjero como investigador (con las causas y consecuencias negativas que eso implica), su colaboración conmigo durante dos estancias en Alemania en un centro puntero en Microelectrónica y su mediación para permitirme caracterizar unos prototipos de funcionamiento excepcional.

A Christian Wenger su labor de tutorización en el centro IHP-Leibniz durante mis estancias.

A Guillermo Vinuesa su optimismo perenne y su ilusión por investigar. Tiene un gran potencial para convertirse en un investigador sobresaliente. Con él comparto algunas opiniones y aficiones, lo cual ha facilitado el enriquecimiento de lo que yo considero una relación de amistad.

A Luis Antonio Domínguez su tesón y constancia para alcanzar sus propósitos, y su larga y profusa colaboración en nuestro grupo.

A José Martín, Alfredo Muñoz, Kristjan Kalam, Jordi Muñoz, Miriam Benito, Adrián Valdavida, Carlos Pisador, Adrián Lamela, Raimundo Domínguez, Samuel Poblador, Pelayo Marín, Sandra Díez (y otras personas que haya olvidado nombrar), su colaboración con nuestro grupo de investigación en Trabajos de Fin de Estudios, Prácticas en Empresa, congresos o papers.

Así mismo, gracias:

A las Doctoras Francesca Campabadal y Mireia Bargalló por ofrecernos

los dispositivos fabricados en el Centro Nacional de Microelectrónica de Barcelona para su caracterización eléctrica.

A los Doctores Kaupo Kukli, Aile Tamm, Mikko Ritala, Markku Leskelä y el resto de integrantes de las Universidades de Tartu (Estonia) y Helsinki (Finlandia) por proveernos de muestras novedosas de manera infatigable.

A los Doctores Juan Bautista Roldán y Francisco Jiménez, de la Universidad de Granada, por la importancia de sus simulaciones computerizadas del funcionamiento de las memorias resistivas que nosotros caracterizamos.

Al Doctor Enrique Miranda de la Universidad Autónoma de Barcelona, por la elaboración de modelos matemáticos que explican el comportamiento de las ReRAMs.

A mis tías María y Belén y a mi abuelo José por apoyarme incondicionalmente.

A mi hermano Miguel, a mi madre Rosa y a mi padre Juanjo por ser los componentes del núcleo de mi vida y por su enorme paciencia conmigo.

A todos ellos, y a los que se me hayan podido olvidar,

MUCHAS GRACIAS

Resumen

En esta tesis doctoral se investiga el funcionamiento de dispositivos de conmutación resistiva (*Resistive Switching*) basados en estructuras MIM (*Metal-Insulator-Metal*), y cuya configuración consiste por tanto en dos electrodos metálicos separados por un material aislante o dieléctrico. Es precisamente el dieléctrico de cada una de estas estructuras el elemento preponderante en nuestro estudio a la hora de agruparlas y compararlas. El funcionamiento de una memoria de conmutación resistiva (RRAM) se basa en la propiedad de modular la resistencia eléctrica del material aislante que forma parte de ella y, por tanto, de la corriente que circula entre ambos electrodos. La capa de material dieléctrico, debido a su escaso espesor (entre 3 y 100 nm, habitualmente) puede experimentar una ruptura dieléctrica (*breakdown*) cuando es sometida a un estrés eléctrico, lo que genera caminos de corriente entre los electrodos para después funcionar como una memoria gracias a una reversibilidad parcial de los niveles de conductividad en su interior. De esta forma, mediante la formación y la ruptura de uno o varios filamentos conductores en el dieléctrico, se puede controlar el estado del dispositivo de manera que conmute entre dos niveles de resistencia (baja y alta, respectivamente), lo que fundamenta su aplicación en el ámbito de las memorias no volátiles.

Por otra parte, puesto que el valor de la resistencia eléctrica efectiva de la estructura está ligado a la existencia de filamentos conductores en el seno del dieléctrico, también es posible conseguir un funcionamiento de naturaleza analógica efectuando un control del número y grosor de los filamentos, lo que genera la existencia de múltiples estados intermedios entre el de baja y el de alta resistencia. Esta propiedad permite emular el comportamiento de las conexiones sinápticas de las neuronas y abre la puerta a las aplicaciones en el campo de los circuitos neuromórficos, en los cuales estos dispositivos ejercen labores de sinapsis electrónicas.

En consecuencia, nuestro estudio consiste en la caracterización eléctrica del comportamiento de los dispositivos de conmutación resistiva desde dos vertientes: digital y analógica. La perspectiva digital se basa en el control de dos estados bien diferenciados, mientras que la analógica es más compleja: la repetitividad de un *quasicontinuum* de estados intermedios y la existencia de procedimientos eficaces para recorrer dichos estados suponen un reto científico y tecnológico de gran magnitud. Como se irá detallando a lo largo de estas páginas, el universo de aplicaciones que se abre tras estos dispositivos abarca un amplio espectro de posibilidades. Esto los sitúa en un foco de interés que recorre un ámbito multidisciplinar desde la ciencia de materiales hasta los circuitos inspirados en estructuras biológicas, pasando por la criptografía (cuya aproximación es posible debido a la conmutación probabilística que permite realizar funciones *inclinables*) y el desarrollo de redes neuronales y de aplicaciones basadas en aprendizaje profundo (*deep-learning*).

La principal aportación de este trabajo ha sido la realización de un estudio sistemático de un conjunto de dispositivos de conmutación resistiva basados en una amplia gama de materiales dieléctricos, mediante técnicas de caracterización eléctrica (donde algunas de las cuales son genuinas de nuestro grupo de investigación). El estudio de parámetros tanto de continua como de pequeña señal, el establecimiento de variables como la frecuencia y la temperatura, la utilización de técnicas de inyección de corriente y de carga, y el desarrollo de métodos para controlar con precisión el recorrido por los estados intermedios, constituyen el mayor valor científico original de esta Tesis Doctoral. Como va a quedar demostrado, la colaboración con grupos de reconocida trayectoria ha sido decisiva para acometer esta ambiciosa tarea. En esta memoria se separa el contenido principal en tres partes bien diferenciadas: estructuras MIM basadas en óxido de hafnio, estructuras MIM fabricadas con diversos óxidos funcionales, y estructuras más avanzadas con configuración 1-transistor-1-resistencia (1T1R) de óxido de hafnio y óxido de hafnio dopado con aluminio. Los dispositivos de óxido de hafnio, de una gran calidad por su excelente repetitividad, han sido fabricados en el Instituto de Microelectrónica de Barcelona. El apartado de óxidos funcionales presenta algunas combinaciones de óxidos menos convencionales como material dieléctrico; las muestras de laboratorio descritas en esa sección

proceden de la Universidad de Tartu (Estonia) y de la Universidad de Helsinki (Finlandia). Por otra parte, el apartado de estructuras 1T1R surgió a partir de las dos estancias que desarrollé en el centro de investigación IHP de Fráncfort del Óder (Alemania).

Los capítulos 4, 5 y 6 son los de mayor extensión y constituyen el verdadero núcleo de este trabajo, pues aglutinan todo el compendio de resultados de las tres partes antes mencionadas. Los capítulos previos proporcionan un contexto científico al exponer el estado del arte: los capítulos 1 y 2 abordan los fundamentos básicos de los dieléctricos de alta permitividad y de las memorias de conmutación resistiva, y el capítulo 3 hace mención a las técnicas de caracterización eléctrica de memristores, incidiendo en las que aplicamos de manera sistemática en nuestro grupo de investigación. Por último, en el capítulo 7 se exponen las principales aportaciones, así como una valoración del trabajo que he realizado durante mi travesía predoctoral.

Abstract

In this thesis it is investigated the behavior of Resistive Switching devices based on MIM (Metal-Insulator-Metal) structures, which configuration therefore consists in two metallic electrodes separated by an insulating material or dielectric. Indeed, the dielectric of each one of these structures is the main element in our study with the aim of grouping and comparing them. The operation of a resistive switching memory (RRAM) is based on the property to modulate the electric resistance of the insulating material which is part of it, and consequently on the ability to regulate the current which flows between both electrodes. The film of dielectric material, given its scarce thickness (usually between 3 and 100 nm), can experiment a dielectric breakdown when it is under an electric stress. This fact generates current paths between the electrodes which make the dielectric to behave as a memory thanks to a partial reversibility of the conductance levels in its inner part. As a result, through the formation and rupture of one or more conductive filaments in the dielectric, the state of the device can be controlled in such a way that it switches between two resistance levels (low and high, respectively), which fundamentals its application in the scope of non-volatile memories.

Moreover, as the value of the effective electric resistance of the structure is related to the existence of conductive filaments in the core of the dielectric, it is also possible to get an analogical functioning by controlling the number and thickness of the filaments. This generates the potential presence of multiple intermediate states among low and high resistance ones. Thus, this property avails to emulate the behavior of the neurons synaptic connections and opens a window of opportunity to the applications in the neuromorphic circuits area, where these devices act as electronic synapses.

As a consequence, our study consists in the electric characterization of the resistive switching devices behavior from two perspectives: digital and analogical. The digital one is based on controlling two well-differentiated states,

while the analogical is more complex: the repetitivity of an intermediate states *quasicontinuum* and the existence of effective procedures to go across those states, conform a large-scale scientific and technological challenge. As it will be described along these pages, the universe of applications which appears behind these devices comprises a wide range of possibilities. This locates them in a focus of interest which covers a multidisciplinary field from materials science to bio-inspired circuits, passing through the cryptography (where they can fit into, because of the probabilistic switching which permits to perform unclonable functions) and the development of neural networks and deep-learning-based applications.

The main contribution of this work has been the accomplishment of a systematic study of a group of resistive switching devices based on a wide gamut of dielectric materials, by using electric characterization techniques (where some of them are genuine from our research group). The analysis of both DC and small-signal parameters, the setting of variables like frequency and temperature, the usage of current and charge injection techniques, and the development of methods to precisely control the itinerary through the intermediate states, all constitute the biggest original scientific value of this thesis. As it will be shown, the collaboration with research groups of renowned trajectory has been decisive to undertake this ambitious task. In this dissertation, the main content has been split in three distinct parts: MIM structures based on hafnium oxide, MIM structures fabricated with diverse functional oxides, and more advanced structures with 1-transistor-1-resistor configuration (1T1R) with dielectric of hafnium oxide and aluminium-doped hafnium oxide. The hafnium oxide devices, which exhibit a great repetitivity, have been fabricated in the Microelectronics Institute of Barcelona. The functional oxides section presents some less-conventional oxides combinations as dielectric material. The laboratory samples characterized in that section come from the University of Tartu (Estonia) and from the University of Helsinki (Finland). On the other hand, the 1T1R structures part emerged from my two pre-doctoral stays which I spent in IHP research centre located in Frankfurt-Oder (Germany).

Chapters 4, 5 and 6 have the longest extension and represent the true core of this work, because they agglutinate the full compendium of results which belong to the three parts previously mentioned. The precedent chapters apport a

scientific context by exposing the state-of-the-art: chapters 1 and 2 address the basic fundamentals of the high-k dielectrics and the resistive switching memories, and Chapter 3 mentions the electric characterization techniques of memristors, putting the focus on those which we systematically apply in our research group. Finally, in Chapter 7 the principal contributions are explained along with a general valuing of the work I have carried out during my pre-doctoral journey.

Introducción

La sociedad actual se sustenta en gran medida gracias a la utilización de tecnologías computacionales avanzadas. Desde la era de los primeros ordenadores hasta nuestros días se ha progresado enormemente en términos de velocidad de cómputo, eficiencia energética, miniaturización, etc. Gracias al denominado *commodity hardware* (aprovechamiento del avance de la tecnología para abaratar costes de componentes no punteros) nos es posible portar computadoras en el bolsillo a un precio razonable. Sin embargo, estas ventajas tan deseables tienen una gran cantidad de tiempo de investigación por detrás. La importancia de la investigación debe ser destacada, no ya solo aquella enfocada hacia las nuevas tecnologías informáticas, sino la de cualquier ámbito.

Si nos situamos en el contexto que atañe a esta tesis, la investigación acerca de nuevos dispositivos de memoria cobra un especial interés. La necesidad de conseguir cada vez mayores cantidades disponibles de almacenamiento también “obliga” a que el acceso a la memoria sea veloz, a que dicha memoria soporte un número holgado de ciclos de escritura/borrado, a que la densidad de almacenamiento sea alta o a que el voltaje consumido por estos dispositivos sea el menor posible. Dejando esto a un lado, debemos tener en cuenta que, a grandes rasgos, existen dos tipos de memorias: las de almacenamiento volátil (como la DRAM de un ordenador común) y las de almacenamiento no volátil (Discos de estado sólido, memorias flash, discos duros magnéticos, cintas magnéticas). Las primeras solo mantienen el estado (los datos) mientras reciben un suministro de potencia, mientras que las últimas son capaces de mantener la información aun sin recibir electricidad. En la Tabla 1 se puede ver una comparativa del rendimiento de diferentes tipos de memorias [1].

Una de las memorias más utilizadas dentro del grupo de las no volátiles (NVMs) es la flash. Podemos encontrarla en cualquier dispositivo USB portátil, siendo por tanto utilizada de manera masiva para transportar datos de una máquina a otra. Llegados a este punto, se hace impostergable resaltar que el

Type	Volatile memory		Non-volatile memory		Emerging non-volatile memory			
	SRAM	DRAM	NOR-FLASH	NAND-FLASH	MRAM	PRAM	FRAM	RRAM
Cell elements	6T	1T1C	1T	1T	1(2)T1R	1T1R or 1DIR ^a	1T1C	1T1R or 1DIR ^a
Cell	Latch	Stack/trench capacitor	Floating gate/charge trap	Floating gate/charge trap	Magnetoresistance	Phase-change	Polarization-change	Resistance-change
Minimum cell size	140F ²	6F ²	10F ²	5F ²	20F ²	4.8(4)F ^{2b}	22F ²	4F ^{2c}
Write/erase time	0.3ns/0.3ns	<10ns/<10ns	1ms/10ms	1ms/0.1ms	10ns/10ns	20ns/50ns	10ns/10ns	5ns/5ns
Endurance (cycles)	>3 × 10 ¹⁶	>3 × 10 ¹⁶	>10 ⁵	>10 ⁵	>3 × 10 ¹⁶	10 ⁸	10 ¹⁴	>10 ¹⁰
Application	Cache	Main memory	Storage	Storage	Storage	Storage	Storage	Storage/Main memory

^a Las celdas 1DIR (un diodo y una resistencia) se usan en PRAMs y RRAMs basadas en arrays de barras cruzadas (crossbar-arrays).

^b Las PRAMs basadas en arrays de barras cruzadas consiguen un tamaño mínimo de celda de 4F².

^c De manera similar a las PRAMs, las RRAMs también alcanzan un tamaño mínimo de celda de 4F².

Tabla 1: Comparación entre las memorias convencionales y las emergentes. Extraído de [1]

contenido de la tesis se basa en un tipo de memorias no volátiles, las memorias resistivas. Estas memorias, denominadas RRAM o ReRAM (Resistive RAM) se encuentran todavía en la infancia dentro del sector de la investigación. Descubiertas a principios de la década de 1970 por Leon Chua [2], hace aproximadamente dos décadas que se ha revitalizado la atención sobre ellas. Sus características a grandes rasgos son: velocidad de escritura y borrado muy rápida (del orden de las DRAM), tamaño mínimo de celda muy favorable para su miniaturización, voltaje de funcionamiento reducido y durabilidad muy alta (medida en ciclos de escritura y borrado).

La estructura de los dispositivos está compuesta por un metal en un extremo, otro metal o un semiconductor en el otro y un dieléctrico (óxido aislante) intermedio. Este dieléctrico tiene la particularidad de que no es un buen aislante, debido a su grosor (de unas decenas de nanómetros o menos) y cuyo funcionamiento a nivel atómico es dependiente de la composición de los electrodos (parte superior e inferior) y de la existencia o no de capas intermedias de otros materiales. Su funcionamiento se basa en que, dependiendo del voltaje que se aplique a estos dispositivos, la resistencia del dieléctrico variará y esto hace posible la existencia de un conjunto de estados intermedios, no solo un estado “1” (encendido) y otro “0” (apagado).

Las RRAM son, por tanto, un posible sustituto de las memorias flash, a las que superan en muchas facetas. A pesar de esto, aún necesitan

mejorar sus debilidades, como por ejemplo la alta variabilidad entre ciclos y entre dispositivos. Actualmente se están probando diferentes materiales de fabricación para las memorias resistivas, de forma que no exista una gran diferencia entre una escritura y la siguiente, ni entre un dispositivo y otro. No se quedan aquí las posibles aplicaciones de estas memorias, sino que podrían ser ideales para la fabricación de circuitos neuromórficos. Un circuito neuromórfico es la materialización de una red neuronal informática. Las RRAM son muy buenas candidatas (incluso ya existen prototipos) para funcionar como las sinapsis de las “neuronas” de estos circuitos. La razón es que son capaces de almacenar un conjunto de estados intermedios que las hacen apropiadas para emular las propiedades orgánicas de las neuronas.

A lo largo de esta tesis doctoral se profundizará en el estudio de las memorias resistivas a través de la caracterización eléctrica de diferentes configuraciones de dispositivos.

Los apartados en los que se divide la tesis son los siguientes:

- En el Capítulo 1 se abordan brevemente los puntos clave de los dieléctricos de alta permitividad: necesidad, técnicas de fabricación, métodos de caracterización, y encuadre de las memorias resistivas en su contexto.
- El Capítulo 2 describe inicialmente una taxonomía de las tecnologías de memoria, focalizando después la atención en el tema esencial que da sentido a este trabajo: los memristores o memorias de conmutación resistiva (ReRAM). Posteriormente se ofrece al lector una síntesis fundamental sobre la que se basan esta clase de dispositivos.
- A lo largo del Capítulo 3 se explican las técnicas de caracterización de ReRAMs que he llevado a cabo en algún momento de mi doctorado. Estos son los pilares experimentales sobre los que se ha edificado esta tesis.
- Los Capítulos 4, 5 y 6 son los más extensos, y engloban el conjunto de estudios de caracterización eléctrica que han constituido el resultado de mi labor investigadora en el Grupo de Caracterización de Materiales y Dispositivos Electrónicos de la Universidad de Valladolid. El 6 es el último capítulo antes de las partes conclusivas. La distribución en

tres capítulos responde a la composición del material dieléctrico o a la arquitectura de las celdas de memoria.

- En el cuarto se aportan los resultados de las muestras con dieléctrico de óxido de hafnio (HfO_2), las cuales fueron fabricadas en el Instituto de Microelectrónica de Barcelona.
- El quinto se centra en óxidos funcionales como material dieléctrico de las ReRAMs. Procedían de la Universidad de Tartu (Estonia), en colaboración con la Universidad de Helsinki (Finlandia). Allí combinan diferentes materiales para construir prototipos innovadores de memorias resistivas, de forma que nosotros colaboramos realizando experimentos con sus muestras para determinar sus propiedades eléctricas.
- En último lugar, a raíz de dos estancias de doctorado que desarrollé en el centro de investigación IHP-Leibniz de Frankfurt-Oder (Alemania), pude trabajar con prototipos avanzados de ReRAMs integradas en matrices de 4 kbit. Estos prototipos eran aptos (y por consiguiente fueron usados) para aplicaciones neuromórficas. Su característica diferenciadora era la arquitectura de las celdas de 1 transistor + 1 resistencia (1T-1R). Estos resultados se describen en el capítulo 6.

Índice general

Agradecimientos	III
Resumen	VII
Abstract	XI
Introducción	XV
Índice general	XXIII
Índice de figuras	XXXII
Índice de tablas	XXXIII
I Fundamentos y estado del arte	1
1. Dieléctricos de alta permitividad	3
1.1. Necesidad	4
1.2. Técnicas de fabricación	5
1.3. Métodos de caracterización eléctrica	7
1.3.1. Medidas Capacidad-Voltaje	7
1.3.2. Medidas de corriente y mecanismos de conducción . . .	7
1.3.3. Espectroscopía de admitancia	9
1.3.4. Espectroscopía de efecto túnel de electrones inelástico .	10
1.3.5. Perfilado lateral de voltajes umbrales, defectos en la interfaz y carga atrapada en el óxido	11
1.3.6. Técnica de inyección de portadores calientes sobre un sustrato agitado por pulsos	11

2. Memristores y memorias de conmutación resistiva	13
2.1. Tecnologías de memorias	13
2.1.1. Memorias convencionales	14
2.1.2. Memorias emergentes	15
2.1.2.1. Memorias ferroeléctricas	15
2.1.2.2. MRAMs (<i>Magnetic RAMs</i>)	17
2.1.2.3. PRAMs (<i>Phase-change RAMs</i>)	17
2.1.2.4. RRAMs (<i>Resistive RAMs</i>)	19
2.2. El Memristor	20
2.3. Las memorias de conmutación resistiva	21
2.3.1. La ruptura del dieléctrico (<i>dielectric breakdown</i>)	21
2.3.2. Mecanismos físicos	22
2.3.3. Materiales	24
2.3.3.1. RRAMs utilizando óxidos binarios	24
2.3.3.2. RRAMs con óxidos de Perovskita	25
2.3.3.3. RRAMs de electrolito sólido	25
2.3.3.4. RRAMs con materiales orgánicos	26
2.3.3.5. RRAM basada en carbono (C-RRAM)	26
2.3.3.6. RRAM con electrodo basado en óxido	26
2.3.4. Modelos físicos y modelos circuitales	27
2.3.4.1. Modelos físicos	27
2.3.4.2. Modelos circuitales	28
2.3.5. Estado actual	29
3. Técnicas de caracterización eléctrica de RRAMs	31
3.1. Electroforming	31
3.2. Caracterización corriente-voltaje	32
3.3. Robustez	34
3.4. Retención	36
3.5. Test de escritura/borrado	36
3.6. Mapas de memoria	38
3.7. Caracterización mediante pulsos de corriente	40
3.8. Estudios en temperatura	40
3.9. Caracterización de pequeña señal	43

II	Resultados experimentales	47
4.	Estructuras MIM con dieléctrico de HfO₂	49
4.1.	Estudios experimentales de la admitancia	49
4.1.1.	Control de la escritura y el borrado	49
4.1.2.	Estudio de la admitancia	52
4.1.3.	Control de los estados intermedios	57
4.1.4.	Estudio de los estados analógicos en RRAMs	64
4.1.5.	Estudio de la dinámica de las transiciones de <i>Set</i> y <i>Reset</i> en memorias resistivas	70
4.2.	Programación de RRAMs mediante pulsos de corriente	75
4.3.	Caracterización eléctrica adicional	83
4.3.1.	Experimentos de corriente-tensión	83
4.3.2.	Experimentos de capacidad-conductancia	89
4.4.	Conclusiones	95
4.4.1.	Control de la escritura y el borrado	95
4.4.2.	Estudio de la admitancia	95
4.4.3.	Control de los estados intermedios	96
4.4.4.	Estudio de los estados analógicos en RRAMs	96
4.4.5.	Estudio de la dinámica de las transiciones de <i>Set</i> y <i>Reset</i> en memorias resistivas	97
4.4.6.	Programación de RRAMs mediante pulsos de corriente	98
4.4.7.	Caracterización eléctrica adicional	98
5.	Estructuras MIM con óxidos funcionales	101
5.1.	Comportamiento de estructuras MIM con dieléctrico de Ta ₂ O ₅ - TiO ₂	101
5.1.1.	Conclusiones	104
5.2.	Mecanismos de conmutación en dispositivos MIM con dieléctrico de Ta ₂ O ₅ :ZrO ₂	106
5.2.1.	Conclusiones	110
5.3.	Comparación entre dispositivos MIM con aislante de ZrO ₂ :HfO ₂	111
5.3.1.	Conclusiones	115
5.4.	Análisis del rendimiento de dispositivos MIM basados en SiO ₂ y dopados con Nb ₂ O ₅	116

5.4.1.	Conclusiones	120
5.5.	Óxidos de hafnio y aluminio ($\text{HfO}_2\text{-Al}_2\text{O}_3$)	121
5.5.1.	<i>Electroformings</i>	121
5.5.2.	Ciclos I-V	122
5.5.3.	Mapas de memoria I-V	122
5.5.4.	Mapas de memoria C-V y G-V	123
5.5.5.	Conclusiones	124
5.6.	Óxidos de zirconio y aluminio ($\text{ZrO}_2\text{:Al}_2\text{O}_3$)	126
5.6.1.	Experimentos sobre la muestra de referencia (ZrO_2)	126
5.6.2.	Electroformings y ciclos I-V iniciales	127
5.6.3.	Mapas de memoria I-V	129
5.6.4.	Ciclos C-V y G-V	130
5.6.5.	Mapas de memoria C-V y G-V	132
5.6.6.	Conclusiones	132
5.7.	Óxidos de zirconio y cobalto ($\text{ZrO}_2\text{:Co}_3\text{O}_4$)	135
5.7.1.	<i>Electroformings</i>	135
5.7.2.	Ciclos y mapas de memoria I-V	137
5.7.3.	Conclusiones	137
6.	Estructuras MIM 1T1R (HfAlO y HfO_2 amorfo)	139
6.1.	Arrays de RRAMs en celdas 1T1R - Variación del ancho de los pulsos de programación	139
6.1.1.	Influencia de la anchura de los pulsos de programación en celdas 1T1R con dieléctrico de Al:HfO_2	139
6.1.2.	Selección del ancho de pulso óptimo y ensayo de robustez	145
6.1.3.	Conclusiones	149
6.2.	Caracterización eléctrica detallada de las estructuras MIM	151
6.2.1.	Experimentos I-V	151
6.2.2.	Experimentos GCV	154
6.2.3.	Conclusiones	157
III	Conclusiones y trabajo futuro	161
7.	Conclusiones y perspectivas de futuro	163

Conclusions and future prospects	171
IV Bibliografía	179
Bibliografía	181

Índice de figuras

1.1.	Principales mecanismos de conducción en dispositivos Metal-Óxido-Semiconductor Extraído de [15]	8
1.2.	Diagrama de bandas de energía del efecto túnel directo en una estructura MIS (Metal-aislante-semiconductor). Extraído de [16].	9
1.3.	Diagrama de bandas de energía del efecto túnel Fowler-Nordheim en una estructura MIS. Extraído de [16].	9
1.4.	Características de la técnica IETS Extraído de [15]	10
2.1.	Curvas de <i>Set/Reset</i> (azul/rojo) para los diferentes tipos de RRAMs. (a) RS unipolar, (b) RS bipolar, (c) RS apolar y (d) RS de umbral (<i>threshold</i>). Extraído de [27].	24
2.2.	Comportamiento atómico del filamento conductor en el proceso de conmutación resistiva. Extraído de [36].	28
2.3.	Esquema de la evolución del filamento conductor. Durante el proceso de <i>Reset</i> se produce la ruptura del CF, aumentando la distancia del hueco (x). El proceso de <i>Set</i> se divide en dos fases: (1) crecimiento del CF hacia el electrodo (reducción de x) y (2) expansión del CF aumentando su diámetro (aumento de w). Extraído de [36].	29
2.4.	Circuito equivalente de una RRAM con elementos parásitos. Extraído de [36].	30
3.1.	Representación del funcionamiento normal de un ciclo de conmutación resistiva y de los cuatro modos de fallo. Extraído de [40].	34
3.2.	Ejemplo de escritura I-V incremental	38
3.3.	Ejemplo de escritura I-V acumulativa	38

3.4.	Ciclo de polarización ferroeléctrica (carga-voltaje)	39
3.5.	Valores de I durante un mapa de memoria	40
3.6.	Ejemplo de ciclo de histéresis obtenido	40
3.7.	Esquema del experimento con pulsos de corriente	41
3.8.	Criostato	42
3.9.	Montaje experimental para estudios en T ^a	42
3.10.	Técnica de barridos de frecuencia con voltaje fijo	44
3.11.	Técnica de barridos de frecuencia con barridos de voltaje	44
4.1.	<i>Forming</i> y primeros ciclos de RS	50
4.2.	Transiciones de <i>Set</i> a diferente T	50
4.3.	Valores de corriente en ON y OFF 680 ciclos I-V	50
4.4.	Transiciones de <i>Set</i> a diferente T	50
4.5.	Lazos de conductancia durante un borrado acumulativo	51
4.6.	Lazos de susceptancia durante un borrado acumulativo	51
4.7.	Secuencia de voltajes de programación	53
4.8.	Modelo circuital	53
4.9.	Mapas de memoria: G (a) y B/ ω (b)	54
4.10.	Mapas de memoria: R (a) y L (b)	55
4.11.	Variación en estado ON (+1.1 V) entre 10 kHz y 1 MHz	55
4.12.	Ciclo marco	57
4.13.	Escritura y borrado acumulativos: G (izquierda) - B/ ω (derecha)	58
4.14.	Mapa de memoria: G, B/ ω y V de una RRAM de TiN/Ti/HfO ₂ /W	60
4.15.	Ciclos de borrado a 10 MHz - conductancia y susceptancia	61
4.16.	Valores experimentales y resultados procesados. Mapas de memoria G-V (a y b) y B/ ω -V (c y d)	62
4.17.	Mapas de memoria G-B/ ω a 0 V y 500 kHz con estados intermedios	63
4.18.	Gráfico de superficie (G-V-f) & (B/ ω -V-f) El dispositivo inicia desde HRS completo para luego desplazarse hasta LRS	63
4.19.	Gráfico de superficie (G-V-f) & (B/ ω -V-f) El dispositivo inicia desde LRS completo para luego desplazarse hasta HRS	63
4.20.	Configuración experimental para medidas pulsadas	64
4.21.	Curvas I-V y valores intermedios de conductancia	65

4.22.	Depresión desde el mismo LRS con tres anchos de pulso diferentes	66
4.23.	Variación de la conductancia con tres anchuras de pulso distintas	66
4.24.	Depresión con diferentes LRSs iniciales y el mismo ancho de pulso	67
4.25.	Depresión desde LRS idéntico y con tres amplitudes de pulso diferentes	67
4.26.	Variación de la conductancia frente a la amplitud del pulso de depresión	68
4.27.	Potenciación y depresión con rampas de voltaje en lugar de pulsos	68
4.28.	Depresión y potenciación tras un estado inicial idéntico (+0.7 V). (a) Amplitudes de pulso: depresión = -1 V; potenciación = $+0.7$ V. (b) Amplitudes de pulso: depresión = -0.9 V; potenciación = $+0.6$ V	68
4.29.	Borrado acumulativo I-V	71
4.30.	Escritura acumulativa I-V	71
4.31.	Borrado acumulativo G-V	71
4.32.	Escritura acumulativa G-V	71
4.33.	Borrado acumulativo G-V ajustado a una función sigmoide	72
4.34.	Escritura acumulativa G-V ajustada a una función Erlang	72
4.35.	Transitorios de conductancia desde LRS tras restar el término G_{off} , a voltajes negativos	73
4.36.	Transitorios de conductancia desde HRS tras restar el término G_{off} , a voltajes positivos	73
4.37.	Circuito eléctrico del convertidor V/I casero	76
4.38.	Configuración experimental	76
4.39.	Proceso de <i>forming</i>	77
4.40.	50 ciclos de conm. resistiva	77
4.41.	Estados intermedios G-I al aumentar progresivamente la corriente	78
4.42.	Potenciación lineal aplicando pulsos de corriente con la misma anchura	78

4.43.	Potenciación lineal aplicando pulsos de corriente de diferente anchura	79
4.44.	Series de pulsos idénticos con distinta amplitud en cada serie	79
4.45.	Transitorios de V a diferentes amplitudes	80
4.46.	Curvas I-V tras los pasos de corriente	80
4.47.	Transitorio de voltaje ante un pulso de corriente de 1 μ s	81
4.48.	Transitorio de voltaje ante un pulso de corriente de 500 ns	81
4.49.	Transitorio de voltaje ante un pulso de corriente de 200 ns	81
4.50.	Curvas I-V tras aplicar los pulsos de I de 1 μ s, 500 ns y 200 ns	81
4.51.	Transitorio de conductancia ante un pulso de voltaje de -1.2 V	82
4.52.	Transitorio de conductancia ante un pulso de voltaje de -0.8 V	82
4.53.	Transitorio de conductancia ante un pulso de voltaje de -0.7 V	82
4.54.	Depresión acumulativa al repetir pulsos de voltaje idénticos	82
4.55.	<i>Electroforming</i> I-V Experimento I HfO_2 20 nm	83
4.56.	Pruebas iniciales I-V Experimento I HfO_2 20 nm	83
4.57.	Ciclo marco I-V Experimento I HfO_2 20 nm	84
4.58.	Ciclos I-V a 150 y 190K Experimento II HfO_2 20 nm	84
4.59.	<i>Resets</i> y <i>Sets</i> a 8 temperaturas distintas Experimento III HfO_2 20 nm	85
4.60.	Borrados a -0.95 V Experimento IV HfO_2 20 nm	86
4.61.	Borrados a -1 V Experimento IV HfO_2 20 nm	86
4.62.	Borrados a -1.05 V Experimento IV HfO_2 20 nm	86
4.63.	Borrados a -1.1 V Experimento IV HfO_2 20 nm	86
4.64.	Borrados a -1.3 V Experimento IV HfO_2 20 nm	87
4.65.	Escrituras a 0.3 V Experimento IV HfO_2 20 nm	87
4.66.	Escrituras a 0.35 V Experimento IV HfO_2 20 nm	87
4.67.	Escrituras a 0.4 V Experimento IV HfO_2 20 nm	87
4.68.	Escrituras a 0.45 V Experimento IV HfO_2 20 nm	88
4.69.	Escrituras a 0.5 V Experimento IV HfO_2 20 nm	88
4.70.	Escrituras a 0.6 V Experimento IV HfO_2 20 nm	88
4.71.	Control del límite de corriente Experimento V HfO_2 20 nm	89
4.72.	Lazos anidados I-V Experimento VI HfO_2 20 nm	89
4.73.	Borr. acumulativo Experimento VII HfO_2 20 nm	89
4.74.	Escr. acumulativa Experimento VIII HfO_2 20 nm	89

4.75.	Comportamiento de la C y la G en función de la frecuencia Experimento I HfO_2 20 nm	90
4.76.	Test GCV de escritura incremental (izquierda) y acumulativa (derecha) Experimento II HfO_2 20 nm	91
4.77.	Test GCV de borrado incremental (izquierda) y acumulativo (derecha) Experimento III HfO_2 20 nm	92
4.78.	Transitorios GV y CV <i>Reset</i> Experimento IV HfO_2 20 nm	93
4.79.	Transitorios GV y CV <i>Set</i> Experimento IV HfO_2 20 nm	93
4.80.	Valores de G y B/ω (izquierda). Mapas de memoria a 0 V (derecha) Experimento V HfO_2 20 nm	94
4.81.	Test de robustez Experimento VI HfO_2 20 nm	94
5.1.	50 ciclos I-V de la muestra TL1 a temperatura ambiente	103
5.2.	Lazos I-V representativos de las 4 muestras de Ta_2O_5 - TiO_2	103
5.3.	Partes real e imaginaria de la admitancia de las muestras TL1 y EL1	104
5.4.	Ciclos I-V - Conmutación resistiva Ta_2O_5 - ZrO_2	106
5.5.	Ciclos CV Ta_2O_5 - ZrO_2	107
5.6.	Ciclos GV Ta_2O_5 - ZrO_2	107
5.7.	Proceso de medida para los ciclos GCV Ta_2O_5 - ZrO_2	108
5.8.	Mapas de memoria GCV Ta_2O_5 - ZrO_2	108
5.9.	Comparación I-V entre ZrO_2 , y $ZrO_2:HfO_2$ con ratios 10:3 y 3:10	112
5.10.	Mapas de memoria I-V de ZrO_2 y $ZrO_2:HfO_2$ con ratios 10:3 y 3:10	112
5.11.	Lazos GCV de $ZrO_2:HfO_2$ (10:3) y $HfO_2:ZrO_2$ (10:3)	113
5.12.	Mapas de memoria GCV de $ZrO_2:HfO_2$ (10:3) y $HfO_2:ZrO_2$ (10:3)	114
5.13.	Mapas normalizados GV	114
5.14.	Mapas normalizados I-V	114
5.15.	Valores medios de 20 ciclos de corriente-voltaje en 3 dieléctricos con diferente ratio Nb:Si	116
5.16.	Mapas de memoria de corriente-voltaje en dieléctricos con diferentes ratios atómicas Nb:Si	116

5.17.	Potencia consumida en una celda RRAM basada en dieléctricos basados en Nb ₂ O ₅ -SiO ₂ . La potencia se calculó a partir del voltaje aplicado y la corriente registrada en la Fig. 5.15	117
5.18.	Mapas de memoria de pequeña señal correspondientes al dispositivo con proporción Nb:Si de 0.13. Mapa C-V (a). Mapa G-V (b)	118
5.19.	Control de los estados intermedios en el dispositivo con Nb:Si = 0.11 (I-V). Experimentos acumulativo (a) e incremental (b) .	118
5.20.	Control de los estados intermedios en el dispositivo con Nb:Si = 0.11 (C-V). Experimentos acumulativo (a) e incremental (b) .	119
5.21.	Control de los estados intermedios en el dispositivo con Nb:Si = 0.11 (G-V). Experimentos acumulativo (a) e incremental (b) .	119
5.22.	<i>Electroformings</i> HfO ₂ :Al ₂ O ₃	122
5.23.	Media de ciclos I-V HfO ₂ :Al ₂ O ₃	122
5.24.	Mapas de memoria I-V HfO ₂ :Al ₂ O ₃	123
5.25.	Mapas de memoria C-V y G-V (sin normalizar) HfO ₂ :Al ₂ O ₃	124
5.26.	Mapas de memoria C-V y G-V (normalizados) HfO ₂ :Al ₂ O ₃ .	124
5.27.	Mapas de memoria I-V (ZrO ₂ puro) ZrO ₂ :Al ₂ O ₃	127
5.28.	Experimento de robustez I-V (ZrO ₂ puro) ZrO ₂ :Al ₂ O ₃	128
5.29.	Forming y ciclos I-V 41 nm ZrO ₂ :Al ₂ O ₃	128
5.30.	Escritura y borrado acumulativos: C (arriba) y G (abajo) (ZrO ₂ puro) ZrO ₂ :Al ₂ O ₃	129
5.31.	Electroformings 5 dispositivos ZrO ₂ :Al ₂ O ₃	130
5.32.	Valores medios de 20 ciclos I-V para cada dispositivo ZrO ₂ :Al ₂ O ₃	131
5.33.	Mapas de memoria I-V ZrO ₂ :Al ₂ O ₃	132
5.34.	Mapas de memoria I-V normalizados ZrO ₂ :Al ₂ O ₃	132
5.35.	Media de 20 ciclos C-V y G-V para cada dispositivo ZrO ₂ :Al ₂ O ₃	133
5.36.	Mapas de memoria C-V y G-V (sin normalizar) ZrO ₂ :Al ₂ O ₃ .	134
5.37.	Mapas de memoria C-V y G-V (normalizados) ZrO ₂ :Al ₂ O ₃ .	134
5.38.	Electroformings ZrO ₂ :Co ₃ O ₄	136
5.39.	Medias de ciclos I-V ZrO ₂ :Co ₃ O ₄	136

5.40.	Mapas de memoria I-V sin normalizar y normalizados $ZrO_2:Co_3O_4$	138
6.1.	Mapa del array (4 kbit) y de las celdas 1T1R	140
6.2.	Esquema del algoritmo ISPVA	141
6.3.	CDFs de las corrientes de lectura medidas tras el primer <i>Set</i> y para cada conjunto de 128 celdas RRAM (distintos anchos de pulso)	142
6.4.	CDFs de los valores de voltaje del <i>Reset</i> (a) y del <i>Set</i> (b) en el primer ciclo del experimento de robustez para cada ancho de pulso	142
6.5.	Valores de media y dispersión del voltaje de las operaciones de <i>Reset</i> y <i>Set</i> de 1000 ciclos de RS para cada anchura de pulso: 10 μ s (a), 1 μ s (b), 500 ns (c), 100 ns (d) y 50 ns (e)	143
6.6.	Valores de media y dispersión de la corriente de lectura medidos justo tras las operaciones de <i>Reset</i> y <i>Set</i> de 1000 ciclos de RS para cada anchura de pulso: 10 μ s (a), 1 μ s (b), 500 ns (c), 100 ns (d) y 50 ns (e)	143
6.7.	Variación de los valores de corriente en el experimento de retención con la media y dispersión obtenidas al inicio del recocido a 150 °C para cada ancho de pulso	144
6.8.	Diagramas de caja y bigotes de los voltajes de forming	145
6.9.	Energía media necesaria en las operaciones de <i>Reset</i> y <i>Set</i> (celda 1T1R)	145
6.10.	CDFs de las corrientes de lectura medidas tras las transiciones de <i>Reset</i> (HRS) y <i>Set</i> (LRS) durante 1000 ciclos de robustez (muestreo logarítmico: 1, 10, 100 y 1000 ciclos) para cada anchura de pulso: 10 μ s (a), 1 μ s (b), 500 ns (c), 100 ns (d) y 50 ns (e)	147
6.11.	CDFs de las corrientes de lectura a las 0, 1, 10 y 100 h de recocido a 150 °C durante el test de retención para cada ancho de pulso: 10 μ s (a), 1 μ s (b), 500 ns (c), 100 ns (d) y 50 ns (e)	148

6.12.	Valores de media y dispersión de los voltajes de conmutación (a) y de las corrientes de lectura (b) agrupadas tras las transiciones de <i>Reset</i> (azul) y <i>Set</i> (rojo) durante el test de robustez de 200.000 ciclos con anchura de pulso de 100 ns . . .	149
6.13.	CDFs de las corrientes de lectura medidas tras las transiciones de <i>Reset</i> (HRS) y <i>Set</i> (LRS) en el transcurso del test de robustez de 200.000 ciclos utilizando una anchura de pulso de 100 ns	150
6.14.	Borrado y escritura incrementales I-V <i>Oblea IHP</i>	152
6.15.	Borrado y escritura acumulativos I-V <i>Oblea IHP</i>	153
6.16.	<i>Electroforming</i> <i>Oblea IHP</i>	154
6.17.	Lazos anidados I-V <i>Oblea IHP</i>	154
6.18.	Ciclos I-V <i>Oblea IHP</i>	154
6.19.	Mapas de memoria I-V <i>Oblea IHP</i>	155
6.20.	Experimentos de <i>Endurance</i> I-V (1) <i>Oblea IHP</i>	155
6.21.	Experimentos de <i>Endurance</i> I-V (2) <i>Oblea IHP</i>	156
6.22.	Variación de la resistencia en el experimento de <i>Endurance</i> de la Fig. 6.20	156
6.23.	100 ciclos GCV <i>Oblea IHP</i>	157
6.24.	Ciclos GCV a diferentes frecuencias <i>Oblea IHP</i>	157
6.25.	Mapas de memoria GCV <i>Oblea IHP</i>	158
6.26.	Mapas de memoria GCV con la “cresta” <i>Oblea IHP</i>	158
6.27.	Borrado y escritura incrementales CV <i>Oblea IHP</i>	158
6.28.	Borrado y escritura acumulativos CV <i>Oblea IHP</i>	159
6.29.	Borrado y escritura incrementales GV <i>Oblea IHP</i>	159
6.30.	Borrado y escritura acumulativos GV <i>Oblea IHP</i>	159
6.31.	Experimentos de <i>Endurance</i> GCV (1) 4096 ciclos LRS @ 0.7 V HRS @ -0.8 V <i>Oblea IHP</i>	160
6.32.	Experimentos de <i>Endurance</i> GCV (2) 6144 ciclos LRS @ 0.7 V HRS @ -0.8 V <i>Oblea IHP</i>	160
6.33.	Experimentos de <i>Endurance</i> GCV (3) 6144 ciclos LRS @ 0.58 V HRS @ -0.8 V <i>Oblea IHP</i>	160

Índice de tablas

1. Comparación entre las memorias convencionales y las emergentes. Extraído de [1]	XVI
1.1. Valores de permitividad relativa (constante dieléctrica) y de anchura del <i>gap</i> en algunos materiales. Datos extraídos de [3], [4], [5], [6] y [7]	3
2.1. Comparativa entre diferentes tipos de memorias emergentes. Extraído de [17].	16
5.1. Descripción de las capas de dieléctrico de las muestras de Ta ₂ O ₅ -TiO ₂	102
5.2. Lista de los dieléctricos utilizados en esta publicación	111
5.3. Información de las muestras del lote de HfO ₂ :Al ₂ O ₃	121
5.4. Información de las muestras del lote de ZrO ₂ :Al ₂ O ₃	126
5.5. Información del lote de ZrO ₂ :Co ₃ O ₄	135

Parte I

Fundamentos y estado del arte

Capítulo 1

Dieléctricos de alta permitividad

Sin los dieléctricos de alta permitividad, esta tesis no habría existido. Para poder explicar su gran relevancia, dedico este capítulo a aportar contenido teórico general sobre el tema.

Composition	Dielectric constant	E_g (eV)
SiO ₂	3.9	9
Si ₃ N ₄	7	5.3
Al ₂ O ₃	9	8.8
HfSiO ₄	11	6.5
HfO ₂	25	5.8
ZrO ₂	29	5.8
Ta ₂ O ₅	26	4.4
La ₂ O ₃	30	6
LaAlO ₃	30	5.6
Nb ₂ O ₅	35	3.4
TiO ₂	80	3.5
BaTiO ₃	1700	3.2
SrTiO ₃	2000	3.2

Tabla 1.1: Valores de permitividad relativa (constante dieléctrica) y de anchura del *gap* en algunos materiales. Datos extraídos de [3], [4], [5], [6] y [7]

Definición del término

La permitividad relativa (también nombrada como constante dieléctrica o coeficiente dieléctrico) de un material es una medida de la cantidad de energía potencial eléctrica localizada en el interior de un volumen bajo la acción de un

campo eléctrico. Se expresa como el cociente entre la permitividad absoluta del material y la permitividad del vacío [8]. Para situaciones en las que se requiere un material que ejerza de aislante, su permitividad relativa debería ser pequeña. Si se plantea la utilización de un material a modo de dieléctrico, su coeficiente dieléctrico debe ser grande para permitir la minimización de las dimensiones del mismo [8]. En la Tabla 1.1 se incluyen los valores de permitividad y anchura del *gap* de diversos materiales dieléctricos.

1.1. Necesidad

A lo largo del desarrollo de los circuitos integrados de silicio siempre ha existido la necesidad de reducir las dimensiones ocupadas por los transistores [9]. Como es bien sabido, a menor tamaño, mayor densidad y menor disipación de energía. Esto nos ha llevado a disponer hoy en día de computadoras personales realmente potentes, y que cada vez lo son más. La tecnología CMOS (*Complementary Metal Oxide Semiconductor*), sobre la que se sustenta la computación actual, se ha encontrado con límites que finalmente ha conseguido superar con muy pocos cambios en el diseño del transistor.

Los transistores MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*) tradicionalmente han venido utilizando SiO₂ como elemento dieléctrico, debido a las ventajas que este material proporciona [3]:

- Interfaz casi perfecta, debido a que el SiO₂ no es depositado, sino crecido a partir de la reacción entre el silicio y el oxígeno.
- Excelentes características como aislante, con una anchura entre bandas de aproximadamente 9 eV.
- Elevado campo eléctrico de ruptura, habitualmente por encima de 10 MVcm⁻¹.

Para construir los actuales transistores consiguiendo unos valores de capacidad adecuados, se hace necesario que el espesor del estrato de SiO₂ sea inferior a 1 nm. Esto compromete el funcionamiento correcto de los dispositivos, puesto que la corriente de fuga de la puerta del transistor crece

debido al efecto túnel cuántico. Por ello, se hace necesaria la utilización de nuevos materiales y estructuras de los dispositivos. En concreto, estos materiales son aquellos que poseen una constante dieléctrica superior a la del SiO₂, conocidos como dieléctricos de alta- κ (*high- κ dielectrics*). Haciendo uso de estos dieléctricos, es posible mantener el mismo nivel de capacidad con capas de aislante más gruesas.

Dejando a un lado las aplicaciones de los materiales de alta permitividad para transistores MOSFET, es necesario indicar que, con el avance de las investigaciones con este tipo de materiales, se descubrieron propiedades inesperadas al realizar pruebas eléctricas [10]. Se observó que al polarizar algunas estructuras de alta- κ bajo ciertas condiciones de estrés eléctrico, la ruptura del dieléctrico (*dielectric breakdown*) podía ser revertida, volviendo este a funcionar de nuevo. Esto significó que las propiedades aislantes del dieléctrico podían ser ajustadas mediante la aplicación de ciertos campos eléctricos. Esta propiedad se denomina *Resistive Switching* (RS) y supuso un gran avance en la investigación sobre tipos novedosos de memorias no volátiles (NVMs).

Las memorias RRAM, sobre las que se basa esta tesis, basan su funcionamiento en la conmutación del nivel de resistencia de un dieléctrico de alta permitividad. En la sección posterior se explican algunas de las técnicas de fabricación de los dieléctricos de alta permitividad.

1.2. Técnicas de fabricación

En la deposición química mediante vapor habitualmente se prefieren la Deposición Atómica de Capas (ALD - *Atomic Layer Deposition*) y la deposición química mediante vapor de precursores orgánico-metálicos (MOCVD - *Metal Organic Chemical Vapor Deposition*) [3]. Estas técnicas habilitan la generación de películas finas densas con un elevado nivel de pureza y unas propiedades aislantes muy buenas, puesto que el crecimiento se controla capa a capa. En cuanto al ALD, la contaminación del dieléctrico no es un problema, pero la tasa de deposición es demasiado lenta y la temperatura de proceso está por encima de 250 °C. Hay que destacar que la técnica del ALD está considerada como la que mejores resultados ofrece, y es la que se ha utilizado para fabricar todas las muestras de este estudio. Por otra parte, el MOCVD tiene el problema de que

las impurezas necesitan un tratamiento a temperaturas por encima de 350 °C para su eliminación.

En cuanto al proceso de deposición de los dieléctricos de alta- κ [3], existen dos tipos: mediante disolución y de fase gaseosa. Los de deposición mediante fase gaseosa engloban a los métodos químicos y a los de deposición física mediante vapor. En cuanto al proceso basado en disolución, habitualmente se elige el método sol-gel.

El método sol-gel [11] representa la transformación química de un sistema desde una solución líquida (suspensión de partículas en un coloide) a una fase gelatinosa sobre la cual se realiza un tratamiento posterior para producir una transición a un óxido sólido. Los principales beneficios de esta técnica son el alto grado de pureza del óxido, la consecución de nanoestructuras uniformes a bajas temperaturas y la posibilidad de deposición en un área extensa. Sin embargo, son necesarias temperaturas alrededor de 400 °C para tratar la capa de gel depositada sobre el sustrato. Además, pueden aparecer grietas durante esta fase.

Se puede hacer uso de técnicas físicas para depositar dieléctricos de alta- κ : *sputtering*, deposición mediante pulsos láser (PLD) o evaporación térmica. La evaporación térmica [12] es la vaporización de un material (evaporante) que se calienta a una temperatura tal que la presión del vapor se vuelve apreciable y los átomos y moléculas se desprenden de la capa superficial. La deposición mediante pulsos láser (PLD) [13] hace uso de pulsos láser de alta energía como fuente de excitación para vaporizar un material objetivo. Este material es depositado sobre un sustrato para formar una película en la superficie del mismo. El *sputtering* [14] es la eyección física de átomos, conjuntos de átomos o moléculas desde una superficie sólida objetivo (*target*) cuando se produce un bombardeo de la misma mediante partículas energéticas de tamaño atómico como por ejemplo, iones. El *sputtering* [3, 13] es muy interesante por el bajo grado de contaminación, crecimiento fácilmente regulable, la posibilidad de deposición a gran escala, el funcionamiento a baja temperatura y la sencillez en el control del crecimiento de las capas.

En la siguiente sección se describen algunos métodos de caracterización eléctrica de los materiales de alta permitividad.

1.3. Métodos de caracterización eléctrica

Esta sección aborda diferentes procedimientos de caracterización de dieléctricos de alta- κ , entre los que se incluyen los siguientes: medidas de capacidad-voltaje, medidas de corriente, espectroscopías y otros. Junto a las medidas de corriente se incluye una explicación de los mecanismos de conducción más habituales en dieléctricos.

1.3.1. Medidas Capacidad-Voltaje

La técnica de medida eléctrica Capacidad-Voltaje [15] es la más comúnmente usada para evaluar las propiedades de la capa de óxido y de su interfaz con el sustrato semiconductor. Puede utilizarse para determinar el voltaje de banda plana (*flatband*), la tensión umbral, la carga fija y la densidad de estados de la interfaz. También se utiliza a menudo para calcular el espesor del óxido.

1.3.2. Medidas de corriente y mecanismos de conducción

El rendimiento de los dispositivos Metal-Óxido-Semiconductor (MOS) depende de las propiedades de ruptura y de los comportamientos de transporte de corriente de la película dieléctrica. Los mecanismos de conducción son muy sensibles a la composición de la película, a su procesado, a su espesor, a los niveles de energía y a la densidad de defectos en el aislante. Por tanto, el análisis de los mecanismos de conducción dominantes puede proporcionar información interesante acerca de la naturaleza física de la película dieléctrica [15]. Los mecanismos más comunes, al igual que las leyes de voltaje y temperatura se resumen en la Fig. 1.1.

A continuación se detallan estos mecanismos de conducción [16]:

- **Efecto túnel Fowler-Nordheim:** La situación se ilustra en la Fig. 1.3. De acuerdo con la física clásica, cuando la energía de los electrones incidentes es menor que la barrera de potencial, los electrones son reflejados. Sin embargo, el mecanismo cuántico predice que la función de onda del electrón penetrará a través de la barrera de potencial cuando la barrera es lo suficientemente fina (<10 nm). Esto implica que la

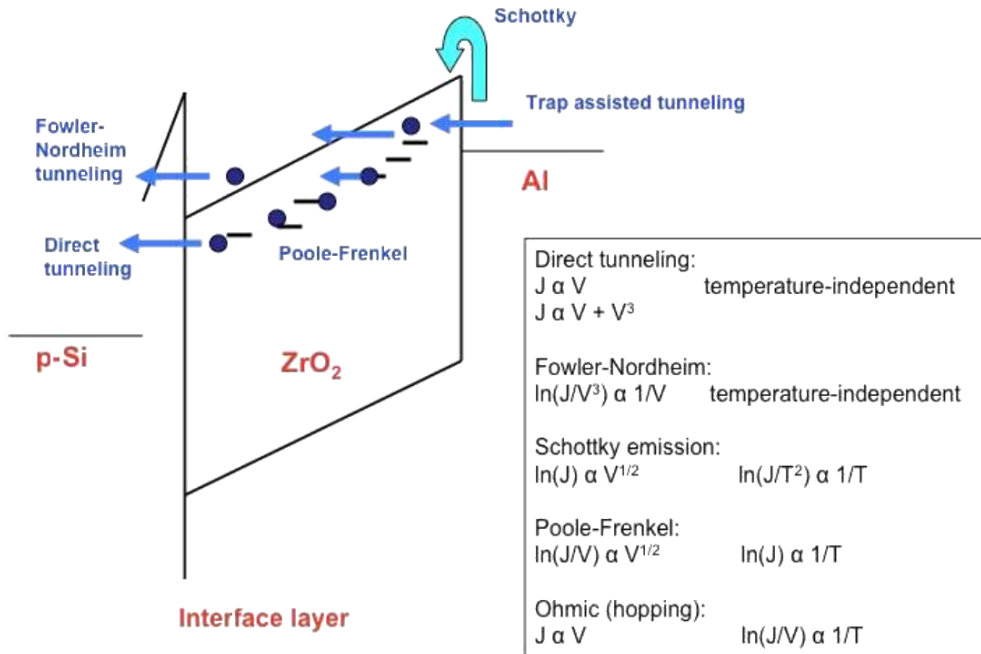


Fig. 1.1: Principales mecanismos de conducción en dispositivos Metal-Óxido-Semiconductor
Extraído de [15]

probabilidad de que existan electrones al otro lado de la barrera de potencial no es cero debido al efecto túnel.

- **Efecto túnel directo:** En la Fig. 1.2 se muestra el esquema. Si el voltaje que recorre el dieléctrico es suficientemente elevado, los electrones ven una barrera triangular y la corriente de puerta es debida al efecto túnel Fowler-Nordheim. Por otro lado, si el voltaje que atraviesa el dieléctrico es pequeño, los electrones ven el espesor completo del óxido y la corriente de puerta es debida al efecto túnel directo.
- **Emisión Schottky:** También denominada “Emisión termoiónica”, es un mecanismo de conducción bajo el que, si pueden obtener la energía suficiente proporcionada mediante activación térmica, los electrones del metal sobrepasarán la barrera de energía de la interfaz metal-dieléctrico.
- **Poole-Frenkel:** La emisión Poole-Frenkel (P-F) funciona de manera similar a la emisión Schottky. La excitación térmica de los electrones

puede emitir defectos hacia la banda de conducción del dieléctrico. Por ello, a la emisión P-F también se le llama emisión Schottky interna.

- **Óhmica (*Hopping*):** Este mecanismo es debido al efecto túnel de los electrones que saltan (hop) de un defecto a otro en películas dieléctricas.

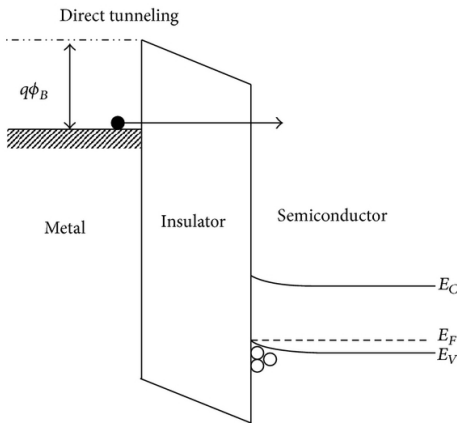


Fig. 1.2: Diagrama de bandas de energía del efecto túnel directo en una estructura MIS (Metal-aislante-semiconductor).
Extraído de [16].

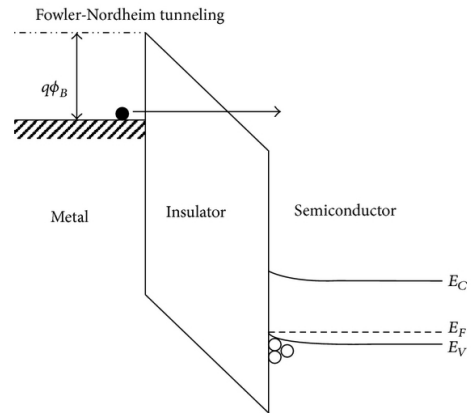


Fig. 1.3: Diagrama de bandas de energía del efecto túnel Fowler-Nordheim en una estructura MIS.
Extraído de [16].

El procedimiento a seguir para determinar el mecanismo de conducción consiste en representar las características I-V a diferentes temperaturas y posteriormente realizar un ajuste de los resultados para ver si son asimilables a uno de los tipos anteriormente mencionados. Hay que tener en cuenta que algunos no dependen de la temperatura.

1.3.3. Espectroscopía de admitancia

La espectroscopía de admitancia o método de conductancia [15], propuesto por Nicollian y Goetzberger en 1967, es uno de los métodos más precisos y completos para determinar la densidad de estados en la interfaz. La técnica se basa en medir la conductancia paralela equivalente de un capacitor MIS como una función del voltaje suministrado y la frecuencia de medida. La conductancia, que representa el mecanismo de pérdida debido a la captura de

defectos en la interfaz y a la emisión de portadores, es una medida de la densidad de estados en la interfaz.

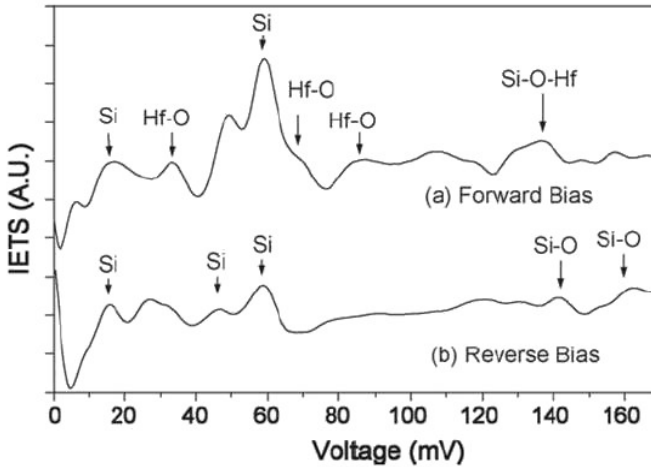


Fig. 1.4: Características de la técnica IETS | Extraído de [15]

1.3.4. Espectroscopía de efecto túnel de electrones inelástico

La IETS (*Inelastic electron tunneling spectroscopy*) es una técnica [15] que puede medir fonones, defectos, estructuras de unión microscópicas e impurezas en dieléctricos de alta- κ con una versatilidad y precisión superiores a las de otros métodos de caracterización. Básicamente, se trata de extraer la segunda derivada de la curva de efecto túnel en I-V de una estructura MOS ultrafina. El principio básico de la técnica IETS se ilustra en la Fig. 1.4. Cuando no existe ninguna interacción inelástica, la curva I-V es suave y su segunda derivada es cero. Cuando el voltaje aplicado causa que la separación del nivel de Fermi sea igual que la energía de interacción de un evento inelástico de pérdida de energía para el electrón del túnel, entonces se establece un canal de conducción adicional (debido al efecto túnel inelástico). Esto causa que la pendiente de la curva I-V se incremente a ese voltaje, y aparece un pico en la representación de su segunda derivada, donde la ubicación del voltaje del pico se corresponde con la energía característica de la interacción inelástica. El área bajo el pico es proporcional a la fuerza de la interacción.

1.3.5. Perfilado lateral de voltajes umbrales, defectos en la interfaz y carga atrapada en el óxido

El perfilado lateral [15] es una técnica de bombeo de carga que permite perfilar la distribución lateral de voltajes umbrales de un transistor MOSFET, las distribuciones laterales de los defectos de la interfaz y la carga atrapada en el óxido generada por la inyección de portadores calientes.

1.3.6. Técnica de inyección de portadores calientes sobre un sustrato agitado por pulsos

La técnica PASHEI [15] (*Pulse agitated substrate hot electron injection*) se puede usar para estudiar la carga atrapada en la puerta del dieléctrico de un MOSFET bajo voltajes reducidos. Las técnicas de inyección de portadores usadas normalmente, como el efecto túnel Fowler-Nordheim (FN) y la inyección de electrones calientes del sustrato (*Substrate hot-electron injection* - SHEI) no son aplicables en este caso. La técnica PASHEI consiste en utilizar secuencias de pulsos convenientemente sincronizadas para conseguir SHEI.

En el siguiente capítulo se centra la atención sobre las memorias de conmutación resistiva.

Capítulo 2

Memristores y memorias de conmutación resistiva

Como se ha mencionado anteriormente, la conmutación resistiva propia de los dieléctricos de alta permitividad abrió la puerta a las memorias resistivas (RRAM). Las principales ventajas de estas memorias son: (i) cambios de estado con poco consumo energético, ya que la escritura y la lectura están en el rango de los mW y los μ W, respectivamente; (ii) alta velocidad de conmutación, con velocidades cercanas a 1 ns; (iii) buena durabilidad cíclica; (iv) excelente escalabilidad; (v) proceso de fabricación compatible con la tecnología CMOS, que está ampliamente extendida. Todas estas propiedades hacen de las RRAM un excelente candidato para sustituir a la actual tecnología no volátil dominante del mercado, la memoria FLASH [10].

A lo largo de este primer epígrafe se recorre de manera sucinta un esquema organizativo de las diferentes tecnologías de memorias existentes.

2.1. Tecnologías de memorias

Como se explica en Jeong et al. [1], los progresivos avances en las tecnologías de circuitos integrados a lo largo de las últimas décadas nos han proporcionado ordenadores con unas capacidades de cómputo muy potentes gracias a memorias y procesadores de alta velocidad y alta densidad. En este apartado se prestará especial atención a las memorias semiconductoras. Estas memorias se clasifican, según el número de veces que pueden ser reescritas, en memorias de acceso aleatorio (*Random access memories* - RAMs)

y memorias de solo lectura (*Read only memories* - ROMs). En las RAMs se puede escribir o leer información de cualquier celda sin limitaciones de ciclos máximos de lectura/escritura, mientras que con las ROMs los ciclos de escritura sí están limitados. En las RAMs, los tiempos de escritura y lectura son aproximadamente iguales, a diferencia de las ROMs, cuya escritura es más lenta que la lectura. Las ROMs son no volátiles, lo que supone que la información almacenada permanece incluso si el suministro de energía está desactivado. Bajo estas líneas se describen las características de las memorias semiconductoras convencionales y emergentes.

2.1.1. Memorias convencionales

Comenzando primero por las RAMs, si atendemos a la capacidad de retención de datos, se clasifican en memorias volátiles y memorias no volátiles (NVMs) [1]. Las memorias volátiles pierden los datos almacenados cuando no reciben suministro eléctrico. Algunos ejemplos de memorias volátiles son las RAMs dinámicas (*Dynamic RAMs* - DRAMs) y las RAMs estáticas (*Static RAMs* - SRAMs). Las SRAMs son muy rápidas, pero su densidad es muy baja debido al gran tamaño de la celda unidad. Las DRAMs, en cambio, tienen una densidad sensiblemente mayor, aunque el tiempo de acceso es más lento. Debido a esto, las SRAMs se utilizan como memorias caché en las que el tiempo de acceso es crítico y las DRAMs se utilizan como memorias principales donde la capacidad de almacenamiento es la característica preponderante.

Por otro lado, las memorias ROM se clasifican como ROMs de programación única (*One Time Programmable ROMs* - OTPROMs) y ROMs programables en las que se pueden reescribir los datos (*Erasable programmable ROMs* - EPROMs). Las EPROMs se pueden borrar mediante radiación ultravioleta (*Ultraviolet EPROMs* - UVEPROMs) o por métodos eléctricos (*Electrically erasable PROMs* - EEPROMs). En una UVEPROM, todas las celdas se borran simultáneamente, mientras que en una memoria EEPROM las celdas se pueden borrar por bytes o bloques específicos.

Las memorias FLASH son un tipo de EEPROM, dado que son escritas y borradas eléctricamente. Sin embargo, cada celda en una memoria FLASH consiste en un único transistor MOSFET con una puerta flotante adicional,

a diferencia de otras EEPROMs, que utilizan dos MOSFET. La velocidad de operación de las FLASH es bastante más lenta (del orden de ms) comparadas con las memorias DRAM (del orden de ns). Por ello, las memorias FLASH se utilizan como almacenamiento secundario. La principal desventaja de las FLASH es que su funcionamiento no es fiable a voltajes reducidos, lo que supone una limitación de cara al desarrollo de la industria electrónica, que ha venido minimizando la tensión de funcionamiento en el silicio. Otra desventaja de las memorias FLASH (además de la lentitud de escrituras y borrados) es su limitada durabilidad, del orden de algo más de 10^5 ciclos de escritura y borrado. Teniendo en cuenta estas características, las memorias FLASH no son buenas candidatas a memorias secundarias en el futuro. A continuación se explican los tipos de memorias emergentes más importantes.

2.1.2. Memorias emergentes

Las memorias emergentes más relevantes son las siguientes:

- Memorias ferroeléctricas:
 - FRAM (*Ferroelectric RAM*)
 - FeFET (*Ferroelectric FET*)
 - FTJ (*Ferroelectric tunnel junction*)
- MRAM (*Magnetic RAM*)
- PRAM (*Phase-change RAM*)
- RRAM (*Resistive RAM*)

En la Tabla 2.1 se muestra una clasificación comparativa entre cuatro tipos de memorias emergentes.

2.1.2.1. Memorias ferroeléctricas

En esta sección se describen las tres clases de memorias ferroeléctricas que existen actualmente.

Memory prototype →	Magnetic RAM (MRAM)	Phase-change RAM (PCRAM)	Ferroelectric RAM (FeRAM)	Resistive RAM (RRAM)
Highlights ↓				
Storage mechanism	Magnetoresistance	Change in phase	Change in polarization	Change in resistance
Feature size: F (nm)	130	45	180	<5
Minimum cell area	$45F^2$	$4F^2$	$22F^2$	$4F^2$
Multilevel switching	Yes	Yes	No	Yes
Write/erase time (ns)	10	100	65	<1
Retention time	>10 years	>10 years	>10 years	>10 years
Write cycles (endurance)	$>10^{16}$	$>10^8$	$>10^{14}$	$>10^{10}$
Applications	Storage	Storage	Storage	Main memory/storage

Tabla 2.1: Comparativa entre diferentes tipos de memorias emergentes. Extraído de [17].

- **FeRAMs (*Ferroelectric RAMs*):** Cuando se aplica un campo eléctrico intenso a un material ferroeléctrico [1], la carga resultante de la polarización del material describe un comportamiento de histéresis. En un caso ideal, existirían dos estados fácilmente distinguibles de polarización. Las memorias ferroeléctricas (FeRAMs) se basan en la existencia de estos dos estados estables. Las ventajas que ofrecen las FeRAMs son: bajo consumo, rápida velocidad de escritura y buena durabilidad. Estas memorias tienen una celda unidad 1T1C (un transistor y un condensador). Sin embargo, uno de los problemas a solucionar es la poca densidad de celda comparada con otras tecnologías de memorias como son la DRAM o la FLASH.
- **FeFET (*Ferroelectric FET*):** En una memoria FeFET [18], una capa ferroeléctrica se utiliza como dieléctrico en la puerta de un transistor FET, donde el cambio de polarización ferroeléctrica modula la conductancia del canal del transistor. Las FeFET consumen poca energía para realizar la conmutación de estados. Son similares a las memorias FLASH, pero sustituyendo la puerta flotante para almacenar datos por polarización ferroeléctrica. Actualmente, tienen compatibilidad completa con la tecnología CMOS, una estructura de 1T (un transistor) y velocidades cercanas a las de la DRAM.
- **FTJ (*Ferroelectric tunnel junction*):** En tercer lugar, la memoria ferroeléctrica de unión con efecto túnel (FTJ) [18] es un dispositivo de doble terminal con una capa ferroeléctrica ubicada entre dos electrodos metálicos. La resistencia de la corriente de túnel se puede adecuar

invirtiendo la polarización ferroeléctrica, introduciendo así diferentes estados de resistencia para su aplicación como memoria.

2.1.2.2. MRAMs (*Magnetic RAMs*)

Existen dos tipos principales de RAMs magnéticas [1], las de escritura mediante campo magnético y las de transferencia de espín (*Spin-Transfer Torque Magnetic RAMs* - STTMRAMs o STTRAMs). En las mencionadas en primera instancia, cada celda de memoria se escribe usando un campo magnético. Su principal limitación es la elevada corriente de escritura, lo que dificulta su desarrollo.

Las STTRAMs, que aprovechan la corriente de polarización del espín, combinan ventajas de las SRAMs (alta velocidad), DRAMs (escalabilidad) y memorias FLASH (no volatilidad). Las desventajas de esta tecnología son que la ventana de resistencia OFF/ON no es muy amplia y que disipan una elevada cantidad de energía durante su funcionamiento.

2.1.2.3. PRAMs (*Phase-change RAMs*)

En las memorias de cambio de fase (PCM) [19], el material que permite la conmutación resistiva es un calcogenuro (compuestos químicos que engloban a los sulfuros, seleniuros y telurios). Este material es conductor de la electricidad cuando se encuentra en fase cristalina, y es aislante en la fase amorfa. La conmutación entre estos dos estados se consigue forzando el paso de corriente por la celda de memoria. La corriente produce un calentamiento del calcogenuro por efecto Joule y provoca la cristalización de la fase amorfa (*Set*) o funde la fase cristalina, retornando a la fase amorfa (*Reset*). Estos dispositivos son unipolares, lo que significa que los cambios de fase se producen en la misma polaridad. Las ventajas de las memorias PCM son las siguientes [19]:

- **Velocidad de escritura y fiabilidad:** La escritura de una celda tiene lugar en unos pocos cientos de nanosegundos o menos. Habitualmente, el *Set* (cristalización) dura más de 100 ns, mientras que el *Reset* (fusión) tarda solo unas decenas de nanosegundos. La velocidad de lectura depende de la ventana de resistencia y de la resistencia en LRS. Suponiendo una

resistencia en LRS de unos pocos kiloohmios y un voltaje de lectura de 0.1 V, la corriente es del orden de decenas de microamperios, lo que supone que la lectura es rápida. La durabilidad de estas memorias es muy buena, de hasta 10^{12} ciclos a nivel de celda.

- **Bajo voltaje y baja disipación de energía:** En circunstancias normales, el voltaje necesario para provocar el cambio de fase en un material tendría que ser extremadamente elevado. Sin embargo, los materiales que forman las PCM muestran conmutación por umbral (*threshold switching*), lo que supone que a partir de un voltaje no muy elevado (~ 1 V) su conductividad eléctrica se dispara y comienzan a cristalizarse. El incremento de la conductividad es reversible si se detiene el flujo de corriente antes de alcanzar la temperatura de cristalización. Por esta razón, las operaciones de *Set* y *Reset* se producen a bajo voltaje. Además, debido a la particularidad de la conmutación por umbral, las lecturas apenas perturban el estado de la celda.

En cuanto a la disipación de energía, el consumo por celda es de unos 10 pJ/bit, para unas condiciones de $I_{Reset} \sim 100 \mu\text{A}$, $V_{PROGRAM} \sim 1$ V y $t_{Reset} \sim 100$ ns.

- **Funcionamiento con múltiples niveles de resistencia por celda:** Gracias a una ventana de resistencia relativamente amplia, se pueden programar múltiples estados intermedios en una celda, mediante una cristalización parcial controlada. Sin embargo, esta variedad de estados requiere de una mayor capacidad de retención de los mismos a lo largo del tiempo de funcionamiento de la memoria.

Por otro lado, los principales problemas de las memorias PCM [19] son estos:

- **Corriente de *Reset*:** La corriente de *Reset* es bastante elevada debido a que las temperaturas requeridas para fundir las estructuras cristalinas son muy altas. Esto supone un problema de cara a la disipación de energía, pero también para las dimensiones del transistor selector, puesto que a mayor corriente, mayor ha de ser su tamaño.
- **Selector de celda:** Como la PCM es un dispositivo pasivo, necesita de un dispositivo selector para evitar errores de lectura y altos consumos

de potencia en arrays de celdas. Se suele utilizar como selector un transistor MOSFET en una configuración 1T1R. Como se ha indicado en el apartado anterior, la corriente de *Reset* limita la escalabilidad del tamaño del transistor. Es por esto que se ha ideado otra configuración de celda con un diodo como dispositivo selector para reducir el tamaño de la celda unidad.

- **Resistencia inestable:** La fase amorfa de la PCM no es completamente estable, porque el material tiende a ir cristalizándose con el tiempo hacia un estado cristalino favorable. Después del proceso de *Reset*, en la fase amorfa, se piensa que todavía pueden existir cristales nanométricos remanentes en el material. Esto empeoraría la estabilidad del nivel de resistencia.

Respecto a la variación de la resistencia a corto plazo, puede existir un aumento de la misma para el nivel HRS debido a la eliminación de defectos tras los sucesivos cambios a fase amorfa. De igual manera, se puede producir un aumento de la resistencia para el nivel LRS seguido de una disminución de la misma por una recristalización de las zonas amorfas del material.

2.1.2.4. RRAMs (*Resistive RAMs*)

Las memorias resistivas o RRAMs basan su funcionamiento en la modulación del nivel de resistencia de un material dieléctrico que se encuentra situado entre dos electrodos metálicos. A pesar de que existen algunas diferencias importantes en la naturaleza de la conmutación resistiva en RRAMs, básicamente el cambio en la resistencia depende de la formación y ruptura de uno o varios caminos filamentos dentro del dieléctrico, que unen entre sí los dos electrodos. Dependiendo del eventual estado en el que se encuentre la memoria, los filamentos pueden ser completos (de un electrodo a otro) o parciales. La composición del filamento es distinta dependiendo de la clase específica de RRAM. Las ventajas que presentan las RRAMs son [19]: tiempo de escritura/borrado (unos pocos nanosegundos), alta densidad de la celda unidad, buena durabilidad, bajo consumo de energía y multiplicidad de estados intermedios. Por otro lado, sus desventajas son [19]: la alta variabilidad del nivel

de resistencia entre ciclos y entre dispositivos, la inestabilidad del filamento y la necesidad de realizar un proceso previo de forming (generación del filamento cuando el dispositivo está en estado virgen o prístino).

En la siguiente sección se realiza una retrospectiva hacia los inicios de las memorias resistivas.

2.2. El Memristor

Antes de empezar a describir las características de los memristores en profundidad, es de obligado cumplimiento hacer referencia al pionero que los presentó en un trabajo teórico allá por el año 1971 [2]. Fue Leon Ong Chua el que estableció la sexta relación entre las cuatro variables fundamentales de los circuitos, que son la corriente i , el voltaje v , la carga q y el flujo eléctrico ϕ . Las cinco relaciones existentes eran:

1. La carga como integral de la corriente.
2. El flujo como integral del voltaje.
3. La resistencia como relación entre voltaje y corriente.
4. La inductancia como relación entre el flujo y la corriente.
5. La capacidad como relación entre la carga y el voltaje.

Y la que no se había discutido hasta ese momento era la relación entre el flujo y la carga. En 1976, Chua y Sung Mo Kang establecieron que, además de las propiedades establecidas en el trabajo de 1971, el memristor dependía de un estado interno [20]. La existencia del memristor como elemento aún no descubierto no se materializó hasta el año 2008, cuando un equipo de investigación liderado por Dmitri B. Strukov demostró las predicciones de Chua con el primer memristor físico medido en un laboratorio [21]. Y en el año 2009, Ventra et al. establecieron que los memristores pertenecen a un grupo más amplio de memorias incluyendo sistemas capacitivos e inductivos. Se expuso así la existencia de memristores, memcapacitores y meminductores [21, 22].

Desde la primera evidencia de la existencia del memristor en las RRAMs, surgieron distintos tipos de memorias resistivas como la MRAM, la PRAM

o la FeRAM. Aunque su potencial como memristores se descubrió más tarde, fueron desarrollados como dispositivos de memoria no volátil. Las primeras investigaciones sobre su mecanismo físico datan de antes de 1970 y algunos prototipos comenzaron a llegar a principios de la década de los 2000. Estas memorias fueron dirigidas hacia su aplicación como dispositivos de almacenamiento, aunque algunas también surgieron como candidatas para su uso en redes neuronales como dispositivos neuromórficos [23].

En la sección 2.3 se describen en profundidad las memorias resistivas.

2.3. Las memorias de conmutación resistiva

A lo largo de los siguientes apartados se explican con detalle los mecanismos físicos subyacentes de las memorias resistivas, así como los materiales de los que están compuestos estos dispositivos y algunas pinceladas de modelos físicos y circuitales. El capítulo finaliza con un breve repaso del estado actual de las RRAM y sus cualidades relativas al funcionamiento analógico en circuitos neuromórficos.

2.3.1. La ruptura del dieléctrico (*dielectric breakdown*)

Al fenómeno por el cual un material dieléctrico pierde sus propiedades aislantes cuando es estresado por medio de un elevado campo eléctrico o durante un tiempo prolongado se le denomina ruptura del dieléctrico (*Dielectric breakdown* - BD) [24]. Es importante saber diferenciar los términos *soft breakdown* y *hard breakdown* cuando se refieren a memorias resistivas. El *soft breakdown* es una forma alternativa de llamar al *electroforming*, concepto que se explica más en detalle en la siguiente sección. Para la mayoría de dispositivos, la ruptura del dieléctrico implica que dejan de funcionar correctamente. Sin embargo, si esta ruptura es controlada adecuadamente, en los memristores supone el pilar básico de funcionamiento de la conmutación resistiva. En concreto, en las RRAM este mecanismo conlleva la formación de un filamento conductor en el interior del dieléctrico, con el detalle de que el BD es parcialmente reversible. Por otra parte, decir que ha sucedido un

hard breakdown en un memristor significa que la celda ha quedado inutilizada (dañada por un exceso de corriente o voltaje).

2.3.2. Mecanismos físicos

Atendiendo a su funcionamiento a nivel atómico, los tipos de RRAMs que existen son estos [25]:

- **Memorias de cambio de valencia (VCM-RRAMs):** Habitualmente, en estas memorias el dieléctrico es un óxido metálico y los electrodos son metales inertes (Pt, W, TiN, etc.). Es necesario realizar un proceso previo a la conmutación resistiva, llamado *electroforming*, por medio del cual se forma un filamento conductor compuesto por vacantes de oxígeno debido a la migración de aniones desde la interfaz de uno de los electrodos con el dieléctrico hacia el otro electrodo [19]. En el proceso de *Reset* (cambio a alta resistencia), las vacantes de oxígeno se recombinan con los iones negativos y el filamento se deshace parcialmente. En el proceso de *Set* (cambio a baja resistencia) se vuelve a formar el filamento. Si el material dieléctrico es un nitruro, el funcionamiento es análogo pero sustituyendo oxígeno por nitrógeno [26]. Existen muchos factores que determinan la polaridad de la conmutación resistiva en estas RRAMs, entre los que se incluyen el grado de afinidad de los electrodos para capturar vacantes de oxígeno o la polaridad del electroforming [27].
- **Memorias de metalización electroquímica (ECM-RRAMs):** El material aislante es un óxido o electrolito sólido [19]. En este caso el filamento conductor está compuesto por cationes metálicos pertenecientes a uno de los electrodos, el cual está hecho de un material electroquímicamente activo (como pueden ser el cobre o la plata). El filamento está controlado por un mecanismo de reacción electroquímica (reducción-oxidación, redox) por medio del cual este se forma o se destruye. Durante el proceso de *Set* el electrodo activo se polariza positivamente, lo que conduce a la oxidación del metal y a la formación de cationes que se desplazan hacia el electrodo contrario por la influencia del campo eléctrico. Cuando los cationes metálicos unen ambos electrodos, se

forman uno o varios filamentos conductores repercutiendo en un aumento de la conductividad [27, 28]. En el proceso de *Reset* ocurre justo lo contrario: a través de un proceso de reducción el filamento se deshace, disminuyendo la conductividad de la memoria [19, 28]. A este tipo de RRAMs se las conoce como *Conductive Bridge RAMs* (CBRAMs).

- **Memorias de metalización termoquímica (TCM-RRAMs):** La formación del filamento conductor en este tipo de memorias es bastante similar al de los dispositivos VCM (cambio de valencia), ya que sucede una migración de iones y vacantes de oxígeno que da lugar a un puente entre los dos electrodos [29]. El proceso de ruptura del filamento (*Reset*) es el resultado del calentamiento por efecto Joule, que estimula la movilidad de los iones de oxígeno y acelera la difusión de vacantes [29]. Al llegar a una temperatura lo suficientemente elevada, el filamento termina deshaciéndose por el punto más estrecho [30]. Este proceso de *Reset* no se ve afectado por la polaridad del voltaje, y por tanto las memorias con mecanismo TCM presentan conmutación resistiva de tipo unipolar [29] (los tipos de polaridad se explican bajo estas líneas). Es destacable el detalle de que el mecanismo físico de TCM se observó originalmente en dieléctricos de óxido de níquel (NiO).

Dependiendo de la polaridad eléctrica de funcionamiento [25, 31], las RRAMs pueden ser:

- **Unipolares:** Las unipolares son aquellas en las que el proceso de conmutación es independiente de la polaridad del voltaje. El mecanismo físico más común del tipo unipolar es el calentamiento por efecto Joule (TCM-RRAM).
- **Bipolares:** En las RRAMs bipolares, los procesos de *Set* y *Reset* ocurren en polaridades opuestas. Hay dos subtipos de memorias resistivas bipolares: las que realizan el *Set* en positivo y el *Reset* en negativo, y las que realizan el *Set* en negativo y el *Reset* en positivo [31].
- **Apolares:** En algunos casos los comportamientos unipolar y bipolar aparecen en un mismo dispositivo, lo cual se denomina “conmutación resistiva apolar” (*nonpolar resistive switching*) [32].

- De umbral o monoestables (*threshold*):** Presentan conmutación hacia el estado de baja resistencia (LRS) a partir de un voltaje V_{Set} determinado. Mientras el voltaje se mantenga por encima de un cierto valor V_{Reset} (que es menor que el de *Set*), el estado LRS se mantiene. Sin embargo, tan pronto como el voltaje alcanza V_{Reset} , se vuelve al nivel de alta resistencia (HRS) [33]. El nombre de monoestables se refiere a que solo existe un estado estable sin aplicar voltaje externo.

En la Fig. 2.1 se adjunta un diagrama con los cuatro tipos de polaridad que pueden tener las RRAMs.

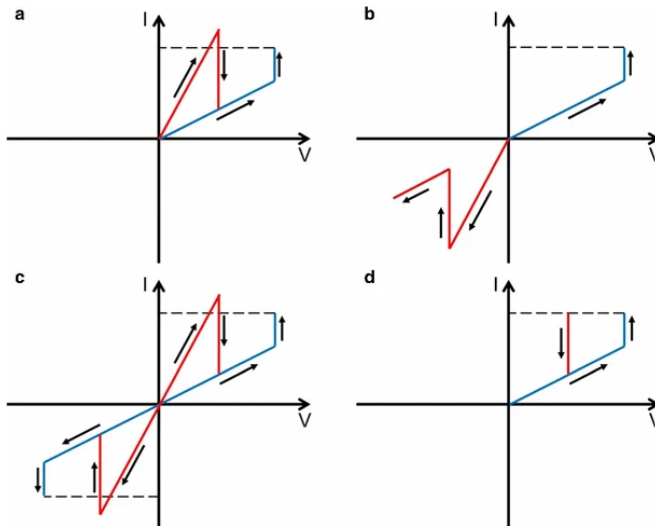


Fig. 2.1: Curvas de *Set/Reset* (azul/rojo) para los diferentes tipos de RRAMs. (a) RS unipolar, (b) RS bipolar, (c) RS apolar y (d) RS de umbral (*threshold*). Extraído de [27].

2.3.3. Materiales

En esta sección se describen los diferentes tipos de dieléctricos usados en RRAMs [34].

2.3.3.1. RRAMs utilizando óxidos binarios

Inicialmente, se prestó atención a los óxidos binarios metálicos como el NiO, TiO₂, Nb₂O₅ y ZrO₂ por su elevada constante dieléctrica para su aplicación

como óxidos de puerta de transistor. Sin embargo, actualmente se ha cambiado el enfoque hacia su utilización como materiales de conmutación resistiva en memorias no volátiles (NVMs). El comportamiento interno más aceptado del proceso de activación de RS para los óxidos binarios es el de la formación de un filamento en el óxido por difusión de vacantes de oxígeno. Sin embargo, existen dos interpretaciones para el proceso de ruptura del filamento: por un lado está el mecanismo termoquímico, que explica la disolución del filamento como el producto de la generación de calor por efecto Joule en el interior del dieléctrico. Y por otro lado está la explicación complementaria a la difusión de vacantes, por la que las vacantes se recombinarían con los iones desplazados en sentido contrario (al aplicar un voltaje en la polaridad opuesta), eliminando una parte del filamento. Existen algunos óxidos binarios metálicos con comportamiento unipolar y otros que presentan bipolaridad.

2.3.3.2. RRAMs con óxidos de Perovskita

Diversos óxidos de perovskita han atraído un gran interés para su aplicación en memorias resistivas debido a su comportamiento de histéresis I-V inherente. El SrZrO_3 (SZO) fue uno de los primeros tipos de óxido de perovskita que presentaban conmutación resistiva, lo que condujo a la idea de desarrollar estos materiales como medio de almacenamiento gracias a su gran retención, amplia ventana de resistencia y bajo consumo de energía.

2.3.3.3. RRAMs de electrolito sólido

Las celdas que usan electrolito sólido también son conocidas como celdas de metalización electroquímica (ECM), compuestas por una fina capa de electrolito sólido entre dos electrodos. Uno de los electrodos es electroquímicamente activo (Ag o Cu) y el otro es inerte (W o Pt). El mecanismo de conmutación es la formación y disolución de un filamento mediante efecto electroquímico. Estos dispositivos superan a las RRAMs basadas en óxidos en términos de velocidad de conmutación y durabilidad cíclica, aunque tienen un problema con el estrés térmico causado por la continua disolución del filamento por efecto Joule.

2.3.3.4. RRAMs con materiales orgánicos

Existen memorias resistivas formadas por moléculas, polímeros o compuestos orgánicos que contienen nanopartículas (NPs). Estas RRAMs también presentan el mecanismo de conmutación resistiva y por tanto son aptas para los mismos casos de uso contemplados en los dispositivos con materiales inorgánicos. Se utilizan cuatro estructuras para las RRAMs orgánicas:

- Capa única con un solo tipo de material orgánico.
- Capa doble con dos tipos de material.
- Capa triple con nanotrapas ubicadas entre dos capas orgánicas.
- Polímero con nanotrapas esparcidas por toda la matriz entre los electrodos.

Estos dispositivos orgánicos son relativamente baratos, escalables y flexibles. Sin embargo, sus limitaciones son el corto tiempo de retención y la escasa durabilidad.

2.3.3.5. RRAM basada en carbono (C-RRAM)

La memoria resistiva basada en carbono [25] posee algunas ventajas: composición química sencilla, bajo coste, alta estabilidad y bajo consumo energético. Un tipo de C-RRAM que utiliza óxido de silicio dopado con óxido de grafeno posee alta velocidad de conmutación, durabilidad de escritura/lectura de 10^{12} ciclos, inmunidad ante perturbaciones durante la lectura y retención de datos excelente. Aunque estas memorias parecen muy prometedoras, aún es necesario seguir investigando sus propiedades, funcionamiento y materiales.

2.3.3.6. RRAM con electrodo basado en óxido

Un ejemplo de este tipo de RRAM es la que tiene uno de sus electrodos de óxido de indio-estaño (ITO) [25]. El mecanismo de conducción del ITO se basa en una gran cantidad de vacantes de oxígeno. Por esta razón, el ITO es un buen reservorio de oxígeno, lo que ayuda a la formación del filamento en

la conmutación resistiva. Una de sus principales fortalezas es el bajo voltaje de funcionamiento. Otras ventajas son la buena capacidad de retención de datos y la durabilidad escritura/borrado.

2.3.4. Modelos físicos y modelos circuitales

Los modelos teóricos y los resultados empíricos se necesitan mutuamente para dar sentido a la labor investigadora. En este apartado se intenta aportar una explicación física al proceso de conmutación resistiva VCM, acompañada de un esquema simple del circuito equivalente a una celda RRAM.

2.3.4.1. Modelos físicos

Los modelos físicos nos proporcionan una explicación detallada acerca del funcionamiento de los memristores. Un modelo presentado por Xu et al. en 2008 describe los mecanismos por los que se rige la conmutación resistiva en dispositivos de cambio de valencia (migración de aniones de oxígeno), estudiando el caso de una estructura de TiN/ZnO/Pt [35]. En dicho estudio se indican los siguientes puntos:

1. La conducción en los estados LRS y HRS es debida al transporte de electrones por *hopping* (como se explicó en la sección 1.3.2) entre las vacantes de oxígeno localizadas en el filamento conductor (CF).
2. La conmutación entre LRS y HRS es debida a la formación y ruptura de los CFs.
3. El proceso de *Set* es similar al efecto de percolación (mecanismo que consiste en el desplazamiento de iones de un material a través de otro), en el cual se generan y desplazan las vacantes de oxígeno.
4. El *Reset* se debe al vaciamiento de electrones en algunos huecos de oxígeno a lo largo del CF al voltaje de *Reset*, y a la recuperación de los huecos que se recombinan con aniones de oxígeno.
5. Los fallos que se producen en los cambios de estado hacia LRS/HRS son debidos a la incapacidad de recuperar los huecos de oxígeno vaciados

de electrones con iones negativos de oxígeno de fuera de la malla tras múltiples procesos de *Reset*.

En la Fig. 2.2 se ilustran los procesos de formación y ruptura del filamento conductor durante la conmutación resistiva. Por otro lado, la evolución del filamento a nivel macroscópico se presenta en la Fig. 2.3.

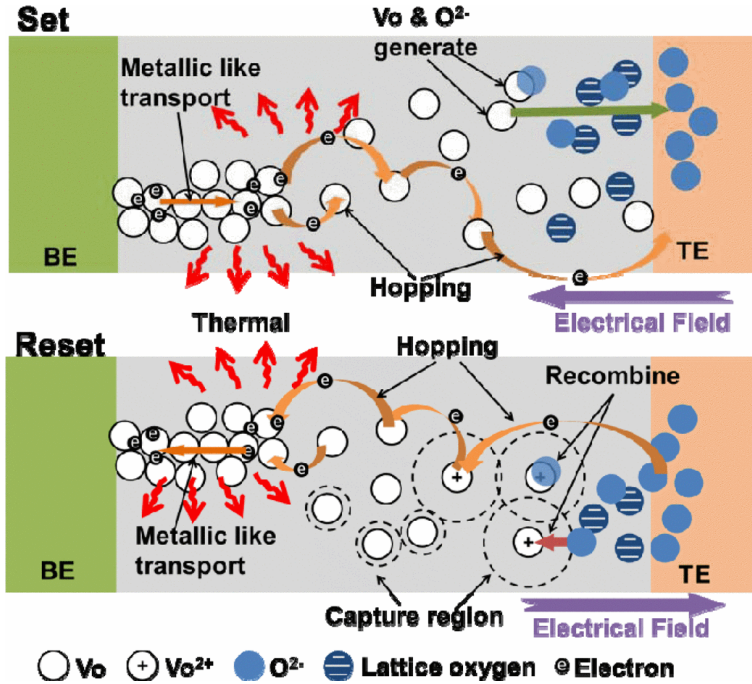


Fig. 2.2: Comportamiento atómico del filamento conductor en el proceso de conmutación resistiva. Extraído de [36].

2.3.4.2. Modelos circuitales

En la Fig. 2.4 se puede observar el circuito eléctrico que representa a un memristor. R_S representa la resistencia del filamento, R_H la del dieléctrico, R_L la de los electrodos y C_p la capacidad existente en el dieléctrico.

En la Sección 2.3.5 se desarrollan brevemente las buenas perspectivas de las memorias resistivas para fines más allá del almacenamiento de datos: las redes neuromórficas.

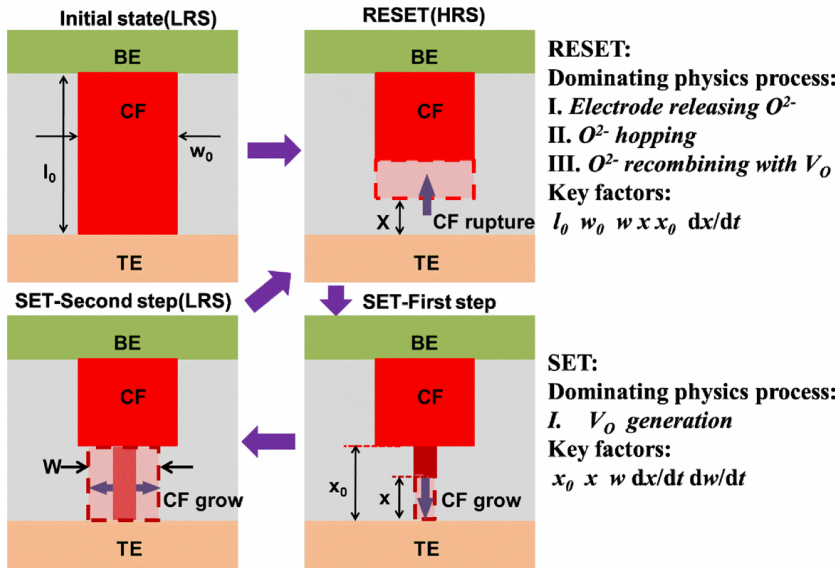


Fig. 2.3: Esquema de la evolución del filamento conductor. Durante el proceso de *Reset* se produce la ruptura del CF, aumentando la distancia del hueco (x). El proceso de *Set* se divide en dos fases: (1) crecimiento del CF hacia el electrodo (reducción de x) y (2) expansión del CF aumentando su diámetro (aumento de w). Extraído de [36].

2.3.5. Estado actual

Actualmente, las RRAMs ocupan un lugar destacado entre las tecnologías de memoria más prometedoras de cara al futuro [37]. Además de estar enfocadas al almacenamiento de datos, también han sido probadas como pilar fundamental de los sistemas neuromórficos. Los sistemas neuromórficos son, en pocas palabras, una implementación física de una red neuronal informática que emula el comportamiento de las células cerebrales y para cuyo funcionamiento las memorias resistivas actúan como sinapsis entre nodos neuronales.

Las principales ventajas del uso de las RRAMs para aplicaciones neuromórficas son la escalabilidad, la moderada velocidad de conmutación y el bajo consumo energético. Uno de los problemas de las memorias resistivas para esta finalidad es el cambio no gradual de la corriente en la operación de *Set*, dificultando el control del nivel de resistencia en pulsos de voltaje sucesivos. En nuestro grupo [38] hemos propuesto utilizar pulsos de corriente para la potenciación (*Set*) de forma que se puede controlar de manera mucho más precisa el cambio de estado.

El cambio abrupto a *Set* cuando se conmuta por voltaje puede ser paliado

mediante la adición de una capa de dieléctrico adicional, por ejemplo utilizando dos óxidos metálicos. De esta forma, si se incluye AlO_x en una RRAM, la movilidad de los huecos en esa capa será menor, lo que ralentizará la creación del filamento provocando que el cambio a *Set* sea mucho más gradual. Por otro lado, la asimetría entre el *Set* y el *Reset* también dificulta el funcionamiento correcto del sistema neuromórfico. Y otro problema comprometido es la variabilidad entre dispositivos y entre ciclos del mismo dispositivo, aunque esta última tiene un margen de tolerancia más amplio. Para que las RRAMs funcionen como neuronas reales es necesario que sean capaces de almacenar estados intermedios, adaptando las señales de entrada a la sinapsis en base a un “peso” determinado de cada impulso. Como se ha explicado en secciones anteriores, las RRAMs son capaces de funcionar como dispositivos analógicos con una amalgama de estados entre los niveles HRS y LRS. De cara a su funcionamiento en arrays de barras cruzadas (crossbar arrays), es vital que la variabilidad sea la mínima posible y también que no existan fugas de corriente que provoquen lecturas erróneas en posiciones adyacentes del array. Para evitar estas fugas de corriente se utiliza un diodo selector o un transistor [17].

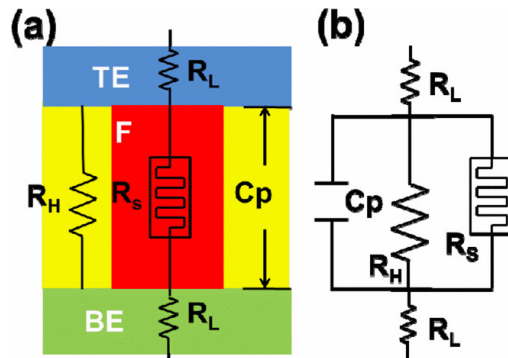


Fig. 2.4: Circuito equivalente de una RRAM con elementos parásitos. Extraído de [36].

Capítulo 3

Técnicas de caracterización eléctrica de RRAMs

En los siguientes puntos se contemplan los procedimientos de experimentación que se usan para caracterizar las memorias resistivas, algunos de los cuales son originales de nuestro grupo de investigación.

3.1. Electroforming

En algunos casos, dependiendo de los materiales involucrados o del espesor del dieléctrico, es necesario realizar el proceso de *electroforming* como paso previo a la conmutación resistiva. Volviendo a repetir lo ya mencionado en la Sección 2.3.2, el *forming* o *electroforming* supone la primera creación del filamento conductor en el interior del material aislante. En muchos casos, el filamento está compuesto por vacantes de oxígeno generadas al aplicar una diferencia de potencial entre los extremos del aislante.

Es esencial indicar que hay dos subcategorías de celdas RRAM en función de la relación existente entre el voltaje de *forming* y los voltajes de *Set* y *Reset*. Si sucede que la tensión a la que se forma el filamento es comparable con las tensiones de conmutación resistiva, el dispositivo se clasificará dentro de la categoría *forming-free* [39] (indicando que no es necesario este proceso previo). La otra subcategoría se corresponde consecuentemente con los casos en los que la generación del filamento desde el estado prístino requiere de un voltaje elevado, para que posteriormente la celda correspondiente conmute a sendas tensiones de *Set* y *Reset* sensiblemente más reducidas que en el ciclo

inicial, el cual en este caso sí se denomina *electroforming*.

Existen dos métodos para caracterizar un *electroforming* en un dispositivo RRAM: aplicando voltaje o suministrando corriente. Cuando se lleva a cabo un barrido de voltaje se hace obligatorio limitar la corriente porque puede suceder que el dieléctrico se destruya al dispararse la misma, evento que por lo general además es abrupto [39]. El incremento repentino de la corriente es debido a que, cuando se han formado uno o varios filamentos entre los dos electrodos a través del dieléctrico, la resistencia del dispositivo se reduce mucho al desplazarse el flujo eléctrico por la interconexión entre ambos extremos. Si en cambio se aplica corriente para el *forming*, no hay necesidad de establecer una limitación de voltaje máximo. Esto sucede así porque cuando se crea el filamento la resistencia disminuye y por la ley de Ohm el voltaje también se reduce. En ocasiones, cuando se ha desarrollado la caracterización de algunos lotes de dispositivos, se han registrado sucesos en los cuales los filamentos son extremadamente volátiles. Esta circunstancia acarrea la repetición de múltiples procesos de *forming* y dificulta en grado extremo el estudio de la conmutación resistiva. Además, la polaridad típicamente es muy importante, puesto que el comportamiento del dispositivo no suele ser igual formando el filamento inicial hacia una polaridad o haciendo lo propio hacia la contraria.

3.2. Caracterización corriente-voltaje

Tras haber completado el proceso de génesis del filamento conductor, generalmente se prosigue con medidas I-V aplicando barridos de voltaje y midiendo la corriente para estudiar la conmutación resistiva. Si la ventana de resistencia supera la década (1 orden de magnitud en escala logarítmica) se considera que la proporción R_{OFF} vs. R_{ON} es buena. Con estas medidas se pueden determinar los voltajes V_{Set} y V_{Reset} , estableciendo un “ciclo modelo” (o “ciclo marco”) para los barridos de voltaje. En ocasiones, debido a que el cambio al LRS (proceso de *Set*) es demasiado fugaz, se hace necesario establecer una limitación de corriente para no destruir el dispositivo. Si en lugar de aplicar tensión se utilizan barridos de corriente, hay que tener en cuenta que el riesgo de ruptura se da en el cambio al HRS, donde súbitamente crece el voltaje. Por ello, en la transición de *Reset* hay que ajustar la tensión

límite. En cuanto a la representación de las curvas I-V, el eje de corriente puede representarse en escala lineal o logarítmica. La principal ventaja de la representación logarítmica es la facilidad para determinar la ventana de resistencia en órdenes de magnitud.

Mención aparte merecen las situaciones en las que los cambios de estado “fallan”. Estos comportamientos se clasifican de la siguiente manera [40]:

- **Normal:** Tras el *Set* el nivel de corriente alcanza el rango admitido para el LRS y tras el *Reset* se alcanza el rango para el HRS.
- **Fallo de *Set*:** Tras el *Set* el nivel de corriente queda por debajo del umbral del LRS y se produce un fallo.
- **Fallo de *Reset*:** Tras el *Reset* el nivel de corriente queda por encima del umbral del HRS y se produce un fallo.
- **Pérdida de datos (Tipo I):** Se realiza un *Set* exitoso, y tras esperar un tiempo se lee el nivel de corriente antes de realizar un *Reset*. El resultado es que no se supera el umbral del LRS, produciéndose un fallo. Este fallo se atribuye a un problema de retención en los dispositivos.
- **Pérdida de datos (Tipo II):** Se realiza un *Reset* exitoso, y tras esperar un tiempo se lee el nivel de corriente antes de realizar un *Set*. El resultado es que el nivel de corriente está por encima del umbral del HRS, ocurriendo un fallo. Este tipo de fallo es el que se produce con menor frecuencia, ya que es extraño que se produzca una perturbación en el estado del HRS por motivos de retención.

En la Fig. 3.1 se pueden observar los cinco tipos de situaciones que pueden ocurrir a lo largo de los ciclos de conmutación resistiva.

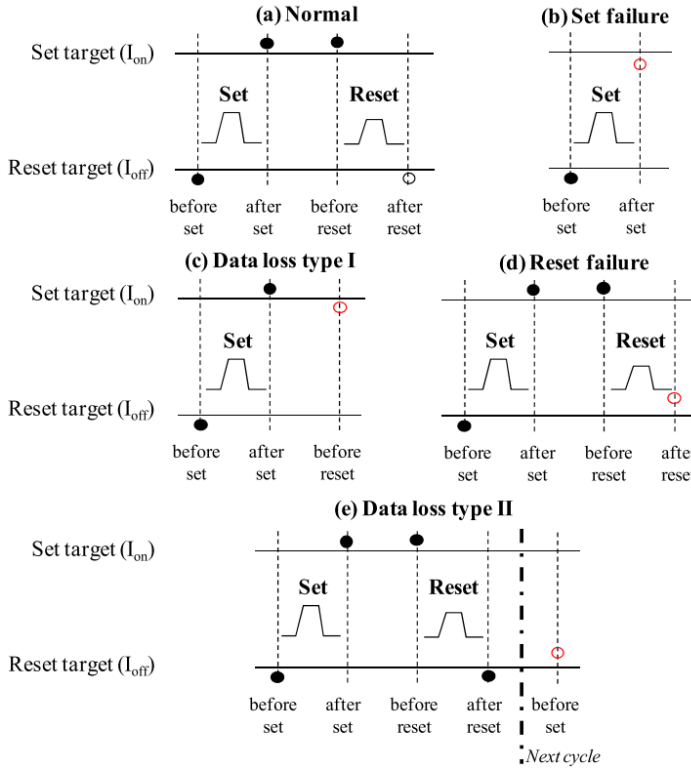


Fig. 3.1: Representación del funcionamiento normal de un ciclo de conmutación resistiva y de los cuatro modos de fallo. Extraído de [40].

3.3. Robustez

Cuando se habla de la robustez [41] de un dispositivo en el ámbito de la conmutación resistiva, se hace referencia al número de veces que puede conmutar entre dos o más estados mientras mantiene una ventana de resistencia suficientemente amplia. El dispositivo bajo test puede fallar de forma súbita o gradual. Para poder determinar si el dispositivo ha fallado, es necesario establecer un umbral en la ventana de resistencia. Si los valores medidos se sitúan bajo el mencionado umbral, se considera que el dispositivo ha fallado. La amplitud mínima de la ventana puede diferir entre unos contextos de aplicación y otros, por lo que no existe un valor estándar. Para configurar el experimento existen tres alternativas que se mencionan en Lanza et al. [41]: dos de ellas se basan en la aplicación de un tren de pulsos de voltaje, mientras que la tercera hace uso de barridos I-V. Cuando se aplican pulsos de voltaje al mismo tiempo

que se mide corriente, se establecen dos niveles de voltaje (V_{LRS} y V_{HRS}) que serán aplicados en pulsos alternos y hasta un número de ciclos determinado, o hasta que la muestra se haya degradado completamente. Entre cada uno de estos dos pulsos se suele intercalar una lectura (V_{Read}) a un voltaje reducido. Así, serán cuatro los pulsos: V_{LRS} , V_{Read} , V_{HRS} y V_{Read} . Este método es mucho más rápido que el basado en barridos de corriente-voltaje y permite registrar un número muy elevado de ciclos en un corto período de tiempo. El aspecto más limitante que presenta esta alternativa involucra el coste económico necesario para adquirir el equipamiento de laboratorio (un analizador de parámetros de semiconductores). Además, es importante conocer que ciertos equipos no son capaces de medir corrientes inferiores a 10 μA durante los barridos de pulsos de voltaje.

Existe una técnica alternativa (también con un tren de pulsos de voltaje) en la que no se mide la corriente simultáneamente. El proceso es el siguiente: tras aplicar un número determinado de pulsos, se detiene el experimento y se mide el estado de la celda en corriente continua o mediante un barrido I-V. Posteriormente, se continúan aplicando series de pulsos intercaladas con lecturas DC hasta que se finaliza el experimento. La clara ventaja de esta segunda técnica es que no se necesita hardware avanzado para realizarla. El gran problema que lleva aparejado, sin embargo, es su poca fiabilidad a la hora de determinar el número exacto de ciclos en los que el dispositivo bajo test ha seguido funcionando correctamente, ya que no se puede asegurar con total certeza que todos los pulsos han provocado un cambio de estado porque no se comprueba el nivel de corriente tras cada iteración. Este hecho, sumado al escaso número de puntos de medida en los resultados, hacen que esta alternativa solo se recomiende para tecnologías bien optimizadas en la fase de fabricación industrial. Por tanto, su uso está desaconsejado para estudios científicos en universidades o centros de investigación.

El tercer procedimiento para medir la característica de robustez de un dispositivo consiste en la aplicación de una secuencia de barridos I-V en la que cada barrido engloba un “ciclo marco”. De cada barrido se extraen los valores R_{HRS} y R_{LRS} a partir del cociente entre un voltaje seleccionado (p.ej.: ± 0.1 V) y la corriente medida a ese voltaje. Esta técnica tiene la ventaja de que asegura fehacientemente que los cambios de estado se han realizado

(o no) en su totalidad. Sin embargo, presenta la importante desventaja del prolongado tiempo del experimento. Por otro lado, teniendo en cuenta que el funcionamiento real de las celdas de memoria es a base de pulsos, los barridos I-V no son ensayos realistas.

3.4. Retención

La evaluación de la capacidad de retención de datos de un dispositivo resistivo no volátil se basa en comprobar si los niveles LRS y HRS se mantienen estables en el tiempo tras las transiciones de *Set* y *Reset*, respectivamente [41]. Para llevar a cabo este tipo de experimento existen dos procedimientos: estrés de voltaje constante (*Constant Voltage Stress* - CVS) y recocido a alta temperatura. El CVS consiste en aplicar una pequeña tensión de lectura constante mientras se mide la variación de la corriente durante el experimento. El recocido a alta temperatura es una forma más agresiva de testar RRAMs, ya que a temperaturas elevadas las partículas atómicas adquieren una movilidad mayor que a temperatura ambiente, y esto favorece la degradación de los filamentos conductores y provoca una disminución de los niveles de corriente en LRS. En cambio, es mucho menos probable que los niveles de corriente en HRS se vean afectados porque en esa situación lo normal es que se sigan manteniendo bajo el umbral.

Como parámetro de calidad de una RRAM, se considera como apropiada una capacidad de retención estimada de 10 años a 85 °C [41]. Sin embargo, como no se puede esperar tanto tiempo, se utiliza la técnica del recocido durante un determinado número de horas/días y posteriormente se proyecta la tendencia.

3.5. Test de escritura/borrado

Para demostrar el funcionamiento analógico de los memristores se efectúan los test de escritura y borrado. La escritura es el cambio de estado al LRS y el borrado es el cambio al HRS. Hay dos subtipos: incrementales y acumulativos. El procedimiento de medida desarrollado en estos experimentos es el siguiente:

1. Se conmuta el dispositivo al estado opuesto de nuestro test. Es decir, si se trata de un test de escritura (borrado), hay que realizar un *Reset (Set)*.
2. Se efectúan los siguientes pasos iterativamente:
 - a) Se aplica un barrido de voltaje desde 0 V hasta una tensión determinada, de forma que se produzca un cambio de estado parcial. En cada nueva iteración se aumenta ligeramente el voltaje final.
 - b) Si el voltaje final del barrido ha alcanzado el valor objetivo del experimento:
 - Si el test es acumulativo, se continúa por el paso nº 3.
 - Si el test es incremental, se finaliza el experimento.
 - c) **Solamente si el test es incremental:** se repite el paso nº 1. De esta forma, cada escritura o borrado siempre comienza desde el estado original (no existe acumulación de escrituras o borrados).
3. Se repite el paso nº 1.
4. Se realiza un último barrido desde 0 V hasta la tensión final, de forma que esta última iteración resulta en un ciclo de escritura o borrado completo que “envuelve” al conjunto de estados intermedios del experimento.

A partir de la caracterización de las escrituras/borrados incrementales y acumulativos se consiguen visualizar los estados intermedios que puede alcanzar el dispositivo. Una gran variedad de estados y un control preciso de los mismos favorecen el funcionamiento analógico de los memristores. En las Figs. 3.2 y 3.3 se ilustran unos test de escritura incremental y acumulativa, respectivamente.

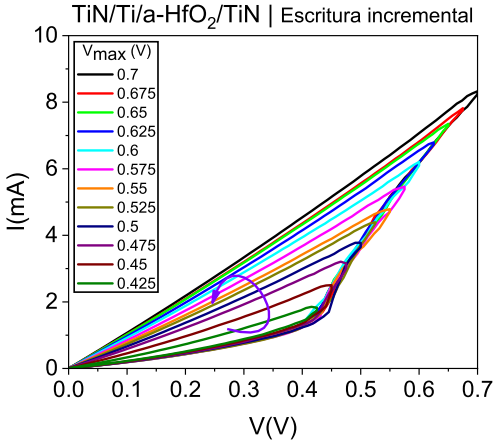


Fig. 3.2: Ejemplo de escritura I-V incremental

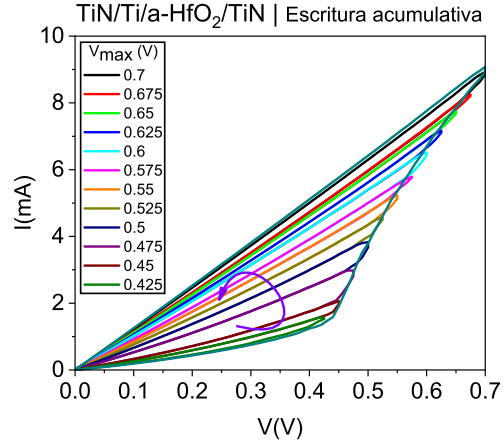


Fig. 3.3: Ejemplo de escritura I-V acumulativa

3.6. Mapas de memoria

Los mapas de memoria hacen referencia a los ciclos de histéresis que presentan las memorias resistivas. Aparecen mencionados por primera vez en el trabajo de Miranda [42]. Estos ciclos de histéresis son semejantes a las curvas de polarización ferroeléctricas (ver Fig. 3.4). Como se explicó en la Introducción, los memristores pertenecen al conjunto de las memorias no volátiles (NVMs). Por tanto, el estado en el que se encuentran depende del último nivel alcanzado, aparte de la señal de entrada y de una hipotética degradación de los dispositivos. Teniendo esto en consideración, los mapas de memoria son un indicador muy valioso para evaluar características como la estabilidad de los estados LRS y HRS, la ventana de resistencia o la variedad de estados intermedios.

La metodología a seguir para registrar y representar los mapas de memoria se describe a continuación:

- Aspectos a tener en cuenta:
 - El experimento se basa en aplicar barridos de pulsos de voltaje.
 - Un mapa de memoria comprende un ciclo completo *Set + Reset*.
1. En primer lugar, es conveniente conmutar al estado HRS (LRS) si se va a comenzar una transición hacia *Set (Reset)*.

2. Se efectúan los siguientes pasos iterativamente:
 - a) Se aplica un pulso de programación a un voltaje determinado. El primer pulso suele ser de 0 V, y en cada iteración posterior se aumenta la tensión del pulso correspondiente. Cuando se alcanza el voltaje positivo máximo se empiezan a aplicar amplitudes cada vez más pequeñas hasta llegar al voltaje inicial. A partir de ahí, el planteamiento sigue la misma pauta, pero desde el voltaje inicial hacia tensiones negativas. Al llegar a la tensión negativa máxima se reduce paulatinamente la amplitud, hasta llegar al voltaje inicial.
 - b) Se aplica un pulso de lectura a un voltaje fijo (típicamente, a 0.1 V para experimentos I-V y a 0 V para experimentos GCV).
3. Para representar los resultados en una gráfica, a cada uno de los voltajes de programación se le asigna el valor que toma la variable dependiente (corriente, capacidad o conductancia) en la lectura inmediatamente posterior al pulso de programación. El resultado es el ciclo de histéresis antes mencionado.

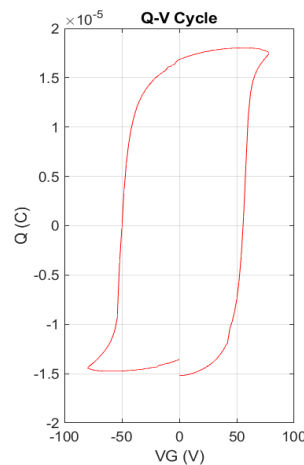


Fig. 3.4: Ciclo de polarización ferroeléctrica (carga-voltaje)

Un ejemplo gráfico del resultado “en bruto” de un mapa de memoria se proporciona en la Fig. 3.5. Una vez procesado y representado, el aspecto del mapa de memoria extraído de la figura anterior se puede observar en la Fig. 3.6.

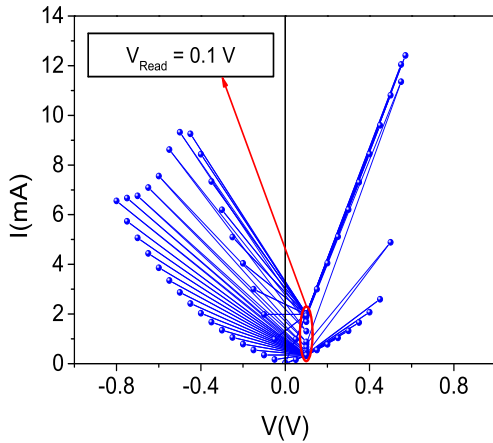


Fig. 3.5: Valores de I durante un mapa de memoria

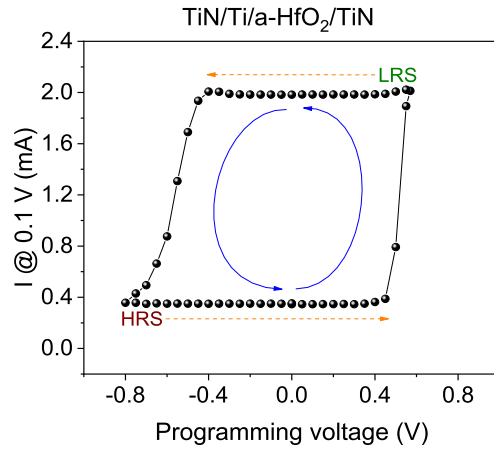


Fig. 3.6: Ejemplo de ciclo de histéresis obtenido

3.7. Caracterización mediante pulsos de corriente

Esta técnica es original de nuestro grupo de investigación [38]. Se fundamenta en que el control mediante corriente de la transición de *Set* es mucho más preciso que el control mediante voltaje. Para medir los pulsos de corriente se usó un Analizador de Parámetros de Semiconductores en conjunción con un convertidor V/I casero, el cual transformaba los pulsos de voltaje suministrados por un generador de ondas en pulsos de corriente. Se hizo uso también de un osciloscopio, pero únicamente para experimentos concretos (transitorios de corriente). Esta técnica se detalla con mayor profusión en la Sección 4.2. En la Fig. 3.7 se representa un esquema del montaje experimental para este tipo de medidas.

3.8. Estudios en temperatura

Los experimentos a distintas temperaturas los realizamos con la ayuda de un criostato como el de la Fig. 3.8, que aísla del exterior al dispositivo. Disponemos de un controlador de temperatura para calentar el interior del criostato y para disminuir la temperatura usamos nitrógeno líquido. También disponemos de helio, que es útil para evitar que se forme escarcha en la cámara de la muestra, ya que el helio y el nitrógeno se localizan en cámaras adyacentes

pero no comunicadas entre sí. Utilizando nitrógeno líquido solamente es posible llegar hasta alrededor de 77 K, por lo que esa es la temperatura mínima a la que medimos. A través de estas pruebas se pueden extraer dependencias con la temperatura en el nivel de corriente o capacidad-conductancia. Es muy importante tener precaución a la hora de efectuar las medidas, puesto que si la temperatura no es estable en el momento de ejecutar el proceso de medición, los resultados no serán fiables (combinando el uso del radiador para limitar la temperatura con el suministro de nitrógeno se puede mantener una temperatura estable). En la Fig. 3.9 se presenta un esquema del montaje experimental usado para realizar estudios en temperatura.

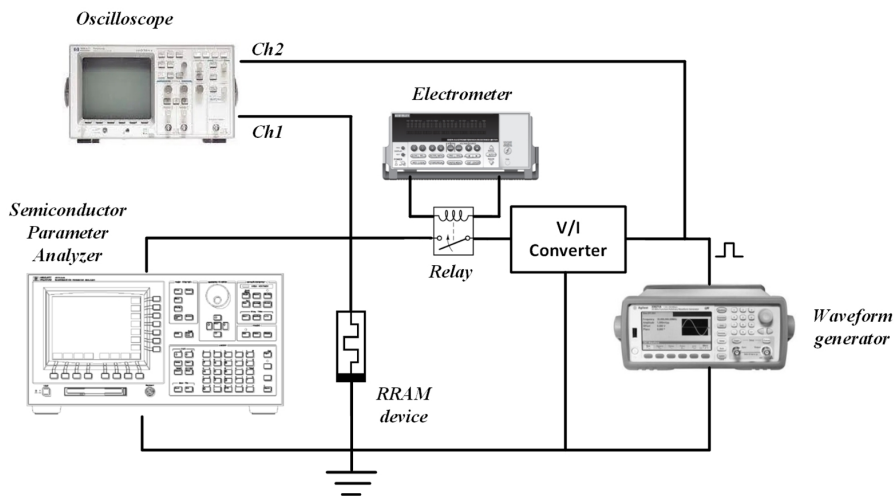


Fig. 3.7: Esquema del experimento con pulsos de corriente

A continuación se describe el proceso seguido para este tipo de experimentos:

■ Aspectos a tener en cuenta:

- Es esencial que la muestra a medir haya sido previamente adherida a una placa de cobre mediante nitrato de plata (sustancia conductora) para garantizar su conductividad en el momento de conectarla en el criostato.
- Dependiendo de si la muestra tiene una estructura MIS o MIM, es necesario realizar uno o dos surcos en los laterales de la placa de cobre de cara a aislar las posteriores conexiones dentro del criostato.



Fig. 3.8: Criostato

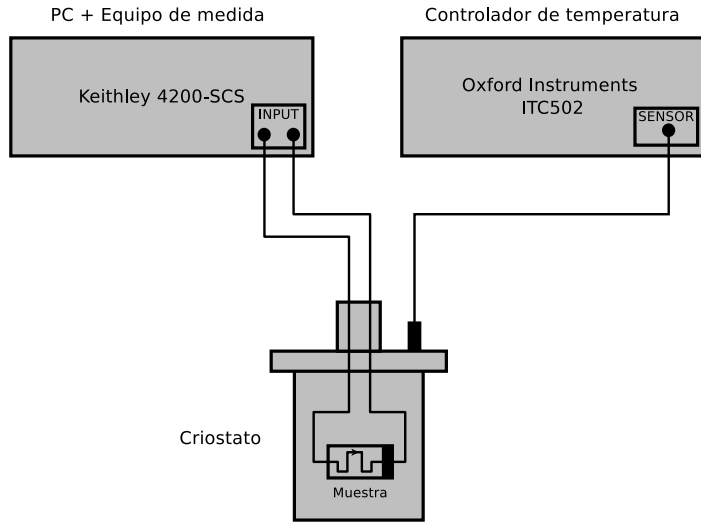


Fig. 3.9: Montaje experimental para estudios en T^a

1. En primer término, se sueldan al cobre los conectores necesarios para su montaje posterior en el criostato. Los conectores se ubican en las zonas aisladas del cobre.
2. El segundo paso es realizar las conexiones correspondientes usando un equipo de soldadura de hilos de aluminio u oro (*wire-bonding*). En muestras MIM, hay que conectar el electrodo superior a una de las zonas laterales y el electrodo inferior a la zona opuesta. Por otra parte, en muestras MIS solo es necesario usar el hilo que va conectado al electrodo superior, ya que la conexión inferior va a través del sustrato.
3. Una vez soldados los hilos, se puede proceder a colocar la muestra en el vástago del criostato. En nuestro laboratorio usamos grasa para que la placa de cobre se mantenga adherida al vástago (la grasa es un material aislante).
4. El último paso antes de introducir la muestra en el criostato es unir los cables que salen del vástago con los conectores del paso n° 1 utilizando nitrato de plata. Es vital que las conexiones permanezcan intactas durante todo el experimento.
5. Para medir en temperatura se efectúan iterativamente una serie de pasos, empezando habitualmente desde la temperatura más baja:

- a) Se establece la temperatura objetivo en el controlador de temperatura.
- b) Cuando se ha alcanzado dicha temperatura, se ejecutan los experimentos correspondientes.
- c) Si en algún instante determinado la temperatura ha superado el valor objetivo claramente, se suministra nitrógeno líquido al criostato lentamente para equilibrar la temperatura. El radiador se encarga de gestionar estas variaciones a la baja.
- d) Cuando se han acabado las pruebas en esta temperatura, se procede con el siguiente nivel en sentido ascendente.

3.9. Caracterización de pequeña señal

Esta técnica de caracterización también es distintiva de nuestro grupo [43], lo que nos aporta un valor añadido respecto al conjunto estándar de medidas, pues aporta una perspectiva que no suele reflejarse en los trabajos de la literatura. Las medidas de capacidad/conductancia (C-G) que realizamos son análogas a las técnicas convencionales pero aplicadas a pequeña señal. Para llevar a cabo los experimentos utilizamos un voltaje de 30 mV RMS en alterna sobre la señal en continua. Adicionalmente, las medidas con frecuencia variable son importantes puesto que permiten caracterizar tres variables interrelacionadas. Los barridos de frecuencia consisten en la modulación de los niveles a medida que se aplica un voltaje fijo, representándose habitualmente en el eje X la frecuencia y en el eje Y la capacidad o la conductancia (ver Fig. 3.10). Algunas veces, cuando se realizan barridos de frecuencia a tensiones variables, estos se pueden representar en un gráfico 3D como el de la Fig. 3.11.

La principal diferencia con las medidas en corriente es que en este caso es posible realizar la lectura del dispositivo a 0 V. Otra diferencia importante al medir capacidad y conductancia con los equipos de los que disponemos es que no se puede establecer un límite que impida la rotura del dieléctrico de la muestra caracterizada. Mientras que en las medidas de corriente/tensión es básico establecer un valor tope, en este caso hay que tener precaución a la hora de realizar medidas y no hacerlas hasta que se tenga bastante claro el rango de

voltajes al que funcionan los dispositivos de manera segura y estable. De otro modo, se corre el riesgo de no completar el proceso de caracterización eléctrica, lo cual es absolutamente imprescindible en nuestro grupo de investigación.

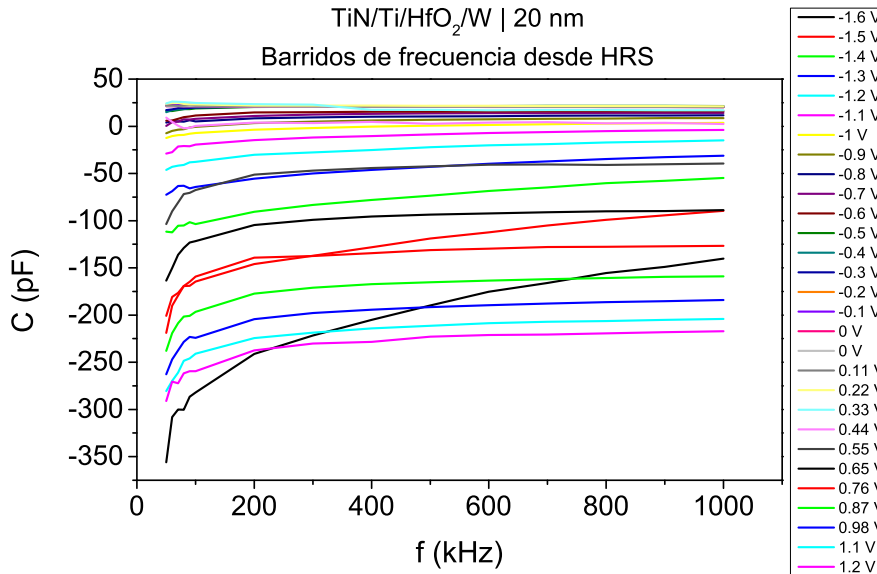


Fig. 3.10: Técnica de barridos de frecuencia con voltaje fijo

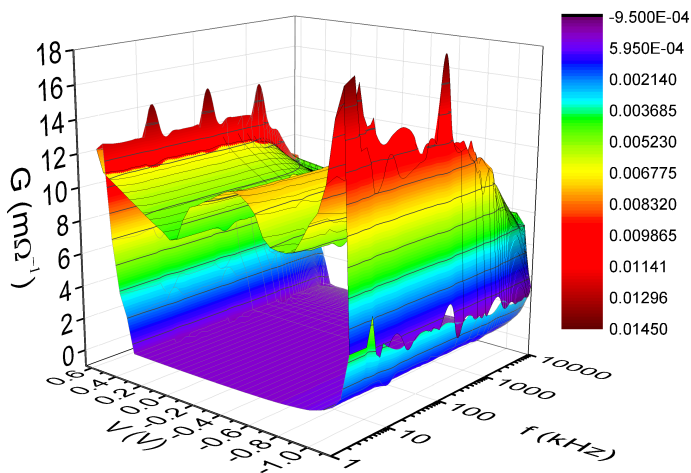


Fig. 3.11: Técnica de barridos de frecuencia con barridos de voltaje

Tras explicar las técnicas de caracterización eléctrica, en la segunda parte de esta tesis se recopilan los resultados más interesantes obtenidos durante el transcurso de mi doctorado. Los distintos apartados se clasifican en función del material que compone el dieléctrico de las estructuras MIM.

Parte II

Resultados experimentales

Capítulo 4

Estructuras MIM con dieléctrico de HfO₂

Esta sección comprende los trabajos en los que he colaborado formando parte del equipo de investigación del Grupo de Caracterización de Materiales y Dispositivos Electrónicos, realizados a través de colaboraciones con investigadores del Centro Nacional de Microelectrónica - Instituto de Microelectrónica de Barcelona (CNM-IMB) e investigadores de la Universidad Autónoma de Barcelona. Los resultados descritos en este primer apartado del capítulo (4) proceden de obleas fabricadas en el CNM-IMB.

4.1. Estudios experimentales de la admitancia

4.1.1. Control de la escritura y el borrado

En este estudio se demostró que el control de los valores de admitancia se podía hacer de una forma precisa durante las operaciones de escritura y borrado. Los dispositivos probados tenían una estructura MIM de TiN/Ti/20 nm-HfO₂/W que presentaba conmutación resistiva. Las películas de HfO₂ se depositaron mediante deposición atómica de capas (ALD - *Atomic Layer Deposition*) a 225 °C usando hafnio tetrakis(dimethylamido) y H₂O como precursores oxidantes y N₂ como portador y gas de purgado. Los electrodos superior e inferior fueron depositados mediante *magnetron sputtering*. Las estructuras resultantes fueron celdas cuadradas de 5 × 5 μm². Se aplicó voltaje sobre el electrodo superior (TiN/Ti), dejando el electrodo inferior (W) a tierra.

La Fig. 4.1 muestra el proceso inicial de *electroforming* y los primeros ciclos posteriores al mismo, de comportamiento bipolar. Un estudio a diferentes temperaturas mostró que a temperaturas bajas (77-78 K) el incremento de la corriente en la transición hacia *Set* se producía en diferentes etapas (ver Figs. 4.2 y 4.4). Sin embargo, a temperatura ambiente la corriente aumentaba de manera continua. En general, estos dispositivos presentaban una repetitividad excelente en los experimentos. La Fig. 4.3 presenta los valores de corriente en los estados de ON y OFF para alrededor de 1400 ciclos a temperatura ambiente. Para obtener lazos de admitancia en estas muestras, se aplicó una señal RMS de 30 mV y 100 kHz sobre el voltaje en corriente continua.

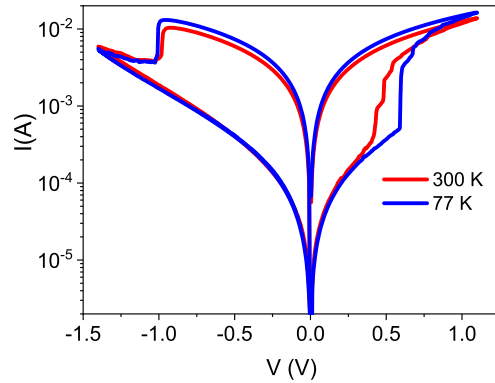
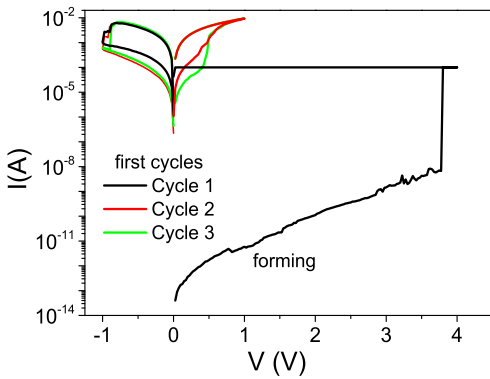


Fig. 4.1: *Forming* y primeros ciclos de RS

Fig. 4.2: Transiciones de *Set* a diferente T

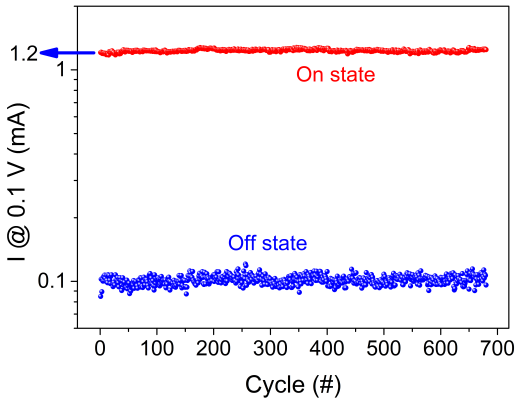


Fig. 4.3: Valores de corriente en ON y OFF 680 ciclos I-V

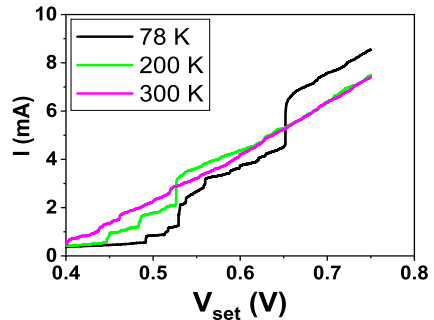


Fig. 4.4: Transiciones de *Set* a diferente T

En las Figs. 4.5 y 4.6 se ven, respectivamente, las partes real (G) e imaginaria (B/ω) de la admitancia durante el transcurso de un borrado acumulativo. Los

valores negativos de la susceptancia cuando el dispositivo se encuentra en estado de *Set* eran debidos a que estaba presente un comportamiento inductivo [44]. Consecuentemente, se propuso que tras el proceso de *electroforming* el funcionamiento del dispositivo era análogo al de una capacidad en paralelo con una resistencia, estando esta última en serie con una inductancia. Las características del experimento que generó las Figs. 4.5 y 4.6 son estas: primero se llevó el dispositivo a *Set* y luego se obtuvo cada lazo de la señal de admitancia aplicando barridos ($0 \text{ V} \rightarrow V_{\text{borrado}} \rightarrow 0$) e incrementando V_{borrado} para el lazo subsiguiente. El proceso de escritura también se estudió, aunque no forma parte de los resultados. El proceso seguido para las operaciones de escritura fue semejante, pero comenzando desde *Reset* y sustituyendo V_{borrado} por $V_{\text{escritura}}$.

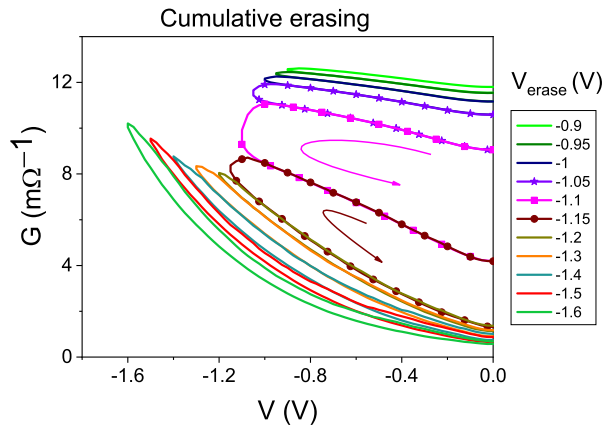


Fig. 4.5: Lazos de conductancia durante un borrado acumulativo

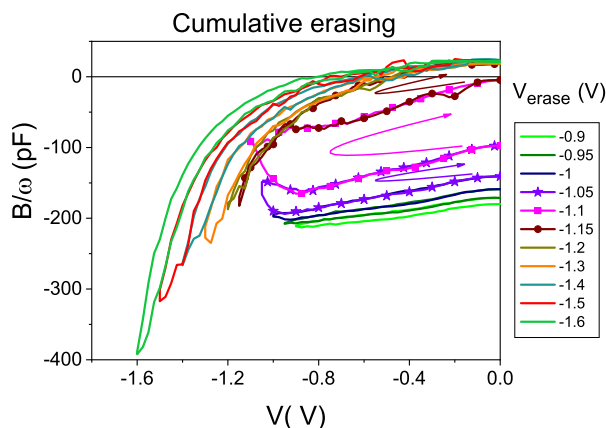


Fig. 4.6: Lazos de susceptancia durante un borrado acumulativo

4.1.2. Estudio de la admitancia

Con las muestras con dieléctrico compuesto por 20 nm de óxido de hafnio se realizó un segundo estudio, utilizando la misma configuración experimental explicada en la Sección 4.1.1.

Durante las medidas realizadas sobre las memorias resistivas se obtuvieron resultados negativos de susceptancia. Así mismo, se profundizó en el comportamiento meminductivo que aparecía junto a los efectos memristivos. Se realizó también un estudio detallado de parámetros de pequeña señal medidos a 0 V tras aplicar pulsos de voltaje positivos y negativos. Se utilizó un modelo simple para caracterizar los filamentos conductores que consistió en una resistencia en serie con una inductancia. Cabe destacar que tanto la resistencia como la inductancia presentaban dos estados claramente diferenciados.

Los experimentos se completaron utilizando un *Sistema de Caracterización de Semiconductores Keithley 4200 (SCS-4200)*. El voltaje fue aplicado al electrodo superior de TiN/Ti, mientras que el electrodo de W se colocó a tierra. Se usó una configuración de 4 puntas, 2 sobre cada electrodo, para evitar efectos parásitos sobre el dispositivo. Una de las puntas de cada pareja medía el voltaje y la otra la corriente. Para llevar a cabo la medición de los parámetros de admitancia, se solapó una pequeña señal de 30 mV sobre el voltaje en continua. Se utilizó un modelo de admitancia que proporcionaba directamente el componente real de la admitancia (conductancia, G) y el imaginario (susceptancia, B).

El *electroforming* se completó tras aplicar un voltaje de aproximadamente 4 V. Para evitar la ruptura irreversible del dieléctrico se limitó la corriente a 100 μA . Se observó una excelente repetitividad en los ciclos posteriores. El estado LRS (estado ON) se alcanzaba aplicando un potencial de 1.2 V, y el estado HRS (estado OFF) se conseguía suministrando un voltaje negativo de -1.6 V.

Con el propósito de estudiar la relación entre la evolución de los filamentos conductores (CFs) y el voltaje aplicado, medimos los parámetros de pequeña señal del dispositivo utilizando la secuencia de voltajes de programación de la Fig. 4.7. Los valores de admitancia eran procurados por nuestro instrumento de adquisición de datos de acuerdo con la Ecuación 4.1.

$$Y = G + jB \tag{4.1}$$

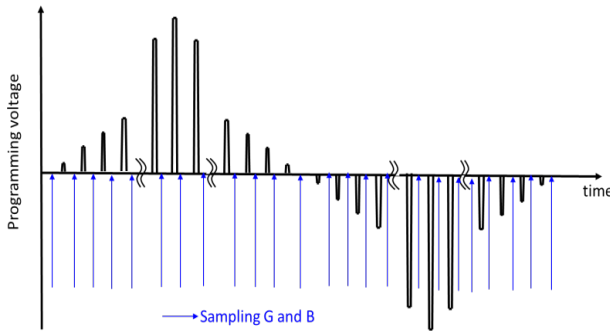


Fig. 4.7: Secuencia de voltajes de programación

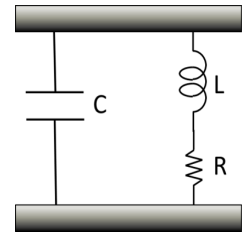


Fig. 4.8: Modelo circuital

En esta ecuación, la conductancia G es el componente en fase y la susceptancia B es el elemento en cuadratura con respecto a la pequeña señal aplicada. En la Fig. 4.9 se muestran (para tres valores de frecuencia) los valores de conductancia (G) y de susceptancia con respecto a la frecuencia angular (B/ω), como una función de la altura de los pulsos de voltaje de programación. En el estado de OFF, a voltajes de programación entre -1.6 V y $+0.5$ V, tanto la G como la B/ω permanecían constantes. En este estado, G tenía un valor bajo como corresponde al estado de alta resistencia (HRS), mientras que B/ω era positiva, lo que indicaba un comportamiento capacitivo dominante. En el estado de ON, ambas magnitudes permanecían constantes entre $+1.2$ V y -1 V. G alcanzaba un valor alto debido a que el dispositivo se encontraba en el estado de baja resistencia (LRS), mientras que los valores bajos de B/ω indicaban un comportamiento inductivo dominante. El comportamiento inductivo de los filamentos conductores desaparecía cuando estos se disolvían durante la transición $\text{ON} \rightarrow \text{OFF}$. Se sugirió que la inductancia medida podría ser originada por mecanismos de transporte que provocaran un retraso en la corriente respecto al campo eléctrico. Estos mecanismos incluían conducción por saltos (*hopping*) entre vacantes de oxígeno conectadas [44], cargas atrapadas en defectos localizados en la interfaz entre los filamentos y el dieléctrico, corriente de carga espacial limitada (SCLC) [45], etc. El mecanismo de conducción de la SCLC [46] tiene lugar cuando un electrodo es capaz de inyectar electrones en la banda de conducción (o vacantes en la banda de valencia) de un material. La corriente producida por el mecanismo SCLC [46] se observa cuando los portadores pueden introducirse en el material aislante y moverse libremente en él.

Las transiciones entre estados eran progresivas y tenían lugar entre $+0.4$ V

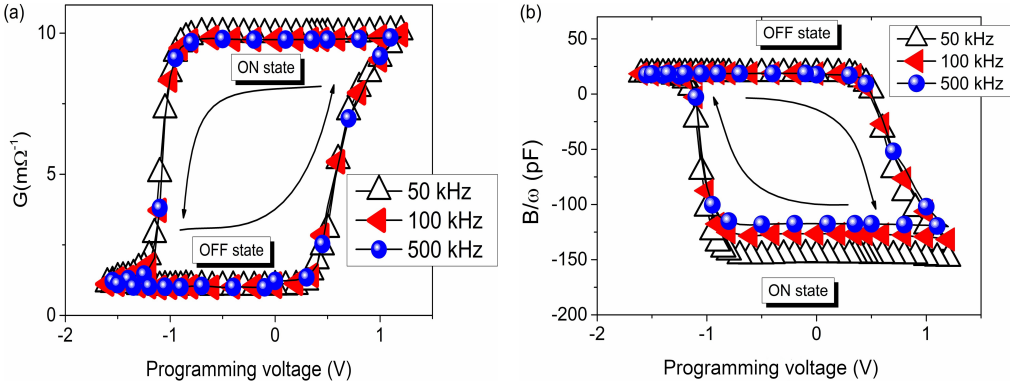


Fig. 4.9: Mapas de memoria: G (a) y B/ω (b)

y +1.2 V (OFF \rightarrow ON) y entre -0.9 V y -1.6 V (ON \rightarrow OFF). Se determinó que B/ω depende de la frecuencia, alcanzando valores más bajos a medida que la frecuencia se reduce. Para ilustrar un modelo circuital de los capacitores, se usó uno (ver Fig. 4.8) basado en el propuesto por Wakrim et al. [44]. En este modelo, los filamentos conductores se comportan como una resistencia (R) en serie con una inductancia (L) y están en paralelo con la capacidad geométrica de la estructura MIM (C). La admitancia total de la estructura se expresa mediante la Ecuación 4.2.

$$Y = \frac{1}{R + j\omega L} + j\omega C \quad (4.2)$$

Las partes real e imaginaria de Y se subdividen en las Ecuaciones 4.3 y 4.4.

$$\text{Real}(Y) = G = \left(\frac{1}{R}\right) \frac{1}{1 + \frac{\omega^2 L^2}{R^2}} \quad (4.3)$$

$$\text{Im}(Y) = B = \omega \left(C - \frac{\frac{L}{R^2}}{1 + \frac{\omega^2 L^2}{R^2}} \right) \quad (4.4)$$

Utilizando los resultados experimentales de la Fig. 4.9 junto con las Ecuaciones 4.3 y 4.4, se adquirieron los valores de R y L en función del voltaje de programación, como se puede ver en la Fig. 4.10. En esta figura se observa que el cambio de OFF a ON se iniciaba poco después de 0 V, cuando la resistencia empezaba a descender y la inductancia comenzaba a crecer. Al aumentar el voltaje positivo, la densidad de vacantes de oxígeno se

incrementaba. Esto hacía que existiera una menor distancia entre las vacantes y facilitaba la creación de más filamentos. Los valores de saturación de R y L se alcanzaban a aproximadamente $+0.5$ V, indicando que los CFs ya enlazaban ambos electrodos. El descenso de R con posterioridad a $+0.5$ V era probablemente debido a la formación de más filamentos o a la prolongada disminución de la distancia entre vacantes. Por otro lado, en la transición de ON a OFF, L permanecía constante. Por tanto, los CFs seguían formados hasta que se alcanzaba un voltaje de alrededor de -1 V. Esto suponía que a partir de -1 V se activaba el movimiento de los aniones de oxígeno en el HfO_2 .

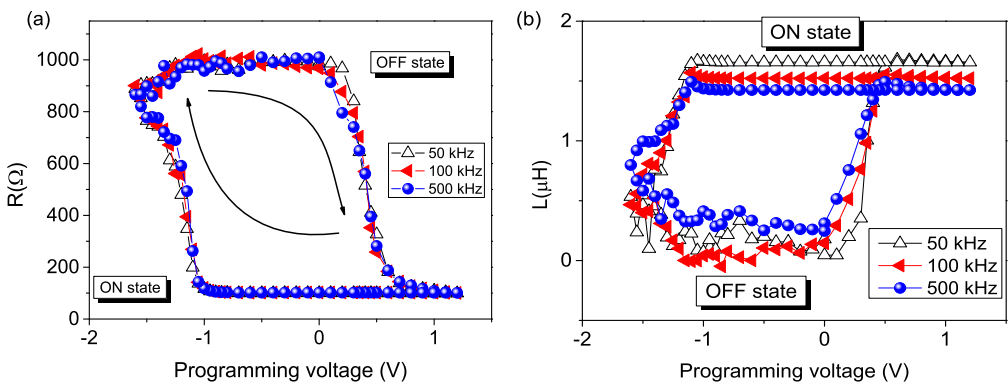


Fig. 4.10: Mapas de memoria: R (a) y L (b)

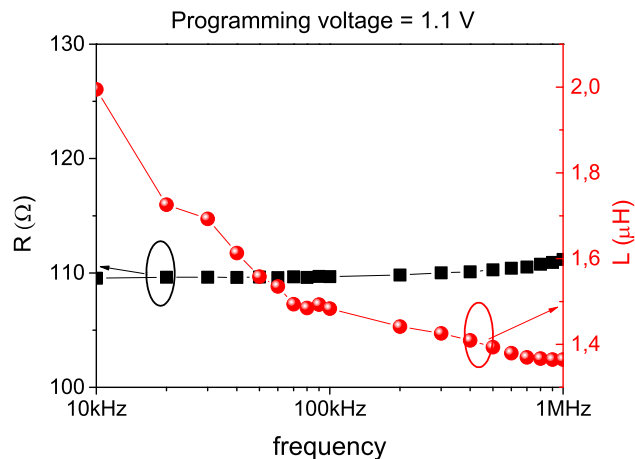


Fig. 4.11: Variación en estado ON ($+1.1$ V) entre 10 kHz y 1 MHz

En la Fig 4.11 se ilustra la variación en el estado de ON a un voltaje de $+1.1$ V y entre 10 kHz y 1 MHz. A medida que la frecuencia aumentaba, la resistencia

ascendía levemente mientras que la inductancia disminuía de forma acusada. La explicación a este hecho podría ser que a medida que crecía la frecuencia, el período de la señal AC aplicada se aproximaba a la constante de tiempo de los mecanismos de transporte, causando así un retraso entre la corriente y el campo eléctrico.

4.1.3. Control de los estados intermedios

La caracterización de las muestras de óxido de hafnio de 20 nm fue tan productiva que dio lugar a un tercer trabajo, en este caso acerca de la multiplicidad de estados intermedios alcanzables con estas RRAM. La configuración de los experimentos fue la misma que la de la Sección 4.1.1.

El proceso de *electroforming* se efectuó aplicando un voltaje de alrededor de 4 V sobre la muestra en estado prístino y con un límite de corriente de 50 mA. Tras ello, los filamentos conductores (CFs) se formaron y la conmutación resistiva se activó. Los voltajes del LRS y del HRS fueron respectivamente de +1.2 V y -1.6 V (igual que en la Sección 4.1.2), como se puede observar en la Fig. 4.12. Además, en dicha figura se incluyen dos barridos de voltaje a diferentes velocidades, entre los que no se aprecia mucha diferencia. Los ciclos presentaban una excelente repetitividad y una ventana de 10 mA a -0.1 V.

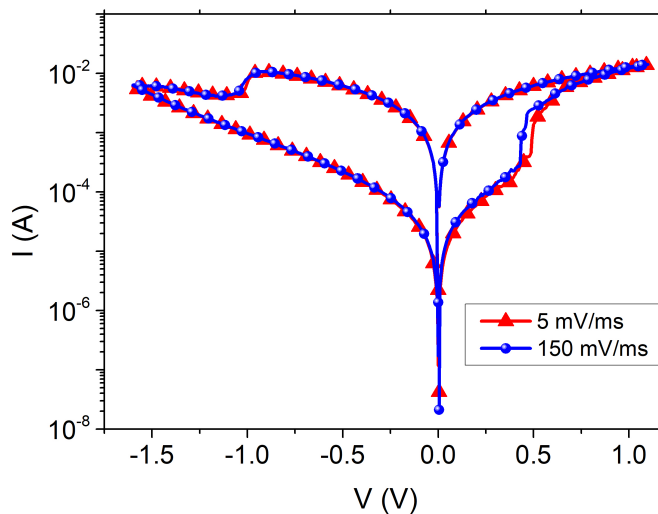


Fig. 4.12: Ciclo marco

Para representar la variedad de estados intermedios en pequeña señal en estos dispositivos, se llevó a cabo el siguiente procedimiento de medición utilizando una frecuencia de 500 kHz:

- En todos los casos, se aplicaron pasos de voltaje de 10 mV cada 10 ms.

1. Escritura acumulativa

- El dispositivo se conmuta al estado de OFF aplicando un voltaje de -1.6 V durante 10 ms .
- Cada lazo de admitancia se obtiene aplicando voltajes mediante señales triangulares ($0 \text{ V} \rightarrow V_{\text{escritura}} \rightarrow 0 \text{ V}$), incrementando $V_{\text{escritura}}$ para cada nuevo lazo.

2. Borrado acumulativo

- El dispositivo se conmuta al estado de ON aplicando un voltaje de $+1.2 \text{ V}$ durante 10 ms .
- Cada lazo de admitancia se obtiene aplicando voltajes mediante señales triangulares ($0 \text{ V} \rightarrow V_{\text{borrado}} \rightarrow 0 \text{ V}$), incrementando V_{borrado} para cada nuevo lazo.

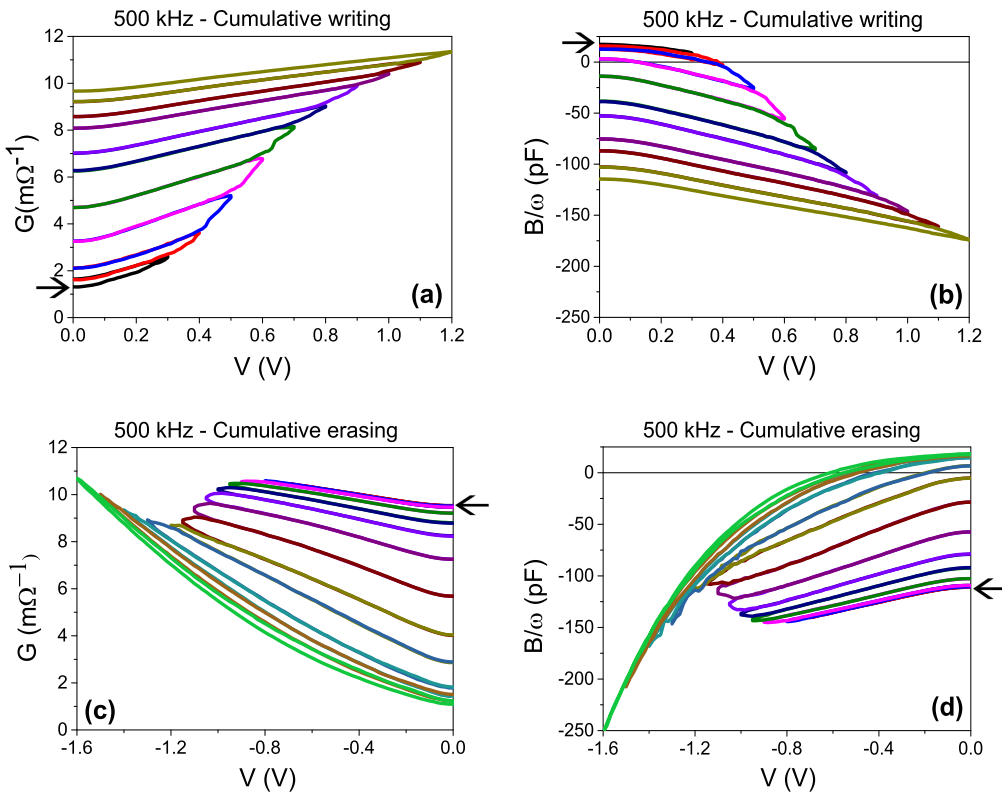


Fig. 4.13: Escritura y borrado acumulativos: G (izquierda) - B/ω (derecha)

En la Fig. 4.13, las gráficas (a) y (b) muestran respectivamente las partes real (G) e imaginaria (B/ω) de la admitancia medidas a 500 kHz durante la operación de escritura acumulativa. El estado inicial se indica junto al eje Y. Hay que destacar que las trayectorias descritas por ambas componentes en la vuelta hacia 0 V desde $V_{escritura}$ ($V_{borrado}$) eran idénticas a las correspondientes al desplazamiento desde 0 V hasta $V_{escritura}$ ($V_{borrado}$) del ciclo siguiente. Esto implica que el dispositivo retenía el estado y que cada nuevo ciclo comenzaba desde donde finalizaba el anterior. Por otro lado, las gráficas (c) y (d) (ver Fig. 4.13) muestran respectivamente las partes real (G) e imaginaria (B/ω) de la admitancia medidas también a 500 kHz durante la operación de borrado acumulativo.

Al igual que en el caso de las curvas I-V, en los valores de admitancia existía una fantástica repetitividad y un control extremadamente preciso de los estados intermedios. En el caso concreto de la susceptancia, los valores negativos de la misma indicaban la presencia de un comportamiento inductivo [47, 48]. Análogamente al trabajo sobre el control de la admitancia (ver Sección 4.1.2) también se asimiló el dispositivo (una vez que se han generado los CFs) a un circuito formado por una capacidad en paralelo con una resistencia que se encuentra en serie con una inductancia [44, 47, 48].

Para activar el proceso de borrado fue necesario aplicar voltajes de al menos -0.9 V. A voltajes menores, el dispositivo permanecía en el estado de baja resistencia y no se observaban lazos. Por tanto, el proceso de *Reset*, basado en la disolución de los CFs necesitaba que el voltaje aplicado superara un cierto valor umbral. Este proceso se concentraba principalmente entre -1 V y -1.2 V. Por contra, el proceso de escritura tenía lugar en prácticamente todo el rango de voltajes (entre $+0.3$ V y $+1.2$ V). Esto permitía controlar mejor los estados intermedios en el proceso de escritura.

A partir de los resultados experimentales de la Fig. 4.13 se elaboró una representación 3D de todos los estados accesibles de los dispositivos RRAM utilizados en este estudio (ver Fig. 4.14). En la figura indicada hay una guía visual mediante colores para distinguir el rango de valores de susceptancia. En la figura, los estados de la memoria forman un continuo y pueden ser utilizados para aplicaciones analógicas (por ejemplo, redes neuronales).

El buen funcionamiento de las memorias se mantenía incluso para

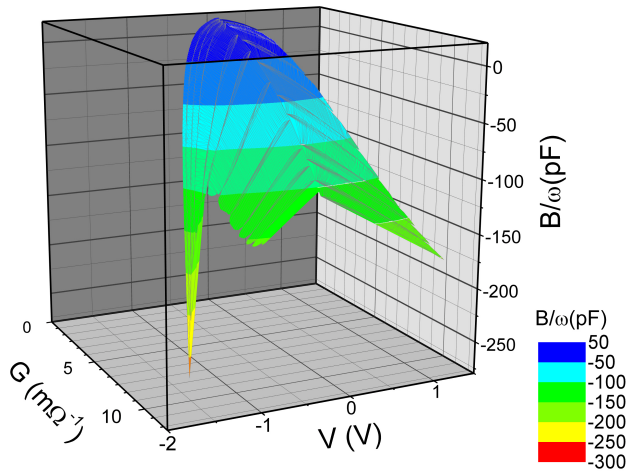


Fig. 4.14: Mapa de memoria: G , B/ω y V de una RRAM de $\text{TiN}/\text{Ti}/\text{HfO}_2/\text{W}$

frecuencias de 10 MHz y seguía habiendo un gran control sobre los estados intermedios, como se ve en la Fig. 4.15. En este caso, se realizaron varios ciclos completos de *Reset* comenzando desde diferentes condiciones iniciales de *Set*. Cada lazo fue obtenido aplicando una secuencia completa de *Reset*: $V = 0 \text{ V} \rightarrow V = -1.6 \text{ V} \rightarrow V = 0 \text{ V}$, inmediatamente después de diferentes valores de voltaje positivo, V_{Set} . El valor de V_{Set} determinaba los valores iniciales de conductancia y susceptancia de cada ciclo. A mayor V_{Set} , mayor efectividad del proceso de *Set*, que alcanzaba valores más elevados de conductancia y valores más negativos de susceptancia al inicio de cada nuevo ciclo. Las trayectorias de retorno a 0 V son idénticas para todas las curvas, ya que se alcanzaba un HRS completo en todos los ciclos.

Otro de los experimentos desarrollados para este paper constó de una serie de voltajes pulsados con vuelta a cero, en lugar de una rampa de voltajes (ver Fig. 4.16). Se aplicaron pulsos cuadrados (0 V durante 2.5 s, V_{Set} durante 2.5 s) con V_{Set} : 0.1, 0.2, 0.3, ..., 1.1 V. Se escogió un ancho de pulso de 2.5 segundos para asegurar que cada *Set/Reset* parcial se completaba de manera íntegra, evitando que no se alcanzara el estado definitivo para el nivel de tensión correspondiente. Tras cada pulso de *Set*, se obtuvieron los valores de G y B/ω a 0 V. De manera similar, para controlar el proceso de *Reset* se aplicó la misma estructura de pulsos, sustituyendo V_{Set} por V_{Reset} , con V_{Reset} : -0.1, -0.2, -0.3, ..., -1.3 V. Los puntos exteriores de las gráficas (a) y (c)

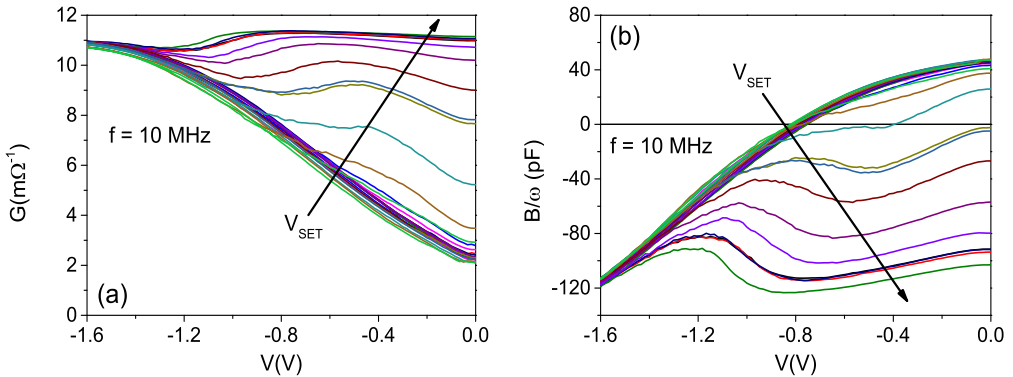


Fig. 4.15: Ciclos de borrado a 10 MHz - conductancia y susceptancia

de la Fig. 4.16 son los valores de la admitancia medidos tras la aplicación de cada pulso de voltaje, mientras que los puntos en $V = 0$ se corresponden con los valores de admitancia medidos a 0 voltios, entre dos pulsos de voltaje consecutivos. Respecto a las gráficas (b) y (d) de la Fig. 4.16, estas contienen los valores de admitancia medidos a 0 V en función del pulso de programación inmediatamente anterior. A este tipo de representaciones las denominamos *mapas de memoria a voltaje cero*. Se observa nítidamente que el proceso de *Reset* era mucho más rápido que el de *Set*. En la polaridad de *Set*, los estados intermedios se podían regular en todo el rango $[0 \text{ V}, +1.1 \text{ V}]$, pero en la polaridad de *Reset* la variedad de estados se aglutinaba en $[-0.9 \text{ V}, -1.1 \text{ V}]$.

El funcionamiento a nivel atómico es el siguiente: para formar el filamento, es necesario aplicar un voltaje positivo sobre el electrodo superior. De esta forma, los aniones de oxígeno se ven atraídos hacia el electrodo superior, creando un camino conductor de vacantes de oxígeno entre los dos electrodos. De manera opuesta, en la transición a *Reset* los aniones de oxígeno acumulados previamente son repelidos de forma que vuelven a sus posiciones originales en la capa del dieléctrico y los filamentos formados por vacantes son destruidos. Cuando el proceso de disolución comienza, los caminos de corriente desaparecen abruptamente. Sin embargo, la reconstrucción de los filamentos tiene lugar de forma gradual.

En la Fig. 4.17 se presentan unos mapas de memoria de estados intermedios medidos a 500 kHz. Para obtener estos mapas de memoria se hizo uso de un método basado en controlar los voltajes máximos de *Set* y *Reset* para que ambos procesos no llegaran a realizarse en su totalidad, consiguiéndose así esa variedad

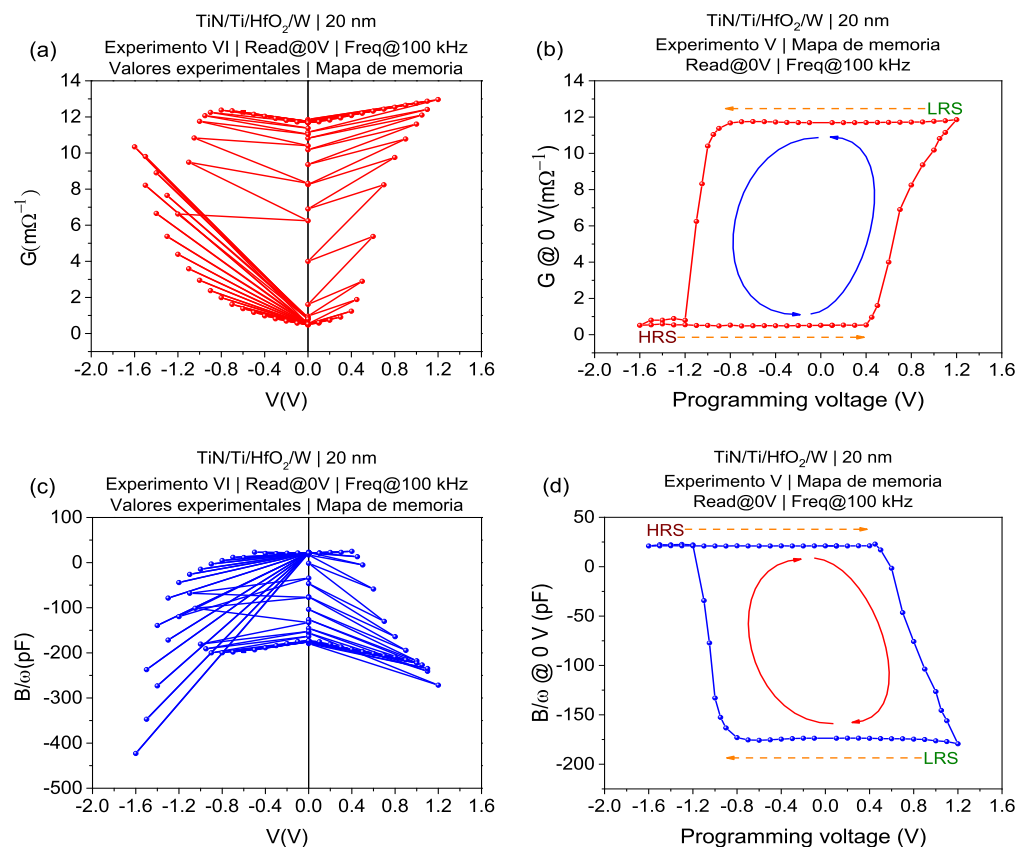


Fig. 4.16: Valores experimentales y resultados procesados. Mapas de memoria G-V (a y b) y B/ω -V (c y d)

de estados. Curiosamente, el proceso de *Reset* era más suave en su transición en los lazos internos con respecto a los externos. Se infirió que a voltajes de *Reset* mayores, el proceso de disolución de los filamentos era más rápido.

Las últimas representaciones incluidas son gráficas tridimensionales que caracterizan la conductancia y la susceptancia en función del voltaje y de la frecuencia, entre -1.6 V y 1.2 V y entre 10 kHz y 2 MHz (ver Figs. 4.18 y 4.19). La configuración de estas representaciones consistió en llevar el dispositivo a LRS (HRS) completo en 1.2 V (-1.6 V) y posteriormente hacer un barrido desde 1.2 V hasta -1.6 V (desde -1.6 V hasta 1.2 V) en pasos de 10 mV cada 10 ms. Observando ambas figuras, se constató que la conductancia apenas se veía influida por el nivel de frecuencia. Para los voltajes de mayor amplitud absoluta se comprobó que la susceptancia disminuía junto con la frecuencia.

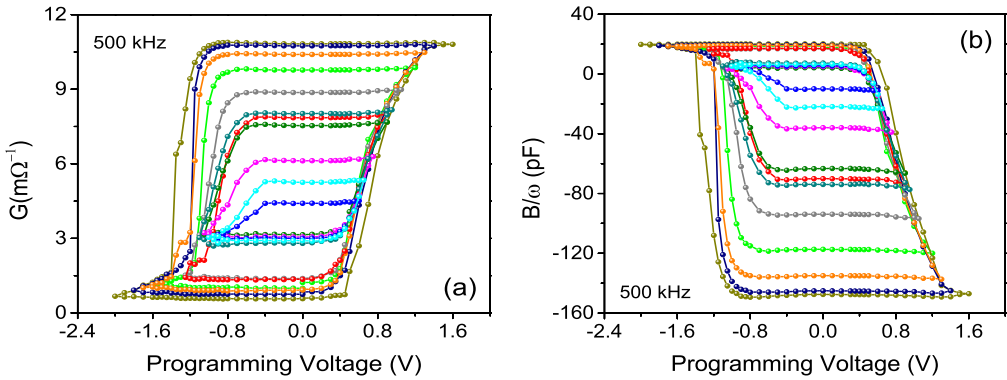


Fig. 4.17: Mapas de memoria G-B/ω a 0 V y 500 kHz con estados intermedios

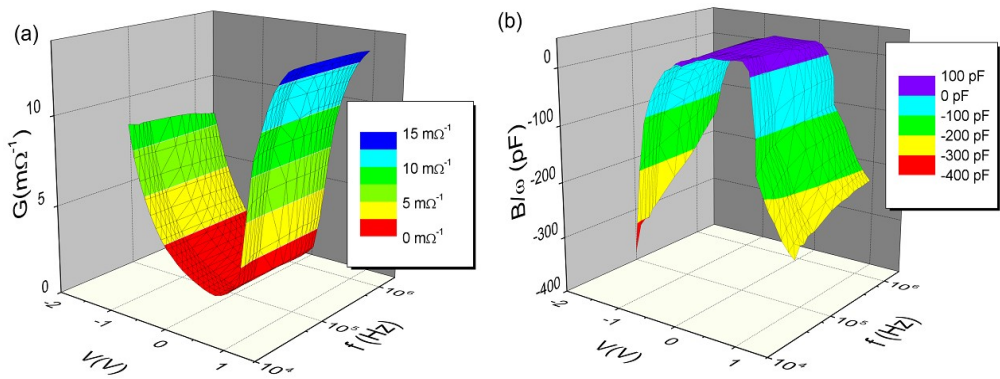


Fig. 4.18: Gráfico de superficie (G-V-f) & (B/ω-V-f)
El dispositivo inicia desde HRS completo para luego desplazarse hasta LRS

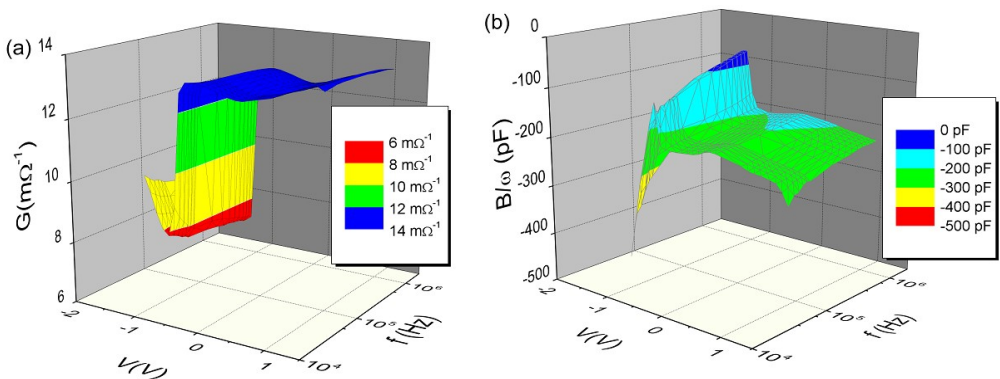


Fig. 4.19: Gráfico de superficie (G-V-f) & (B/ω-V-f)
El dispositivo inicia desde LRS completo para luego desplazarse hasta HRS

4.1.4. Estudio de los estados analógicos en RRAMs

Para este estudio se utilizaron unas muestras de 10 nm de HfO₂ procedentes del Instituto de Microelectrónica de Barcelona. Se estudiaron diferentes formas de controlar los estados intermedios de conductancia en dispositivos RRAM para su aplicación en circuitos sinápticos.

La estructura completa de los dispositivos era TiN/Ti/10-nm HfO₂/W. El óxido de hafnio se depositó mediante ALD a 225°C. Los precursores para este proceso fueron los habituales: TDMAH y agua para el hafnio y el oxígeno, respectivamente. El electrodo inferior era una capa de 200 nm de tungsteno, mientras que el superior estaba formado por dos capas, una de 200 nm de TiN y otra de 10 nm de Ti.

Para las medidas se hizo uso de diferentes equipos: un Analizador de Parámetros de Semiconductores HP 4155B para las medidas I-V; un generador de señal Agilent 33500B para aplicar pulsos de voltaje y un electrómetro Keithley 6517A para controlar un relé que permitía aislar al equipo de medida de corriente del generador de señal. Dado que la amplitud aplicada sobre la RRAM debía ser independiente de su valor de conductancia, se añadió un búfer a la salida del generador de señal haciendo uso de un amplificador operacional con una resistencia de salida muy pequeña y una *slew rate* muy alta para poder aplicar pulsos cortos sin distorsión. La Fig. 4.20 muestra la configuración del sistema de medida.

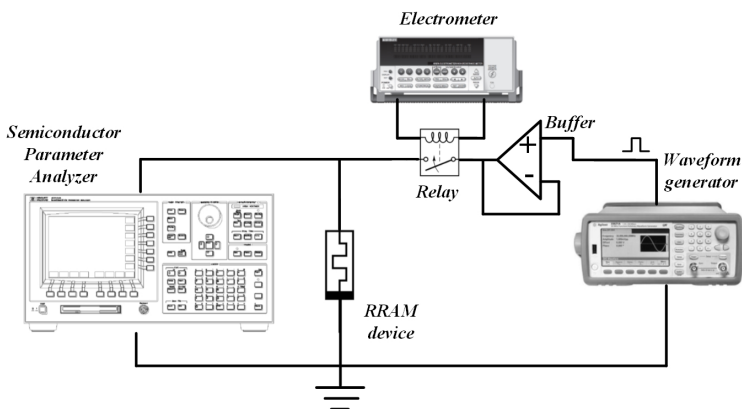
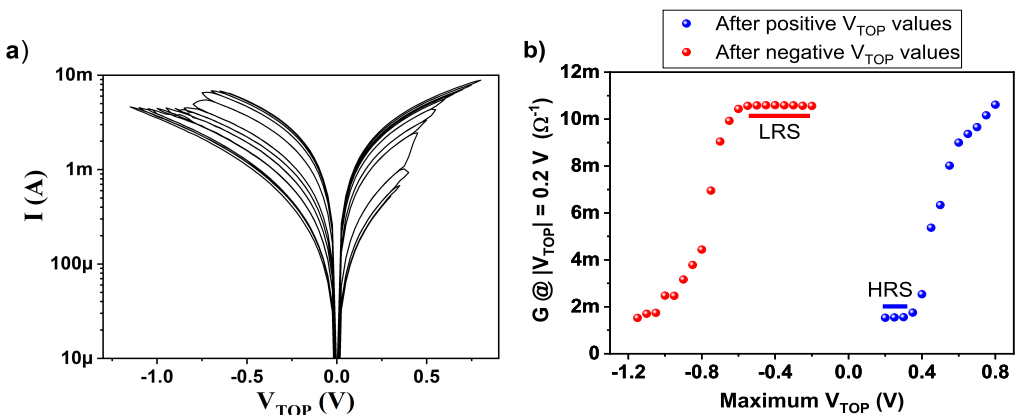


Fig. 4.20: Configuración experimental para medidas pulsadas

Es importante resaltar que en un trabajo anterior de nuestro grupo [49] se descubrió que el mecanismo de conmutación resistiva que regía en estos dispositivos era el de cambio de valencia. Por tanto, los filamentos conductores se formaban por la acumulación de vacantes de oxígeno.

La Fig. 4.21a muestra las curvas I-V al aumentar el voltaje máximo ciclo tras ciclo. El dispositivo presentaba claramente estados intermedios de conductancia. El incremento del voltaje durante los ciclos producía cambios en la forma y el grosor del CF. En la Fig. 4.21b se proyectan los valores de conductancia leídos a 0.2 V frente a los voltajes máximos aplicados en cada ciclo. La etiqueta de *TOP* junto al voltaje indica que este se suministró a través del electrodo superior de la estructura MIM. Debido a que la formación y ruptura del CF responde a un proceso abrupto, el control mediante rampas de voltaje resultaba muy impreciso y el estado final variaba ante la más mínima diferencia en las condiciones de medida.



Curvas I-V medidas aumentando V_{Max}

Valores intermedios de conductancia

Fig. 4.21: Curvas I-V y valores intermedios de conductancia

Sin embargo, la computación neuromórfica basada en impulsos utiliza pulsos de corriente/voltaje para modificar el nivel de resistencia de las memorias, conocido como “peso sináptico” en neurociencia. Inicialmente se comenzó a probar la fase de depresión, representada en la Fig. 4.22. Primero se llevó la muestra al LRS aplicando un voltaje máximo de +0.8 V. Posteriormente se realizaron tres medidas con la misma amplitud de voltaje (−0.8 V) y distinto ancho de pulso. Los valores de conductancia se obtuvieron efectuando una lectura a −0.1 V tras cada pulso de depresión. Se comprobó que el control de

la depresión sináptica mediante pulsos de voltaje era muy preciso, viéndose una continuidad en los estados intermedios de conductancia. Cuanto menor era la anchura de pulso, más pulsos se necesitaban para disolver el filamento conductor. En la Fig. 4.22 la conductancia disminuye gradualmente hasta aproximadamente 5 mS, donde comienza a ser evidente una dispersión en los valores. De esta forma, en torno a esos niveles se generaba una separación entre el extremo del filamento y el electrodo.

Existía una relación lineal entre la conductancia y el número de pulsos, lo que indicaba que el grosor del CF podía ser controlado. Sin embargo, se pueden observar dos pendientes diferentes en la Fig. 4.22: una pendiente más suave para valores de G superiores a los 8 mS y una pendiente más pronunciada para valores de G inferiores a 8 mS. Ambas pendientes se comparan en la Fig. 4.23 para cada ancho de pulso. La relación entre los valores de G y la anchura de pulso era lineal para ambas regiones de conductancia, lo que determinó que la anchura de pulso era capaz de controlar la variación de los pesos sinápticos de una forma lineal.

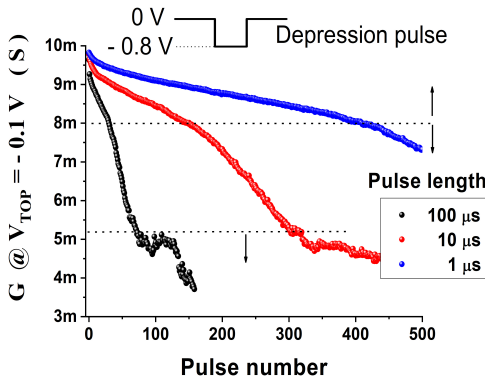


Fig. 4.22: Depresión desde el mismo LRS con tres anchos de pulso diferentes

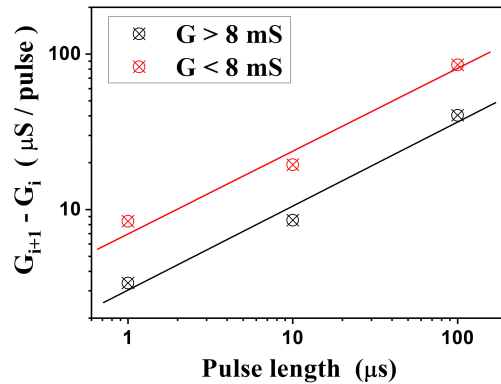


Fig. 4.23: Variación de la conductancia con tres anchuras de pulso distintas

Así mismo, se estudió el efecto del voltaje máximo inicial sobre los valores de conductancia en la fase de depresión. La Fig. 4.24 muestra el proceso de depresión para diferentes voltajes máximos iniciales y con voltajes de depresión idénticos (anchura de $1 \mu\text{s}$ y amplitud de -0.8 V). El nivel de conductancia al comienzo del experimento era menor cuanto menor era el voltaje positivo previo, ya que el filamento tenía un grosor más pequeño y se necesitaba una cantidad de pulsos diferente para alcanzar el mismo nivel de conductancia.

Un hecho interesante era el siguiente: una vez se llegaba al mismo valor de conductancia, se requería un número diferente de pulsos de depresión para obtener una variación idéntica en la conductancia (ver Fig. 4.24). Se observó que con voltajes iniciales más altos el filamento se reforzaba, lo que permitía controlar la variación del peso sináptico aplicando después una serie de pulsos con las mismas características.

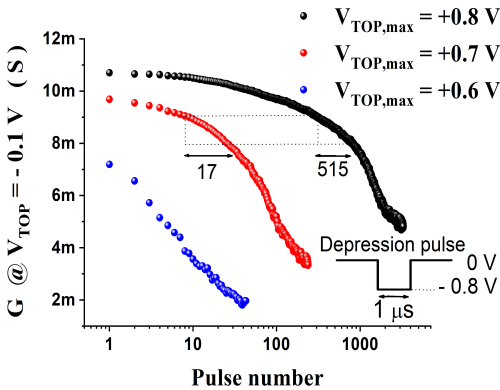


Fig. 4.24: Depresión con diferentes LRSs iniciales y el mismo ancho de pulso

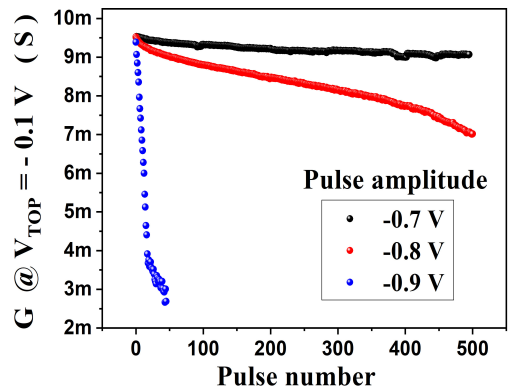


Fig. 4.25: Depresión desde LRS idéntico y con tres amplitudes de pulso diferentes

Otra opción testada para poder modular los pesos sinápticos consistió en modificar la amplitud de los pulsos. La Fig. 4.25 ilustra la fase de depresión para tres tipos de medidas distintas en las que cambiaba la amplitud del pulso y se mantenía la anchura constante a $1 \mu\text{s}$. A medida que crecía la amplitud del pulso, se necesitaba una menor cantidad de pulsos para hacer descender la conductancia. Pero a diferencia del caso anterior de modificación de la anchura del pulso de la Fig. 4.22, la relación entre ΔG frente a la amplitud del pulso no era lineal, sino exponencial, como se puede ver en la Fig. 4.26. Esto es debido a que la velocidad de migración de los iones de oxígeno depende exponencialmente del campo eléctrico medio en el interior del óxido [50]. Por lo tanto, ajustando la amplitud de los pulsos se obtienen variaciones de conductancia mayores, y ajustando la anchura de los pulsos se consiguen variaciones más precisas. Con todo, para conseguir un *Reset* energéticamente eficiente y veloz, es preferible utilizar amplitudes grandes y anchuras de pulso pequeñas [51].

Por otro lado, la fase de potenciación difiere bastante de la de depresión. En las Figs. 4.28a y 4.28b se pueden observar las características de la depresión y

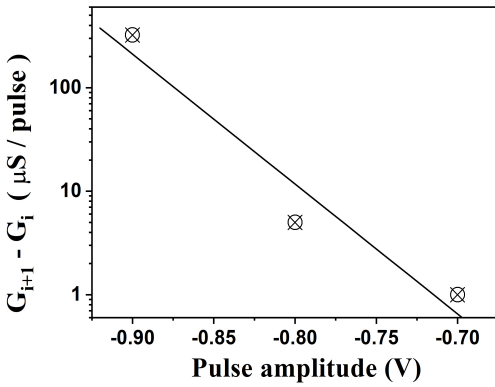


Fig. 4.26: Variación de la conductancia frente a la amplitud del pulso de depresión

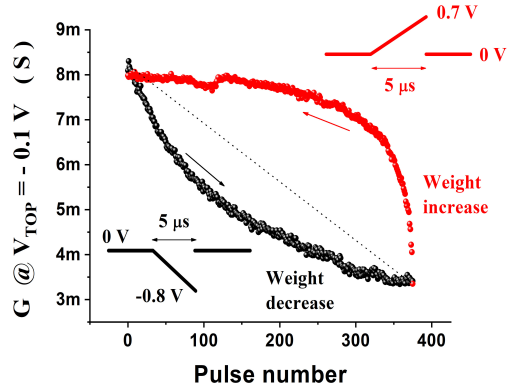


Fig. 4.27: Potenciación y depresión con rampas de voltaje en lugar de pulsos

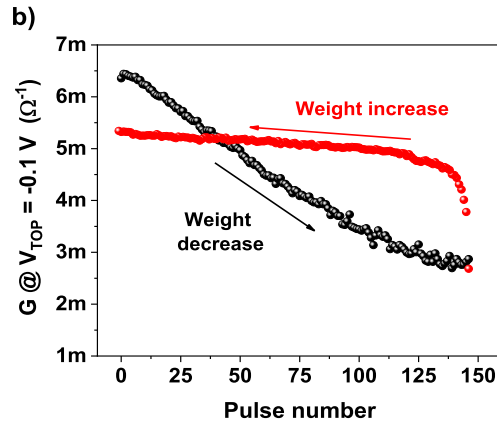
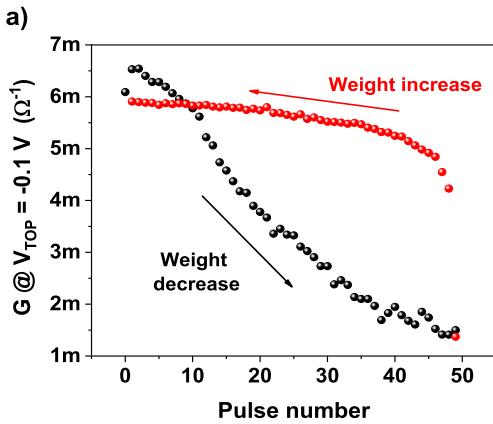


Fig. 4.28: Depresión y potenciación tras un estado inicial idéntico ($+0.7 \text{ V}$).

(a) Amplitudes de pulso: depresión = -1 V ; potenciación = $+0.7 \text{ V}$.

(b) Amplitudes de pulso: depresión = -0.9 V ; potenciación = $+0.6 \text{ V}$

la potenciación medidas de forma consecutiva en dos experimentos distintos. La anchura de pulso fue de 100 ns , tanto para la depresión como para la potenciación. Primero, el dispositivo fue llevado al LRS aplicando un voltaje máximo de $+0.7 \text{ V}$ en ambos experimentos. Después, en el primer experimento (ver Fig. 4.28a) se suministraron pulsos de depresión a -1 V y de potenciación a $+0.7 \text{ V}$. En el segundo experimento (ver Fig. 4.28b), la amplitud de depresión fue de -0.9 V y la de potenciación de $+0.6 \text{ V}$. Como se ha observado en estas imágenes, resultaba muy complejo obtener características de potenciación y depresión simétricas, debido a la abrupta transición de *Set*. La opción de reducir la anchura de pulso para la potenciación no es válida porque la probabilidad

de que suceda el cambio al LRS se ve menguada a medida que la anchura de pulso disminuye [52]. Existen algunas soluciones a este problema, como la utilización de dos RRAMs (sinapsis 2R) con una contribución de pesos sinápticos opuesta [53], o el incremento lineal de la amplitud de los pulsos de potenciación [54].

Se estudió el uso de rampas de voltaje en lugar de incrementar la amplitud de los pulsos. Utilizando este tipo de señal, la amplitud del voltaje se incrementaba linealmente durante cada rampa, en lugar de crecer tras cada pulso. Esto comportaba la ventaja de poder utilizar una única señal para los procesos de potenciación y depresión. En la Fig. 4.27 se representan la depresión y la potenciación usando rampas en lugar de pulsos. La variación del peso sináptico durante la potenciación es mucho menos repentina en este caso.

En resumen, el uso de rampas de voltaje para obtener estados intermedios de conductancia no resulta muy eficiente, siendo más apropiada la utilización de pulsos de voltaje. Aplicando pulsos, la variación de los pesos sinápticos puede ser controlada de tres formas: cambiando la anchura de pulso, cambiando la amplitud o suministrando pulsos de voltaje idénticos y ajustando el voltaje inicial máximo que se aplica al dispositivo. Por último, la potenciación no se puede gestionar de manera precisa con pulsos de voltaje, aunque se puede hacer uso de rampas para conseguir un comportamiento más lineal.

4.1.5. Estudio de la dinámica de las transiciones de *Set* y *Reset* en memorias resistivas

En este trabajo se presentó una descripción precisa de cómo variaba la conductancia de los dispositivos en función de la amplitud y el tiempo del estímulo eléctrico. Se obtuvieron expresiones cuantitativas útiles para su aplicación en circuitos analógicos, como son por ejemplo los circuitos neuromórficos. Los dispositivos utilizados son los de HfO_2 de 20 nm ya mencionados en las Secciones 4.1.1, 4.1.2 y 4.1.3. La configuración experimental fue similar a la usada en los trabajos anteriores sobre las muestras del IMB: utilización del Keithley 4200-SCS para caracterizar las memorias, medidas G-C aplicando una pequeña señal de 30 mV R.M.S. y 500 kHz añadida sobre el voltaje en continua y configuración de 4 puntas para evitar efectos parásitos.

Los resultados presentados se basaron en el trabajo de la Sección 4.1.3. Por tanto, las características del *forming* ($\sim 4\text{V}$ y límite de 50 mA), de los voltajes de ON y OFF (+1.2 V y -1.6 V, respectivamente) y de la ventana de resistencia (10 mA a -0.1 V) fueron las mismas en dicho trabajo y en el que aquí se describe. Además, estas celdas RRAM mostraban un comportamiento multinivel fácilmente controlable. En las Figs. 4.29 y 4.30 se presenta un borrado acumulativo y una escritura acumulativa, respectivamente, en las que se ejemplifica esta gran variedad de estados intermedios. En la Fig. 4.29 se comenzó desde el estado LRS y se aplicaron rampas de voltaje negativo de amplitud creciente. El proceso de *Reset* se acumulaba ciclo tras ciclo. En la vuelta hacia cero el estado solo cambiaba cuando el voltaje superaba el valor máximo alcanzado en el ciclo anterior. De manera similar fue posible realizar una escritura acumulativa, como se muestra en la Fig. 4.30. El proceso era análogo, pero empezando desde condiciones HRS y aumentando las rampas de voltaje hacia valores positivos. Se observó una asimetría evidente entre la escritura y el borrado. Mientras que la progresión de la escritura era gradual a partir de 0.4 V, en el borrado la transición era brusca y comenzaba a voltajes próximos a -0.9 V.

En la Sección 4.1.3 se obtuvieron escrituras y borrados acumulativos de conductancia en los rangos de +0.1 V a +1.2 V y de -0.1 V a -1.6 V para

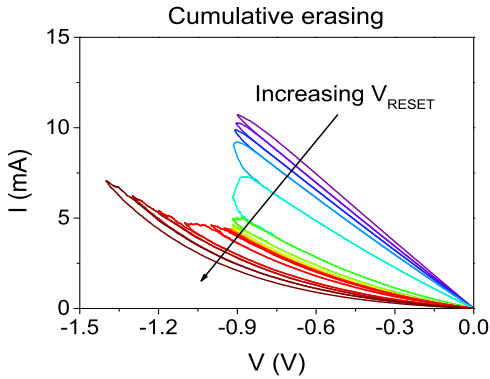


Fig. 4.29: Borrado acumulativo I-V

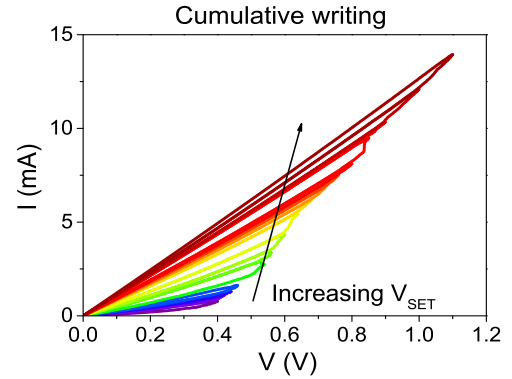


Fig. 4.30: Escritura acumulativa I-V

frecuencias entre 20 y 500 kHz. La razón por la cual se profundizó en el estudio de la conductancia y no en la capacidad fue que la capacidad es mucho más sensible a los cambios en el filamento y es también mucho más ruidosa. En los resultados que se presentan en las Figs. 4.31 y 4.32, existía una magnífica estabilidad y control de cada uno de los diferentes niveles de *Set-Reset*. Las líneas punteadas de ambas figuras indican la relación entre la conductancia y el voltaje en el estado HRS.

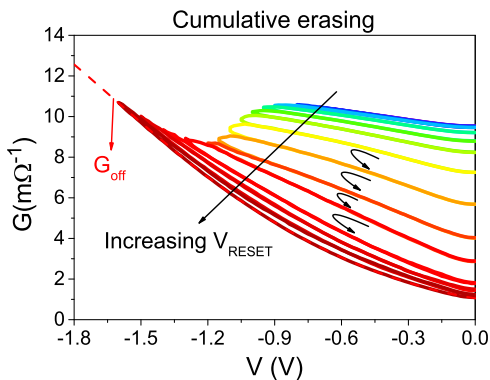


Fig. 4.31: Borrado acumulativo G-V

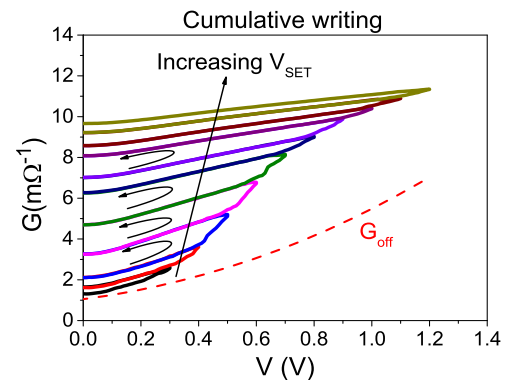


Fig. 4.32: Escritura acumulativa G-V

Se asume que las curvas de dependencia G-V son simétricas en ambas polaridades, por lo que G_{off} dependería exclusivamente del nivel de voltaje aplicado. Como se puede observar, los valores de G_{off} no se ajustaban perfectamente a los valores medidos (G). Esto pudo deberse a la propia contribución de los filamentos conductores. En las Figs. 4.33 y 4.34 se representa la conductancia de los CFs durante el borrado acumulativo y la

escritura acumulativa, respectivamente. Se observa que el estado se mantenía entre ciclos consecutivos y que cada uno comenzaba donde acababa el anterior. La relación entre la evolución del estado y el voltaje aplicado se indica en las Figs. 4.33 y 4.34 con las líneas negras gruesas. Los procesos de borrado y escritura tenían un comportamiento distinto.

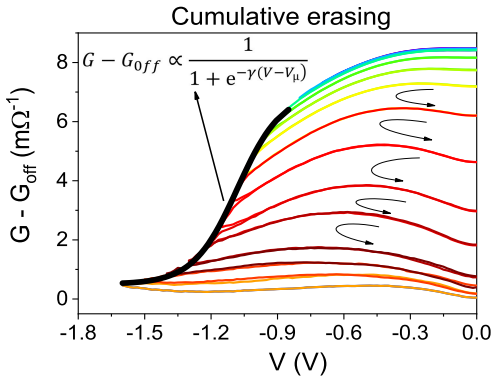


Fig. 4.33: Borrado acumulativo G-V ajustado a una función sigmoide

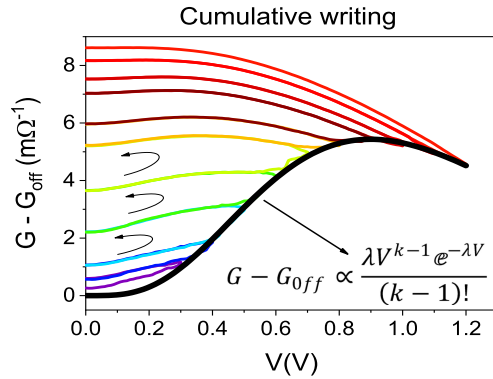


Fig. 4.34: Escritura acumulativa G-V ajustada a una función Erlang

El proceso de borrado se comportaba siguiendo la función sigmoide 4.5 con $V_\mu = -1.08 \text{ V}$ y $\gamma = 10 \text{ V}^{-1}$. Esta expresión se puede interpretar como la energía requerida para desplazar el oxígeno hacia el electrodo superior. Cuando el voltaje negativo es menor que V_μ , las vacantes no pueden ser activadas. Voltajes más negativos proporcionan la energía suficiente para producir la migración de vacantes. Esta consiste en el movimiento de iones de oxígeno desde el electrodo superior.

$$G - G_{off} \propto \frac{1}{1 + e^{-\gamma(V-V_\mu)}} \quad (4.5)$$

Por contra, el proceso de escritura acumulativa se describe mejor mediante la función Erlang 4.6 donde $k = 5$ es el factor de forma y $\lambda = 4.5$ es el factor de proporción. El proceso de *Set*, por tanto, constaba de la suma de k mecanismos de distribución exponencial, independientes e idénticamente distribuidos que consistían en la agrupación de vacantes de oxígeno en el filamento conductor.

$$G - G_{off} \propto \frac{\lambda V^{k-1} e^{-\lambda V}}{(k-1)!} \quad (4.6)$$

También fueron registrados unos transitorios de conductancia: por un lado utilizando varios voltajes de borrado tras un *Set* completo (ver Fig. 4.35), y por otro lado aplicando varios voltajes de escritura tras un *Reset* completo (ver Fig. 4.36). Los transitorios de borrado tenían un comportamiento exponencial y eran más rápidos cuanto mayor era el voltaje negativo. Por otro lado, los transitorios de escritura eran paralelos para tiempos largos, mientras que sus valores se diferenciaban sobre todo en los tiempos cortos iniciales. La explicación subyacente a esto es que el proceso de *Set* englobaba la suma de varios procesos con constantes de tiempo muy diferentes.

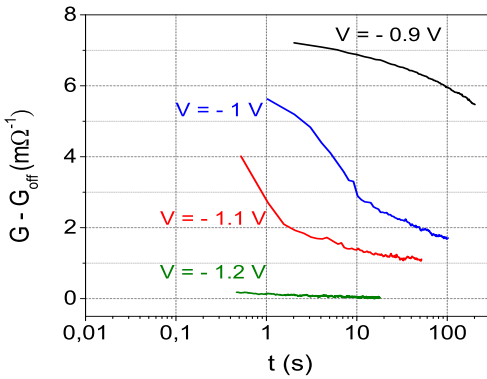


Fig. 4.35: Transitorios de conductancia desde LRS tras restar el término G_{off} , a voltajes negativos

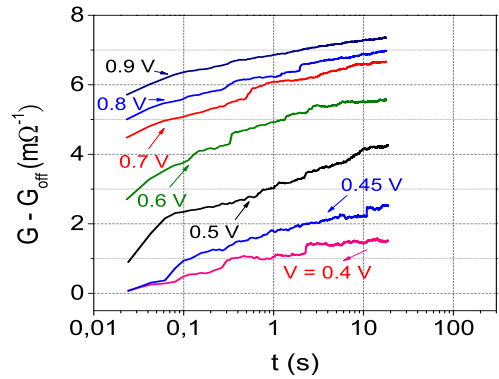


Fig. 4.36: Transitorios de conductancia desde HRS tras restar el término G_{off} , a voltajes positivos

Los resultados pueden ser interpretados a nivel microscópico teniendo en cuenta la formación de una interfaz entre el electrodo superior y el filamento conductor [55]. La dinámica del *Reset* se puede explicar de la siguiente manera: cuando el CF está formado, el voltaje aplicado se distribuye por igual a lo largo del mismo y existe un campo eléctrico moderado por toda la celda. Si el campo eléctrico alcanza un valor lo suficientemente elevado, algunas vacantes de oxígeno se activan para migrar hacia el electrodo superior y el filamento se interrumpe. Una vez que ya ha sucedido la disolución parcial del filamento, el campo eléctrico aumenta bruscamente en la barrera de energía de la interfaz que se forma entre el electrodo superior y la capa en la que ocurre la conmutación resistiva. A mayor intensidad de campo eléctrico, mayor será la migración de vacantes y la reducción de la conductividad se producirá con mayor rapidez. Sin embargo, el incremento del campo eléctrico ampliará la zona de interfaz (el

filamento tendrá menor longitud) y esto incrementará el tiempo para emitir una nueva vacante (será cada vez más difícil su migración).

Si atendemos al comportamiento de la escritura acumulativa, puesto que el filamento está parcialmente interrumpido en el estado de *Reset*, el campo eléctrico en la interfaz es alto incluso para voltajes bajos. Por ello, el campo eléctrico mínimo necesario para desplazar vacantes desde el electrodo superior hasta el filamento se logra a voltajes más bajos que los del proceso de borrado, y la conductancia aumenta desde 0.35 V. Como se ha mencionado en el párrafo anterior, a mayor intensidad de campo, mayor desplazamiento de vacantes y, en el caso de la escritura, mayor incremento de la conductividad. Debido a que el espesor de la interfaz se reduce a medida que se va llenando de vacantes, esto favorece a su vez la incorporación de un mayor número, por lo que el proceso de escritura no llega a saturarse (a diferencia del borrado). A pesar de ello, si la conductividad crece demasiado, puede producirse un incremento de la caída óhmica en el filamento y una disminución del campo eléctrico en la interfaz que retrase en gran medida el proceso de escritura.

4.2. Programación de RRAMs mediante pulsos de corriente

En el trabajo explicado en la Sección 4.1.5 se estudió el control de los estados de conductancia en dispositivos RRAM basados en HfO_2 de tipo MIM (*Metal-Insulator-Metal*) a través de pulsos de voltaje. Para poder explicar a continuación las características de potenciación y depresión es necesario conocer la terminología técnica acerca del funcionamiento neuronal. La llamada fase de potenciación responde a la forma principal de plasticidad sináptica y conlleva el almacenamiento de información en las sinapsis. Por contra, la depresión es la forma opuesta a la potenciación, por la cual se reduce la intensidad de los estímulos. Sabiendo esto, las características de depresión en el estudio antes mencionado (ver Sección 4.1.5) eran lineales, pero la potenciación no. Esta diferencia suponía que la depresión era fácilmente controlable utilizando voltaje, mientras que la potenciación constaba de un *Set* abrupto que dificultaba su manejo. Sin embargo, ya se habían observado características de potenciación lineales en memristores basados en HfO_2 al variar el límite de corriente en las rampas de voltaje [56]. En este trabajo se analizó el control de los estados intermedios de la conductancia en dispositivos similares usando pulsos de corriente en lugar de los pulsos de voltaje convencionales. Aprovechando este tipo de señal, se pudo obtener una potenciación lineal, aunque no fue posible conseguir características de depresión utilizando pulsos de corriente. También se estudiaron unos transitorios del cambio hacia el estado de *Set*: el cierre y el ensanchamiento del CF se caracteriza por un máximo en la señal del transitorio.

Se usó la técnica ALD para crecer el aislante de las celdas de $\text{TiN}/\text{Ti}/10\text{-nm HfO}_2/\text{W}$ a 225°C . Los precursores fueron TDMAH y agua para el hafnio y el oxígeno, respectivamente. El electrodo superior consistía en una capa de tungsteno de 200 nm. Los electrodos fueron depositados mediante *magnetron sputtering*. Las estructuras resultantes fueron celdas de $40 \times 40 \mu\text{m}^2$.

A diferencia de las anteriores publicaciones, en este caso los equipos de medida que se utilizaron fueron: un Analizador de Parámetros de Semiconductores HP 4155 para las medidas de corriente y de voltaje sin transitorios, un generador de señal Agilent 33500B Series que aplicaba pulsos

de voltaje que por medio de un convertidor V/I casero eran transformados en valores de corriente y un osciloscopio digital HP54615B que solamente se usó para registrar las señales de los transitorios en las medidas correspondientes. El circuito eléctrico correspondiente al convertidor V/I se indica en la Fig. 4.37, mientras que la configuración experimental se puede observar en la Fig. 4.38. Todas las medidas fueron controladas por ordenador y fueron realizadas a temperatura ambiente.

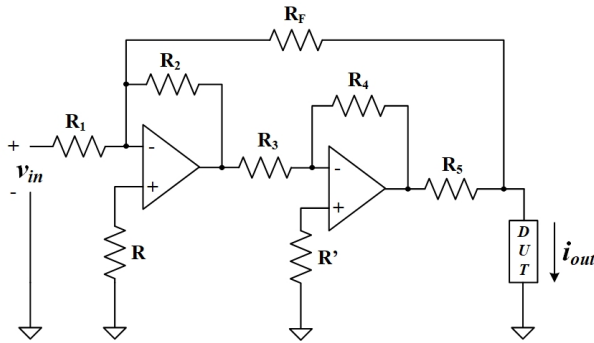


Fig. 4.37: Circuito eléctrico del convertidor V/I casero

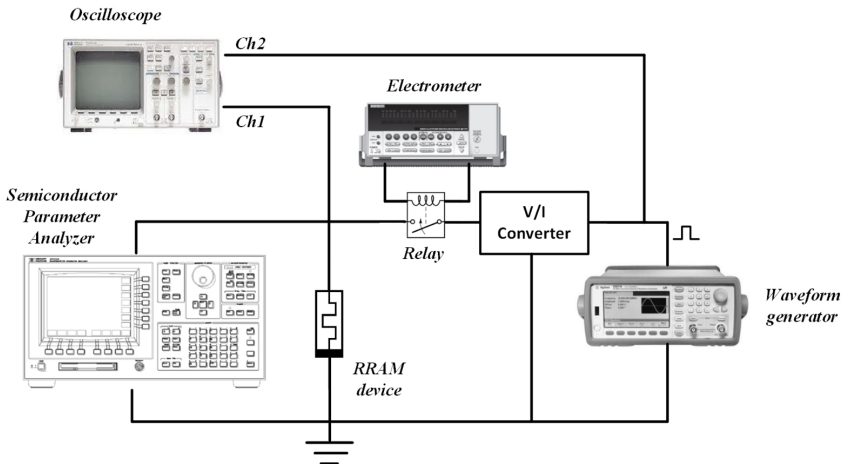


Fig. 4.38: Configuración experimental

De la manera habitual, el primer paso fue completar el proceso de *forming*, con la particularidad de que se utilizó un barrido de corriente en lugar de uno de voltaje (ver Fig. 4.39). Es interesante ver que cuando se le suministraba corriente al dispositivo en el *forming*, el voltaje ascendía inicialmente para luego decrecer

repentinamente. El pico máximo de voltaje es fácilmente interpretable como el potencial al que se produce el *forming* al nivel de corriente dado, y su descenso indica que la potencia disipada por la muestra disminuye (porque el filamento ya está formado). Al usar corriente para *forming/Set* no fue necesario limitar el nivel máximo de voltaje. Tras el *forming* se midieron 50 ciclos V-I bipolares, que se presentan en la Fig. 4.40.

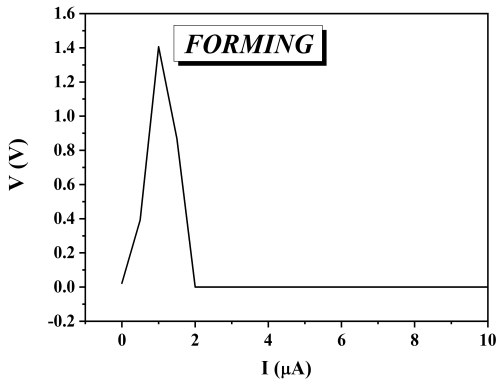
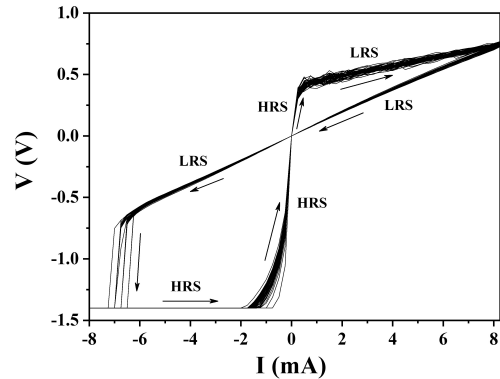
Fig. 4.39: Proceso de *forming*

Fig. 4.40: 50 ciclos de conmutación resistiva

En la transición a *Reset* sí que fue obligado limitar la corriente, pues de lo contrario se habría producido la rotura del óxido por el gran incremento de potencia disipada en la celda. Después de los 50 ciclos, se registraron curvas V-I aumentando la corriente aplicada tras cada ciclo. La Fig. 4.41 muestra los valores de conductancia recopilados para cada ciclo, que demostraron la existencia de una miríada de valores intermedios. En dicha figura se observa que a mayor corriente, mayor nivel de conductancia. Este comportamiento, que ya fue observado en capacitores de HfO_2 [57], era debido al ensanchamiento del CF, tal y como se verificó en simulaciones por ordenador [58]. El aumento progresivo del nivel de corriente en diferentes ciclos no permitía obtener valores intermedios de conductancia, ya que la ruptura del filamento conductor era extremadamente abrupta.

Sabiendo que se podía controlar el crecimiento del filamento de manera muy precisa usando rampas de corriente, se aplicaron pulsos de corriente para obtener la característica de potenciación de la memoria. Cabe reseñar que los pulsos de corriente son mucho más adecuados que las rampas en los circuitos neuromórficos, puesto que estos últimos funcionan imitando la respuesta de las células neuronales, basadas en la transmisión de impulsos que generan picos

de corriente/voltaje. La anchura de pulso fue de $50 \mu\text{s}$ y la amplitud se fue incrementando de forma lineal desde 0 mA hasta 5.8 mA . La muestra fue llevada al HRS para después aplicar 200 pulsos. Se fue midiendo el valor de conductancia tras cada pulso, como se indica en la Fig. 4.42. Una vez que se alcanzó la amplitud de corriente mínima para formar el filamento, se observó una potenciación lineal. Se verificó fehacientemente que se podían obtener mejores características de potenciación mediante pulsos de corriente frente al uso de pulsos de voltaje. Aunque para optimizar el rendimiento de la potenciación mediante voltaje existen algunas técnicas, estas tienen importantes contrapartidas. También quedó documentado que los valores de conductancia obtenidos en nuestras muestras eran más altos que los típicos en RRAM. No se intentaron obtener valores más pequeños puesto que, como se ve en la Fig. 4.38, para valores muy grandes de resistencia en la RRAM la corriente que fluía a través del convertidor V/I se podía dividir debido a la impedancia del canal 1 del osciloscopio. En cualquier caso, el método aplicado en este trabajo podría utilizarse para menores corrientes de operación, ya que en otros estudios se ha demostrado que variando el límite de corriente se pueden programar dispositivos resistivos utilizando corrientes pequeñas [56].

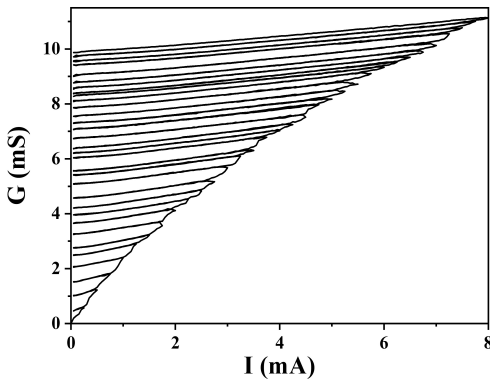


Fig. 4.41: Estados intermedios G-I al aumentar progresivamente la corriente

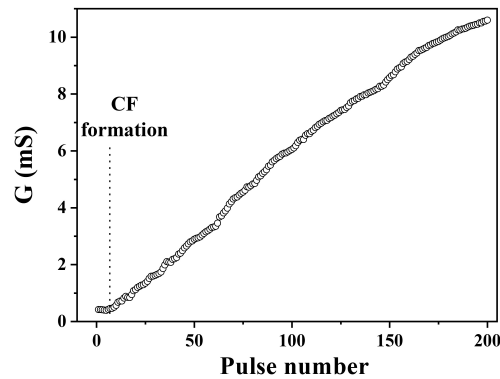


Fig. 4.42: Potenciación lineal aplicando pulsos de corriente con la misma anchura

Cuando se hace uso de pulsos de voltaje, existe una fuerte dependencia entre los valores de conductancia y la anchura del pulso [59]. Durante las medidas se vio que eran necesarios muchos pulsos de voltaje para alcanzar el mismo peso sináptico en un proceso acumulativo, aunque la potenciación obtenida no era lineal (ver Sección 4.1.4). Para comprobar este comportamiento haciendo uso

de pulsos de corriente, se aplicó una serie de 50 pulsos con diferentes anchuras, desde $1\ \mu\text{s}$ hasta $50\ \mu\text{s}$, incrementando la corriente de $0\ \text{mA}$ hasta $5.8\ \text{mA}$. No se percibieron diferencias significativas entre las 4 series, que están representadas en la Fig. 4.43. De estos resultados se deduce que la formación del CF ocurre en menos de $1\ \mu\text{s}$. Esta deducción se confirmó al realizar medidas con la misma anchura de pulso ($5\ \mu\text{s}$) y diferentes amplitudes fijas (ver Fig. 4.44). Los pulsos de corriente, a diferencia de los de voltaje, no mostraban un comportamiento acumulativo sino que el primer pulso incrementaba la conductancia hasta el valor final esperado. Esta disparidad se puede explicar porque en el caso de los pulsos de voltaje la resistencia varía a medida que se aplican los pulsos (desciende en la potenciación y asciende en la depresión) y sucede que, si se mantiene el nivel de voltaje constante, la corriente que pasa por el dispositivo también varía (asciende en la potenciación y desciende en la depresión).

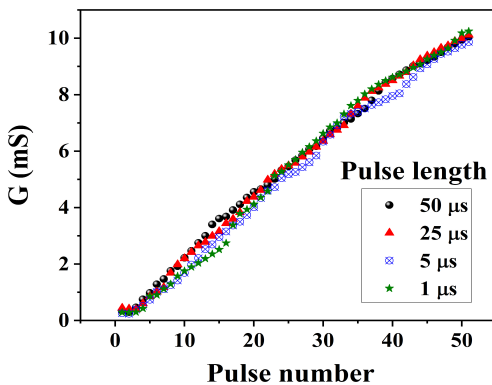


Fig. 4.43: Potenciación lineal aplicando pulsos de corriente de diferente anchura

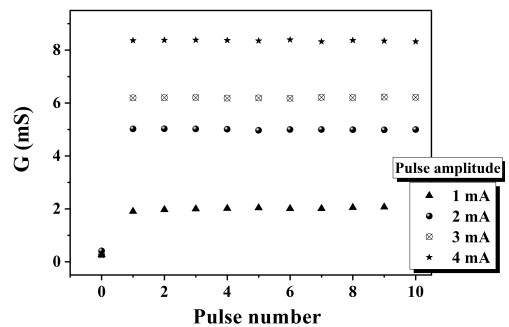


Fig. 4.44: Series de pulsos idénticos con distinta amplitud en cada serie

Adicionalmente, se estudió el comportamiento transitorio al aplicar pasos de corriente a los dispositivos. La Fig. 4.45 ilustra la respuesta transitoria al aplicar pasos con diferentes amplitudes y con los dispositivos en HRS. La conexión completa del filamento entre los dos electrodos se caracteriza por un pico en la señal de voltaje: cuando se alcanza un voltaje suficientemente alto como para que el filamento se complete, la resistencia disminuye y por tanto también se reduce el nivel de voltaje que cae en el dispositivo. Los voltajes máximos alcanzados en el pico fueron más altos que los obtenidos en las curvas V-I de la Fig. 4.40. Sin embargo, en esta comparación hay que tener en cuenta que esos 50 ciclos V-I no eran transitorios y por ello el filamento se cierra a valores

de corriente bajos y al aumentar los niveles lo que se consigue, en realidad, es engrosar dicho filamento. Volviendo a la Fig. 4.45, se observó que si se aplicaban pulsos de baja amplitud no aparecía el pico, lo que significaba que el filamento conductor no estaba cerrado. Esto se comprobó en la Fig. 4.46, que muestra las curvas I-V medidas tras cada paso de corriente. Con amplitudes de pulso bajas el dispositivo permanecía en HRS, pero se podía apreciar una ligera subida de la conductividad debido a la reducción del espacio entre el filamento y el electrodo [58]. Es necesario apuntar que el incremento en el tiempo de subida del transitorio observado en la Fig. 4.45 a medida que la amplitud se reduce es un artefacto de la medida, debido a que en la salida del convertidor V-I la resistencia final se incrementaba.

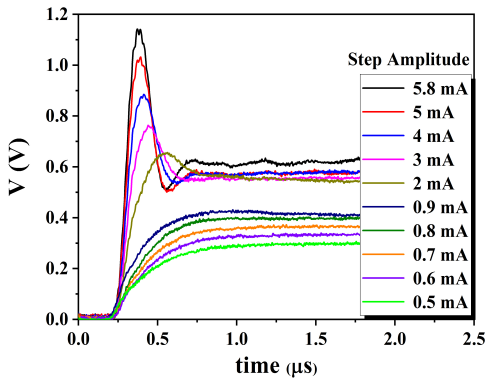


Fig. 4.45: Transitorios de V a diferentes amplitudes

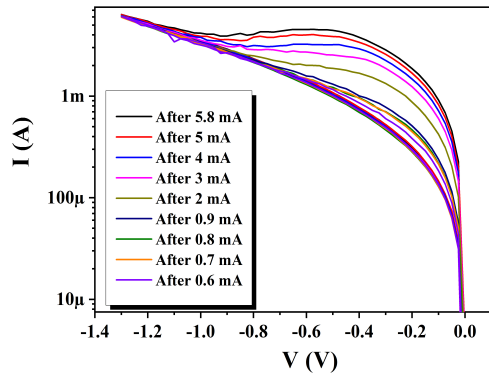


Fig. 4.46: Curvas I-V tras los pasos de corriente

Así mismo, estudiamos la respuesta transitoria al disminuir la anchura de los pulsos. Para ello, aplicamos pulsos de corriente de 5 mA de amplitud y anchuras decrecientes. Las Figs. 4.47 y 4.48 contienen la representación de la respuesta del voltaje ante un pulso de 1 μs y 500 ns, respectivamente. La línea en negro se corresponde con el transitorio de voltaje y la línea azul con la señal aplicada a la entrada del convertidor V/I. El pico de voltaje era debido al proceso de formación del filamento. El mínimo registrado tras el pico no era propio del funcionamiento del dispositivo, sino que era producido por el sistema de medida. En la Fig. 4.49 se observa la respuesta del voltaje ante un pulso de 200 ns y aquí no se veía el pico. Aun así, el estado final fue el mismo para los tres casos, como se puede comprobar en la Fig. 4.50.

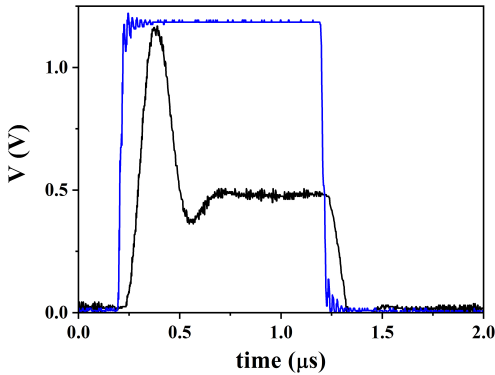


Fig. 4.47: Transitorio de voltaje ante un pulso de corriente de 1 μ s

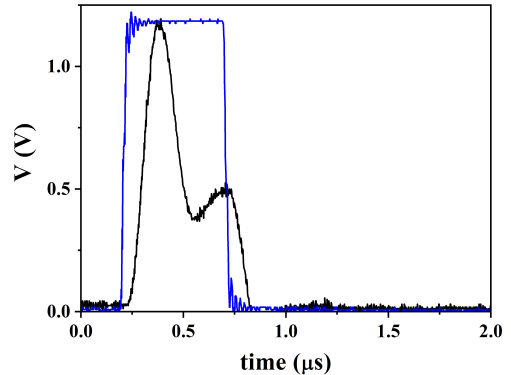


Fig. 4.48: Transitorio de voltaje ante un pulso de corriente de 500 ns

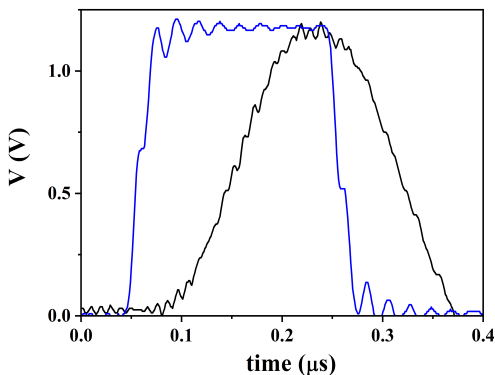


Fig. 4.49: Transitorio de voltaje ante un pulso de corriente de 200 ns

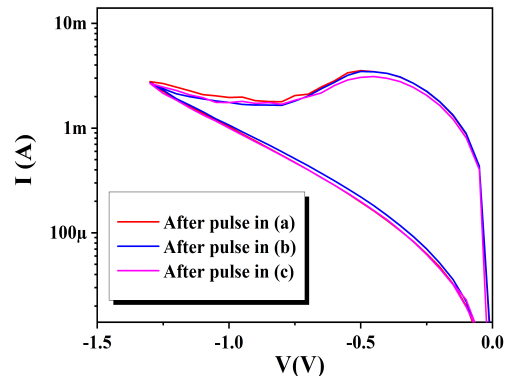


Fig. 4.50: Curvas I-V tras aplicar los pulsos de I de 1 μ s, 500 ns y 200 ns

Debido a las limitaciones del convertidor V/I casero para anchos de pulso reducidos (como el de la Fig. 4.49) los tiempos de subida y bajada no eran despreciables, lo que provocó que el valor máximo del transitorio estuviera justo en el punto de inicio del flanco de bajada. Por tanto, aplicando pulsos de corriente el CF se formaba en menos tiempo del que se pudo medir en este trabajo. Esta característica de los dispositivos haría que fueran muy útiles para circuitos neuromórficos, ya que las sinapsis artificiales funcionarían a una gran velocidad de conmutación.

Como punto de comparación con la potenciación por corriente, también se investigó el comportamiento de la depresión con diferentes amplitudes de voltaje. En las Figs. 4.51, 4.52 y 4.53 se muestra la respuesta de conductancia ante pasos de voltaje con amplitudes de -1.2 V, -0.8 V y -0.7

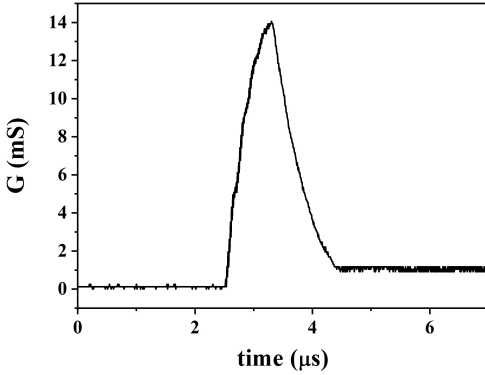


Fig. 4.51: Transitorio de conductancia ante un pulso de voltaje de -1.2 V

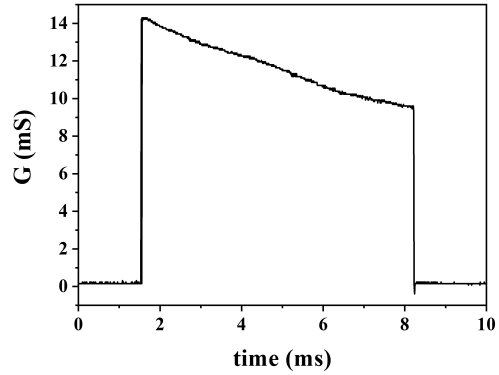


Fig. 4.52: Transitorio de conductancia ante un pulso de voltaje de -0.8 V

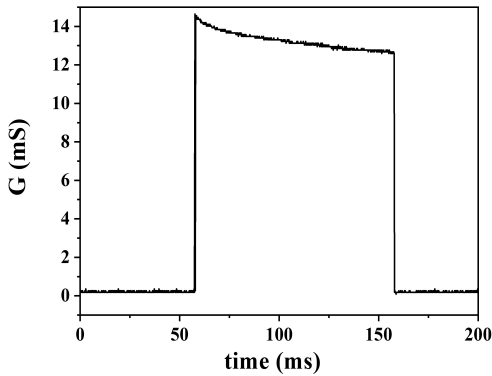


Fig. 4.53: Transitorio de conductancia ante un pulso de voltaje de -0.7 V

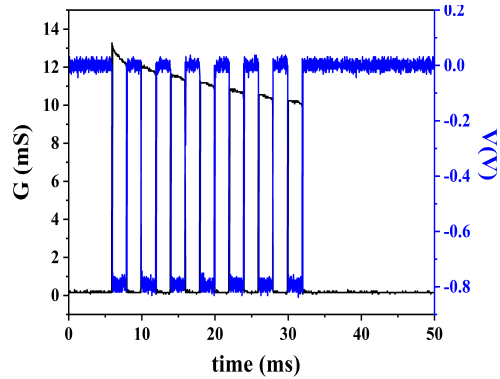


Fig. 4.54: Depresión acumulativa al repetir pulsos de voltaje idénticos

V, respectivamente. En este experimento se demostró que cuanto mayor era la amplitud de voltaje, menor era el tiempo de conmutación. Sin embargo, la característica diferenciadora de la programación mediante voltaje era la capacidad acumulativa del cambio de estado, como se ve en la Fig. 4.54 en la que la conductancia disminuía cuando se aplicaron 7 pulsos de depresión idénticos consecutivos.

4.3. Caracterización eléctrica adicional

Esta sección contiene los resultados adicionales de la caracterización eléctrica practicada sobre distintos dispositivos con aislante formado por HfO_2 .

La estructura de la pila MIM de esta oblea era $\text{TiN}/\text{Ti}/\text{HfO}_2/\text{W}$ y el espesor de la capa de óxido de hafnio era de 20 nm. Como se verá, el funcionamiento de los dispositivos de esta muestra era excelente. Por ello, se realizó una caracterización profunda y sistemática que abarcó experimentos en corriente-voltaje y en capacidad-conductancia de diversa índole. A continuación se procede a describir los experimentos realizados.

4.3.1. Experimentos de corriente-tensión

En este apartado se incluyen las pruebas experimentales realizadas aplicando barridos de voltaje y midiendo tensión.

I-V | Experimento I

El primero de los experimentos consistió en establecer un marco de referencia que indicase un rango de voltajes en el cual las transiciones de *Set* y *Reset* fueran estables. Tras efectuar el *electroforming* representado en la Fig. 4.55 y las pruebas iniciales de la Fig. 4.56, se decidió ajustar las medidas en el rango $[-1.6 \text{ V}, +1.2 \text{ V}]$. El resultado fue el “ciclo marco” de la Fig. 4.57.

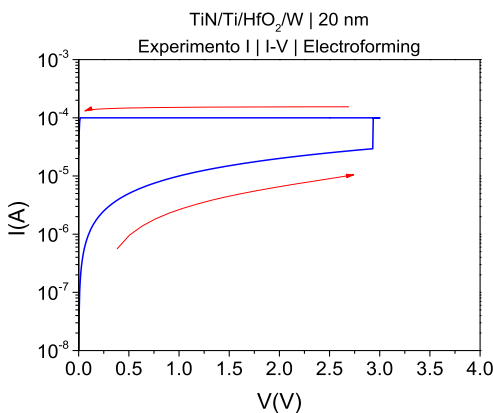


Fig. 4.55: *Electroforming* I-V
Experimento I | HfO_2 | 20 nm

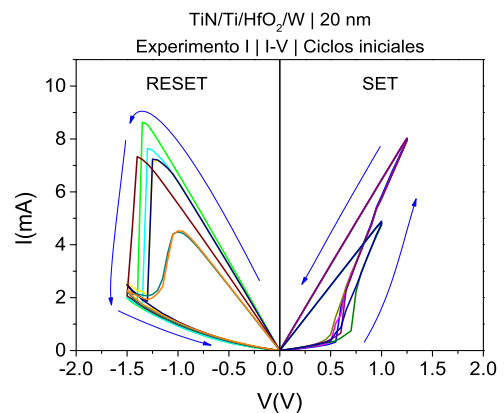


Fig. 4.56: Pruebas iniciales I-V
Experimento I | HfO_2 | 20 nm

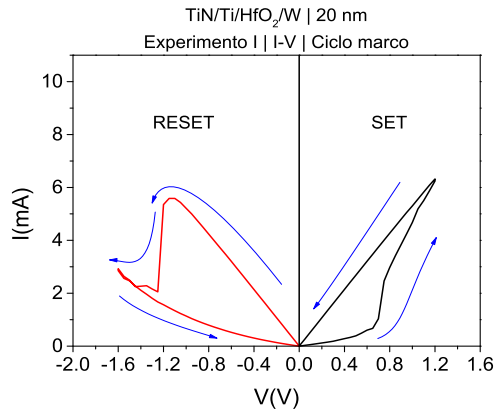


Fig. 4.57: Ciclo marco I-V | Experimento I | HfO_2 | 20 nm

I-V | Experimento II

Se realizaron unos ciclos a 190 K y a 150 K mientras se hacía descender la temperatura con la muestra en el interior del criostato del laboratorio. El resultado se puede ver en la Fig. 4.58. Este experimento fue el prelude del siguiente.

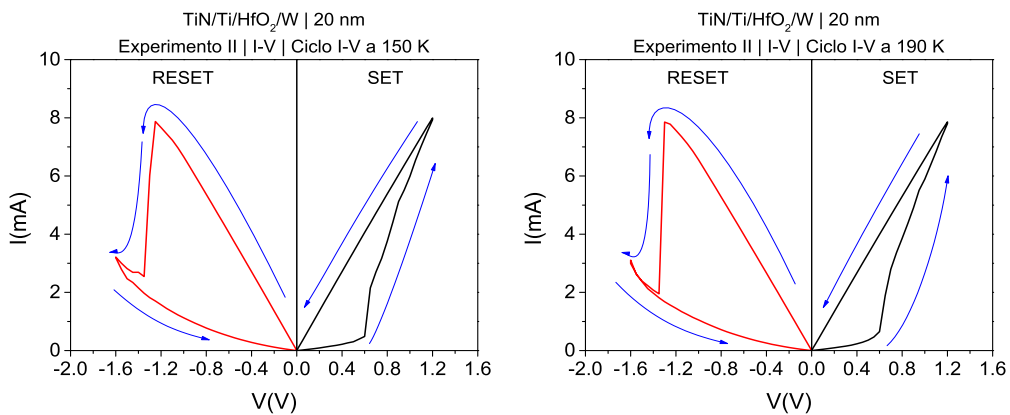


Fig. 4.58: Ciclos I-V a 150 y 190K | Experimento II | HfO_2 | 20 nm

I-V | Experimento III

El objetivo aquí fue determinar si existía una correlación entre los valores de corriente obtenidos al medir los dispositivos, y la temperatura a la que se encontraban. El procedimiento consistió en efectuar 10 ciclos I-V completos

(*Set* y *Reset*) a 100, 125, 150, 175, 200, 225, 250 y 300 K. Durante la ejecución de cada conjunto de ciclos, la temperatura se mantuvo estabilizada. Para poder valorar los resultados sin aportar una cantidad excesiva e innecesaria de figuras, se incluye la comparación de los valores medios de corriente para cada temperatura, tanto de las transiciones al HRS como de los cambios al LRS. De esta forma es fácilmente observable que, a tenor de los resultados presentados en la Fig. 4.59, no existía una dependencia con la temperatura de los niveles de corriente alcanzados en el experimento.

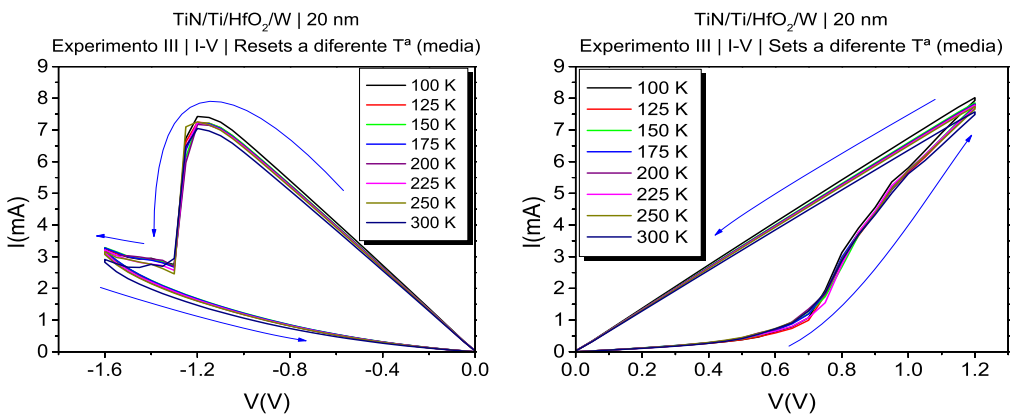


Fig. 4.59: *Resets* y *Sets* a 8 temperaturas distintas | Experimento III | HfO_2 | 20 nm

I-V | Experimento IV

En este caso se midieron dos test que consistieron en la aplicación repetida de barridos de igual voltaje para probar la capacidad de control de los mecanismos de borrado y escritura. Al finalizar cada serie de barridos, el dispositivo era sometido a un cambio al estado opuesto, de forma que todas las series comenzaran desde los mismos niveles de corriente. En lo relativo a los experimentos de borrado, en las Figs. 4.60, 4.61, 4.62, 4.63 y 4.64 se ilustran los test a niveles de -0.95 , -1 , -1.05 , -1.1 y -1.3 V, respectivamente. Por otra parte, las pruebas de escritura se representan en las Figs. 4.65, 4.66, 4.67, 4.68, 4.69 y 4.70, las cuales se corresponden con los niveles de voltaje de los barridos de 0.3 , 0.35 , 0.4 , 0.45 , 0.5 y 0.6 V, respectivamente.

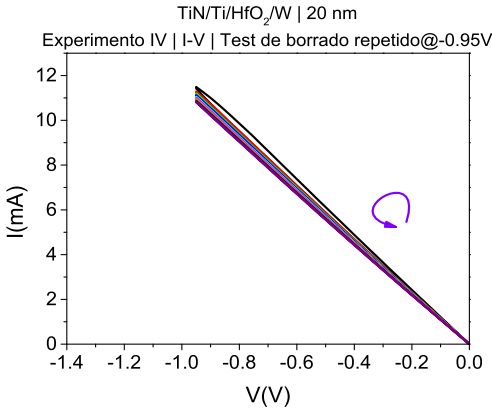


Fig. 4.60: Borrados a -0.95 V
Experimento IV | HfO_2 | 20 nm

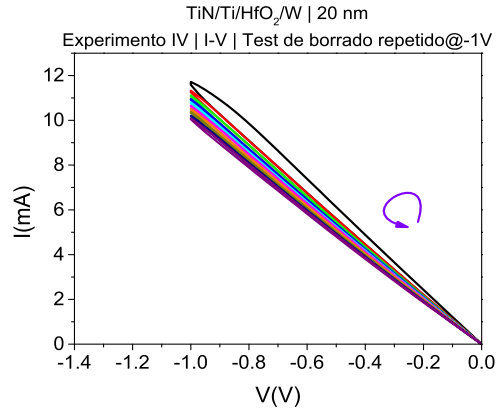


Fig. 4.61: Borrados a -1 V
Experimento IV | HfO_2 | 20 nm

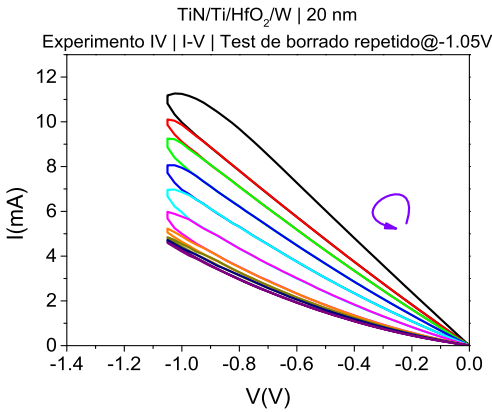


Fig. 4.62: Borrados a -1.05 V
Experimento IV | HfO_2 | 20 nm

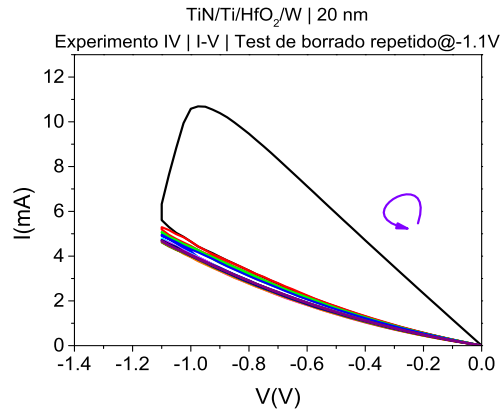


Fig. 4.63: Borrados a -1.1 V
Experimento IV | HfO_2 | 20 nm

I-V | Experimento V

En esta ocasión se realizó un experimento en el que se moduló el límite de corriente en la polaridad de *Set*, con el propósito de observar el comportamiento de la transición a *Reset*. En la Fig. 4.71 se puede observar el resultado del experimento. Como detalle, se llegó a sobrepasar el nivel de *Set* del “ciclo marco” (se llegó hasta $+1.6$ V) con un límite de corriente de 15 mA y el dispositivo siguió funcionando.

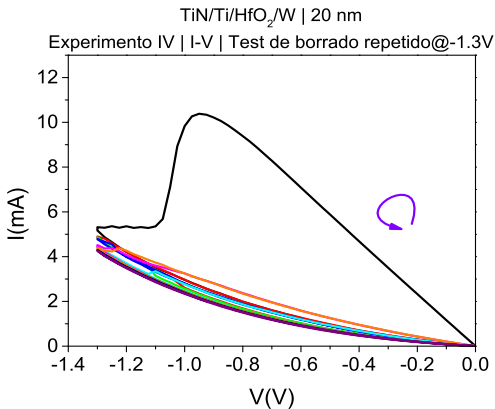


Fig. 4.64: Borrados a -1.3 V
Experimento IV | HfO₂ | 20 nm

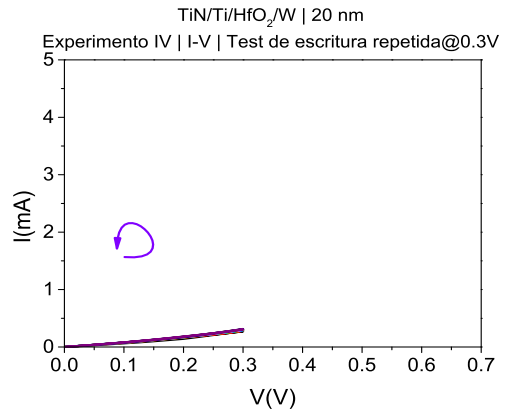


Fig. 4.65: Escrituras a 0.3 V
Experimento IV | HfO₂ | 20 nm

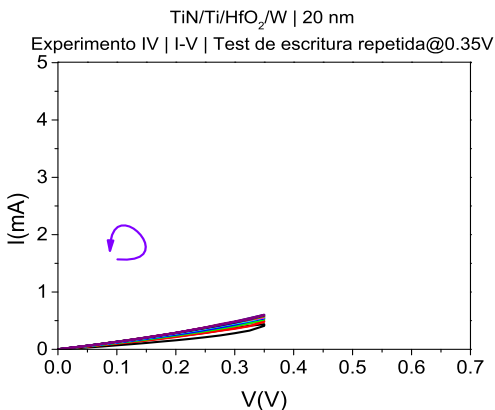


Fig. 4.66: Escrituras a 0.35 V
Experimento IV | HfO₂ | 20 nm

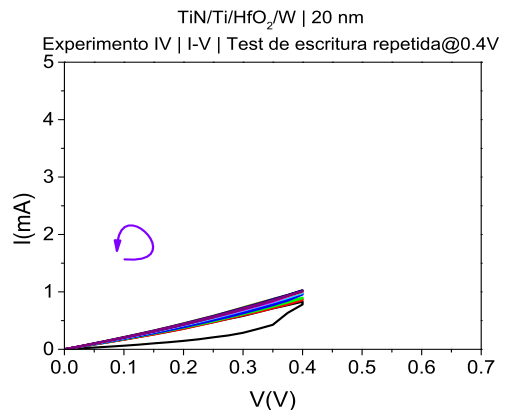


Fig. 4.67: Escrituras a 0.4 V
Experimento IV | HfO₂ | 20 nm

I-V | Experimento VI

Aquí se quisieron obtener lazos anidados dentro del “ciclo marco”. Se representan en la Fig. 4.72 y son una demostración más del excelente control de los estados intermedios en estos dispositivos. La forma de conseguir estos lazos anidados consistió en realizar barridos desde un voltaje negativo (*Reset*) hasta voltajes positivos (*Set*), con retorno hacia un voltaje negativo más grande que el inicial. En cada ciclo también se iba incrementando el correspondiente el voltaje positivo límite.

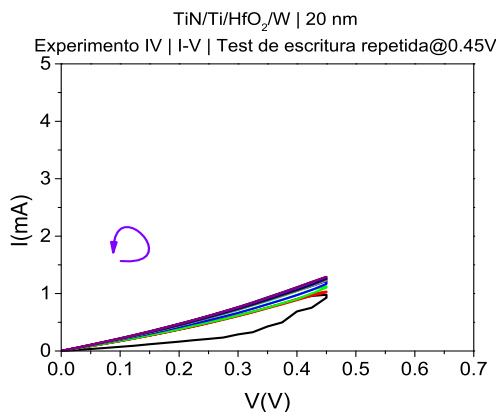


Fig. 4.68: Escrituras a 0.45 V
Experimento IV | HfO_2 | 20 nm

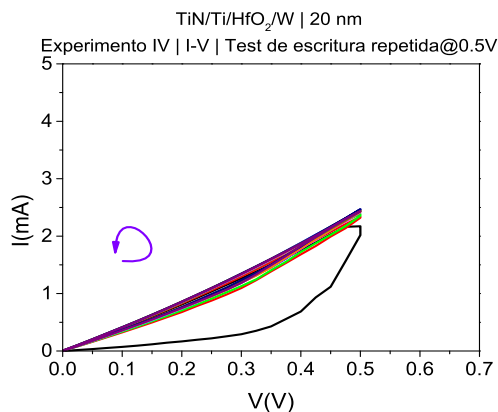


Fig. 4.69: Escrituras a 0.5 V
Experimento IV | HfO_2 | 20 nm

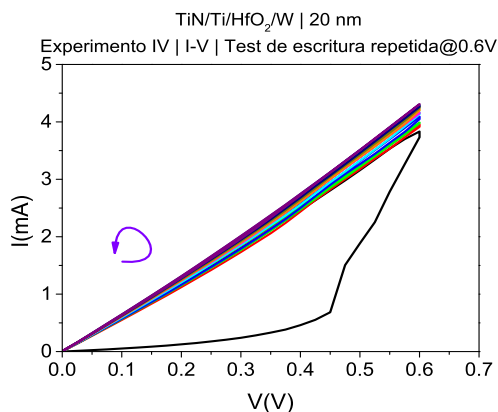


Fig. 4.70: Escrituras a 0.6 V
Experimento IV | HfO_2 | 20 nm

I-V | Experimento VII

Este experimento contiene el borrado acumulativo que se muestra en la Fig. 4.73. Es un hecho notorio que el abanico de estados que proporcionan estas muestras es asombroso. Sin embargo, sí que se aprecia que entre -1 y -1.1 V la acumulación es mayor, debido a la naturaleza abrupta del *Reset*.

I-V | Experimento VIII

En el último experimento de corriente-voltaje se obtuvo la escritura acumulativa de la Fig. 4.74. El proceso de acumulación se distribuye con bastante uniformidad por todo el rango de voltajes.

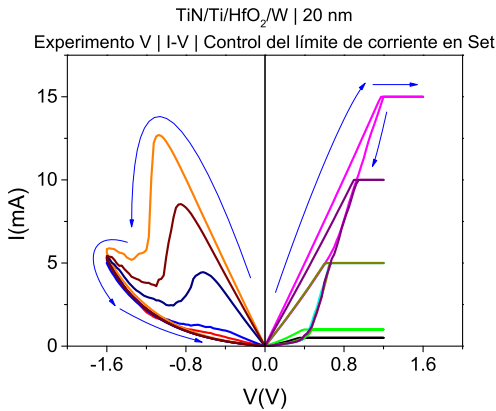


Fig. 4.71: Control del límite de corriente
Experimento V | HfO_2 | 20 nm

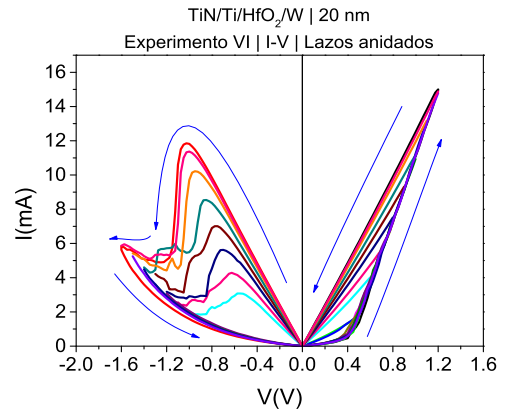


Fig. 4.72: Lazos anidados I-V
Experimento VI | HfO_2 | 20 nm

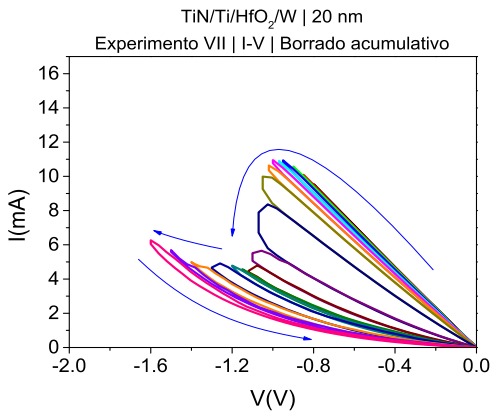


Fig. 4.73: Borr. acumulativo
Experimento VII | HfO_2 | 20 nm

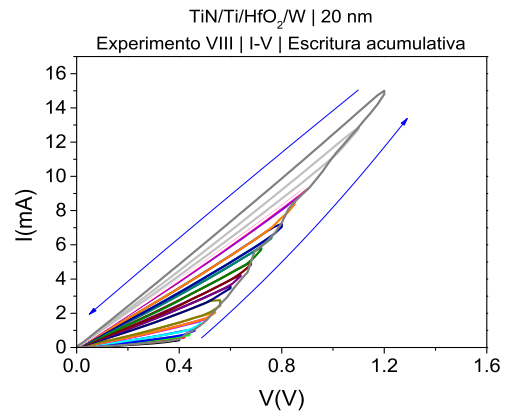


Fig. 4.74: Escr. acumulativa
Experimento VIII | HfO_2 | 20 nm

4.3.2. Experimentos de capacidad-conductancia

Los siguientes seis experimentos se corresponden con test de pequeña señal.

GCV | Experimento I

El primer test de capacidad-conductancia se enfocó en el comportamiento de las dos variables en función de la frecuencia. En la Fig. 4.75 se adjunta el comportamiento estudiado. En las frecuencias de 5 MHz y 10 MHz pensamos que podría existir una resonancia con el equipo de medida, y eso explicaría la anomalía en las curvas obtenidas para esos valores. Las conclusiones de este

experimento fueron que tanto la conductancia como la capacidad presentaban una dependencia con respecto a la frecuencia, aunque dicha correlación era mucho más acusada en las medidas de capacidad, y especialmente en la polaridad de *Reset*.

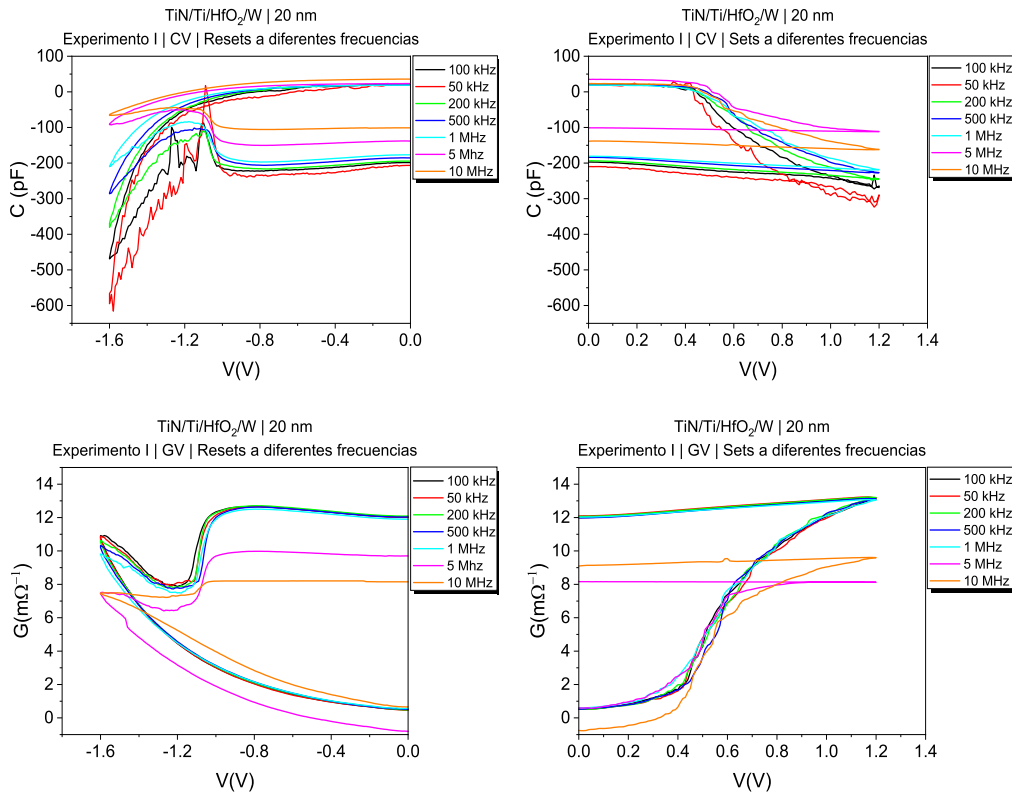


Fig. 4.75: Comportamiento de la C y la G en función de la frecuencia | Experimento I HfO_2 | 20 nm

GCV | Experimento II

En segundo lugar se registraron escrituras acumulativas e incrementales, indicadas en la Fig. 4.76. De nuevo, se observa que el control preciso de los niveles intermedios es muy bueno, aunque existe cierto ruido en las medidas de conductancia. Ese ruido fue debido a los niveles de frecuencia utilizados (100 kHz), que no eran lo suficientemente elevados como para suavizar las curvas.

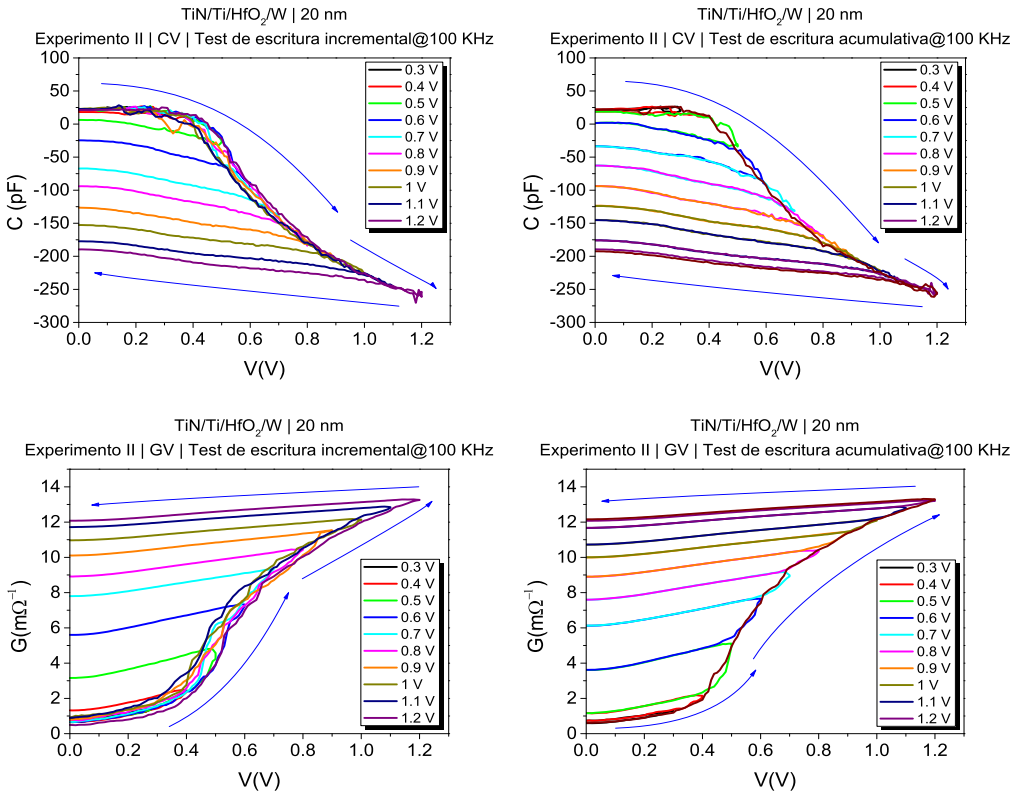


Fig. 4.76: Test GCV de escritura incremental (izquierda) y acumulativa (derecha)
Experimento II | HfO_2 | 20 nm

GCV | Experimento III

En el tercer experimento GCV se obtuvieron los borrados acumulativos e incrementales que se aportan en la Fig. 4.77. En este caso, los borrados incrementales fueron excesivamente ruidosos, a diferencia de su contraparte acumulativa.

GCV | Experimento IV

El cuarto conjunto de medidas GCV englobó diferentes transitorios de capacidad-conductancia en los que se aplicaron voltajes constantes. En la Fig. 4.78 se muestran los transitorios de *Reset* registrados. Los transitorios de *Set*, por su parte, se indican en la Fig. 4.79. Se usó una escala logarítmica en el eje X para observar con mayor detalle los instantes iniciales de los transitorios.

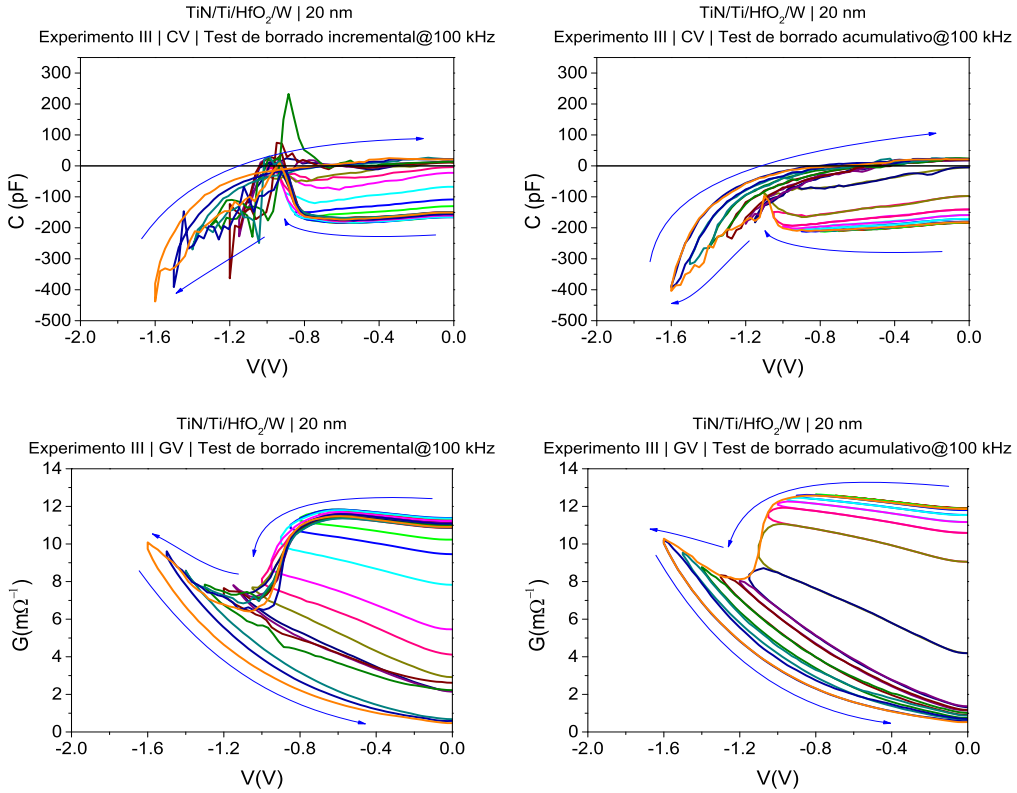


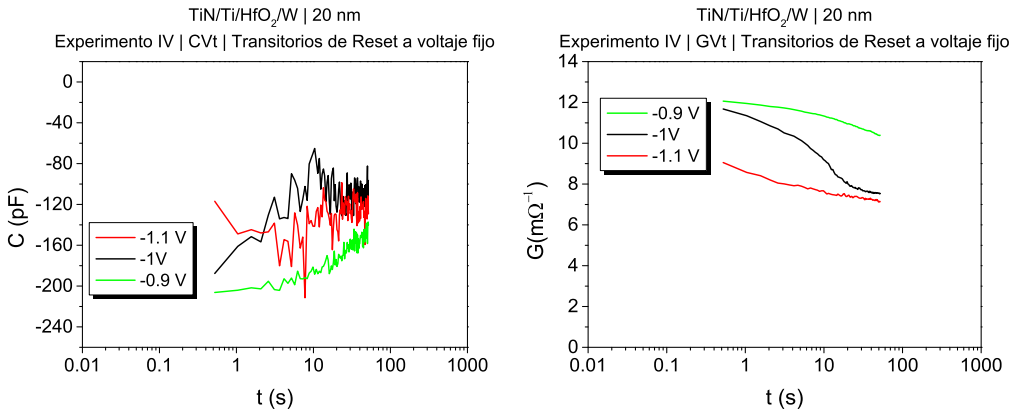
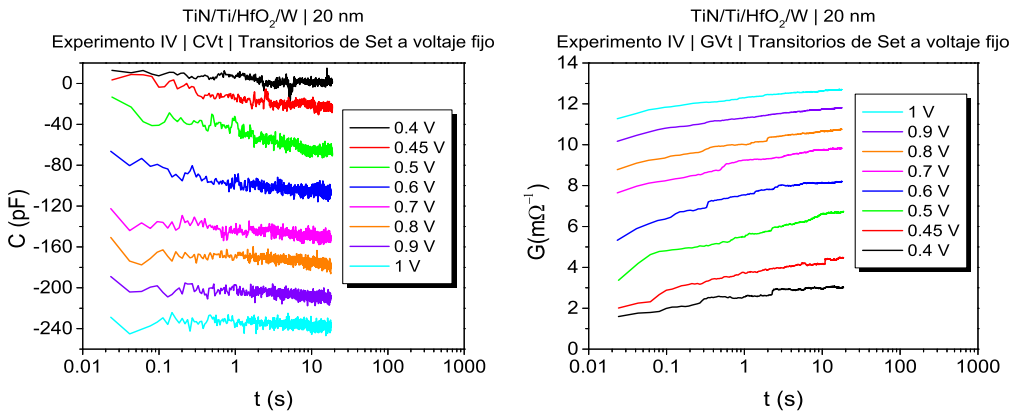
Fig. 4.77: Test GCV de borrado incremental (izquierda) y acumulativo (derecha)
Experimento III | HfO_2 | 20 nm

GCV | Experimento V

Los resultados de este experimento se detallan en la Sección 4.1.3. El objetivo fue caracterizar unos mapas de memoria GCV con lectura a 0 V. En la parte izquierda de la Fig. 4.80 se muestran los valores de C y G durante el experimento, mientras que en la parte derecha se representan los mapas de memoria extraídos a partir de los datos experimentales.

GCV | Experimento VI

Y en último término, una vez realizados todos los experimentos anteriores, se hizo una prueba de robustez con 600 ciclos de *Set/Reset*. En esta prueba se intercalaba una lectura a 0 V tras cada pulso V_{LRS} (+1.2 V) y V_{HRS} (-1.6 V). La Fig. 4.81 muestra los valores de C y G en la lectura posterior al *Set* (LRS)

Fig. 4.78: Transitorios GV y CV | *Reset* | Experimento IV | HfO_2 | 20 nmFig. 4.79: Transitorios GV y CV | *Set* | Experimento IV | HfO_2 | 20 nm

y tras el *Reset* (HRS) en cada ciclo. Aunque no son demasiados ciclos, no se observa una tendencia al estrechamiento ni al engrosamiento de la ventana de resistencia, puesto que no hay grandes variaciones en los niveles de corriente. Sí que es cierto que existe una leve fluctuación en LRS, pero no es un signo de degradación del dispositivo.

En la siguiente sección se desarrollan unas conclusiones para cada trabajo descrito en este capítulo.

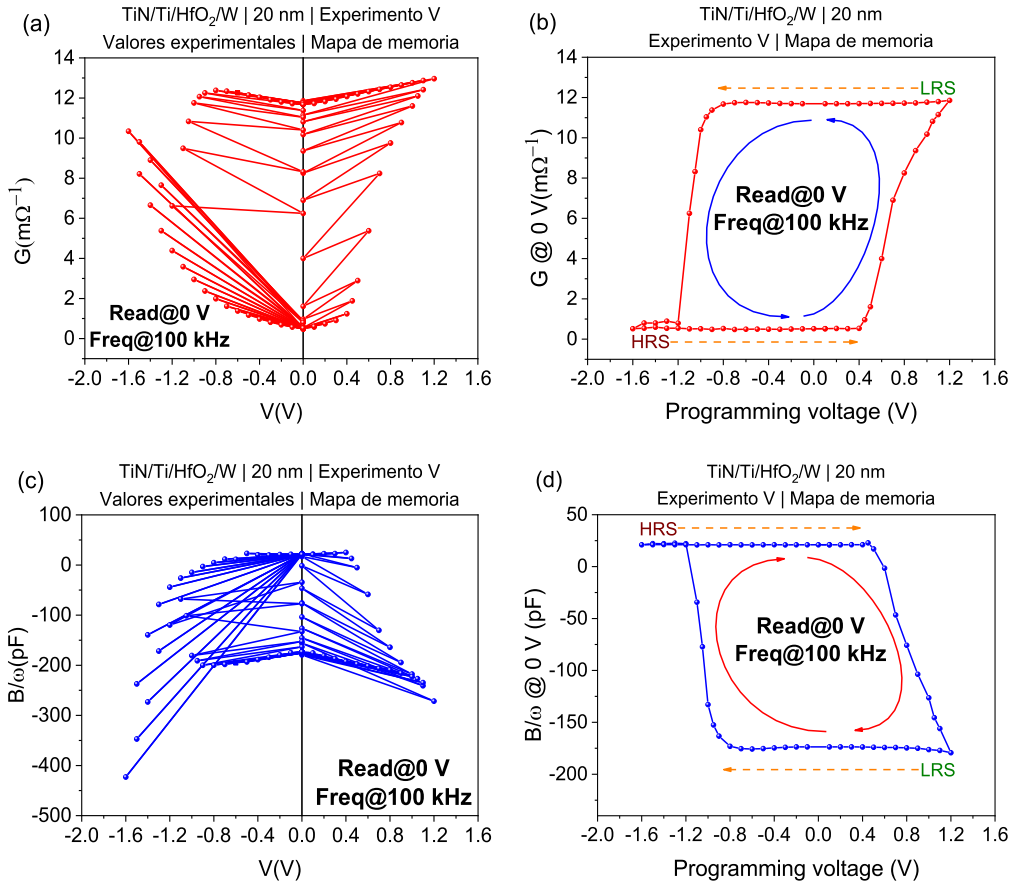


Fig. 4.80: Valores de G y B/ω (izquierda). Mapas de memoria a 0 V (derecha)
Experimento V | HfO_2 | 20 nm

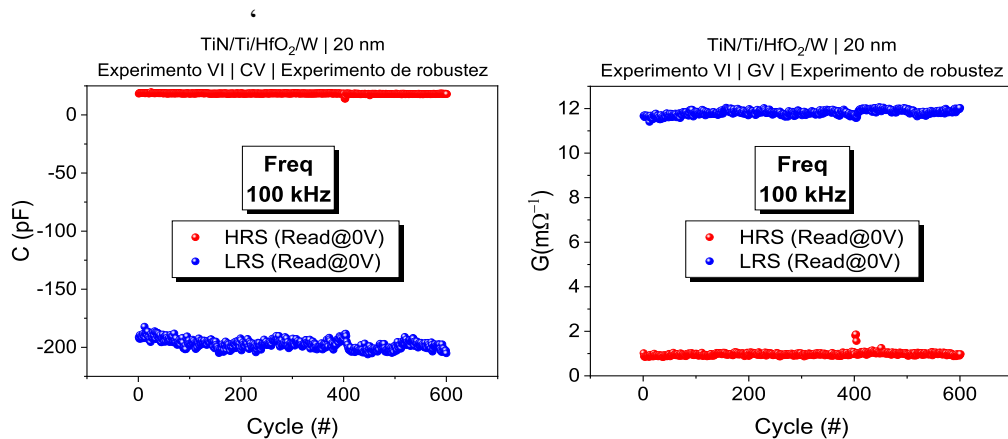


Fig. 4.81: Test de robustez | Experimento VI | HfO_2 | 20 nm

4.4. Conclusiones

En este apartado se aportan las conclusiones del capítulo.

4.4.1. Control de la escritura y el borrado

El estudio demostró que la temperatura del experimento (desde 77 hasta 300 K) apenas afecta a la conmutación resistiva de los dispositivos RRAM de TiN/Ti/20 nm-HfO₂/W. Además, la señal de admitancia (al igual que en corriente-voltaje) mostró lazos bien definidos durante las escrituras y borrados acumulativos.

4.4.2. Estudio de la admitancia

En este trabajo se vio que los dispositivos RRAM presentaban dos estados claramente distintos en la parte imaginaria de la admitancia (susceptancia). En el estado ON la susceptancia era negativa. Se determinó la presencia de un comportamiento inductivo que era debido al retraso que existía entre el voltaje aplicado y la corriente que recorría los filamentos, y este a su vez era producido por mecanismos de transporte de carga. En el estado OFF la susceptancia estaba compuesta por la capacidad geométrica de la estructura MIM, ya que el término inductivo ya no estaba presente. Por otra parte, se determinó que la transición del HRS al LRS comenzaba a partir de voltajes positivos cercanos a 0 V debido a la formación de caminos conductores de vacantes de oxígeno. La inductancia alcanzaba su valor máximo a aproximadamente 0.5 V, valor de voltaje en el que los filamentos conductores ya formaban un camino entre el electrodo superior y el inferior. Incrementos de voltaje posteriores servían para ensanchar o multiplicar los filamentos. En cuanto a la transición de LRS a HRS, había que aplicar voltajes de programación de ~ -1 V para oxidar las vacantes que constituían el filamento.

4.4.3. Control de los estados intermedios

Este estudio reveló que se podía conseguir una repetitividad muy buena y un excelente control de los estados intermedios durante los procesos de escritura y borrado acumulativos en dispositivos de conmutación resistiva bipolares de $\text{TiN/Ti/20 nm-HfO}_2/\text{W}$. Además, se podía lograr en un rango de frecuencias amplio. Aplicando una secuencia de voltajes apropiada se obtuvo una progresión continua de estados intermedios. Los valores de conductancia y susceptancia en cada estado dependían de los voltajes de *Set* o *Reset* aplicados previamente. Se elaboraron representaciones tridimensionales de los estados de memoria accesibles a partir de los resultados experimentales. Se obtuvieron mapas de memoria a través de barridos de pulsos, midiendo el estado del dispositivo a 0 V, sin consumo de potencia estática. En este tipo de representaciones, los estados intermedios son los caminos de transición que conectan los estados ON y OFF, con valores claramente diferenciados y esencialmente constantes. Además, también es posible obtener información sobre los fenómenos físicos de las transiciones de *Set* y *Reset* a través del análisis de las subidas y bajadas en los bordes del mapa de memoria. El hecho de efectuar un estudio de dispositivos RRAM mediante la caracterización de los parámetros de admitancia permite extraer algo de información del signo de la componente en cuadratura. Particularmente, los valores negativos de la susceptancia apuntaban hacia un comportamiento de tipo inductivo de los filamentos conductores. Dichos filamentos conductores consistían en agrupaciones de vacantes que se comportaban como pozos cuánticos. La inercia de los procesos de emisión y captura que ocurrían en las vacantes de oxígeno estaba basada en la naturaleza microscópica de los valores negativos de la parte imaginaria de la admitancia.

4.4.4. Estudio de los estados analógicos en RRAMs

Los condensadores MIM basados en óxido de hafnio presentaban conmutación resistiva y mostraban valores intermedios de conductancia, una propiedad necesaria para su uso como dispositivos sinápticos. Estos estados intermedios podían alcanzarse modificando la tensión máxima aplicada en un barrido de voltaje. Sin embargo, y dado que esta no es una técnica eficiente

para alcanzar los valores de conductancia, estos se pueden controlar de forma más precisa aplicando pulsos de voltaje en el electrodo superior. En el caso de los pulsos de depresión, los pesos sinápticos se podían regular con gran precisión y se obtuvieron características bastante lineales. La variación de los pesos sinápticos se llevó a cabo de varias formas, por ejemplo cambiando la anchura o cambiando la amplitud de los pulsos. Al modificar la anchura se obtenía una variación lineal de la conductancia. Variando la amplitud la característica era exponencial debido al proceso iónico de *hopping* a través del pozo de potencial de la matriz del óxido, responsable de la generación del filamento conductor. Así mismo, los pesos sinápticos pudieron modularse aplicando pulsos de voltaje idénticos, ajustando el voltaje máximo inicial aplicado al dispositivo. La característica de conductancia frente al número de pulso no era lineal para la potenciación, debido a la abrupta transición de *Set* observada en estas estructuras MIM. Sin embargo, se valoró la posibilidad de mejorar su comportamiento lineal usando rampas de voltaje en vez de pulsos.

4.4.5. Estudio de la dinámica de las transiciones de *Set* y *Reset* en memorias resistivas

En este trabajo se demostró que las dinámicas de los procesos de *Set* y *Reset* en memorias de conmutación resistiva dependen del voltaje aplicado y del tiempo de aplicación del mismo. Estos dispositivos exhibían un comportamiento multinivel que pudo ser observado y controlado con precisión midiendo la corriente en continua o la conductancia en alterna cuando se aplicaban formas de onda de voltaje adecuadas. El estudio de la señal de conductancia de las celdas RRAM de HfO₂ indicó que los mecanismos responsables para los procesos de *Set* y *Reset* eran muy diferentes. Las dependencias con el voltaje indicaron que el proceso de *Set* se ajustaba a una distribución Erlang, la cual era compatible con un proceso de percolación (*percolation*). El *Reset*, por su parte, se ajustó a una función sigmoide y se relacionó con una reacción de oxidación autocatalítica. Las dependencias temporales eran también muy asimétricas. Los transitorios de borrado eran exponenciales y se volvían más rápidos a medida que aumentaba el voltaje de borrado. En cambio, los transitorios de escritura eran paralelos para tiempos largos y diferían en los valores para tiempos muy

cortos. Se propuso que podría formarse una interfaz que ejerciera de barrera entre el electrodo superior y el filamento conductor.

4.4.6. Programación de RRAMs mediante pulsos de corriente

La utilización de pulsos de corriente en lugar de pulsos de voltaje convencionales permitió controlar el grosor del filamento conductor en dispositivos RRAM basados en HfO_2 cuando ocurría la transición de *Set*, y por ende también permitía controlar el estado conductivo de estos dispositivos. A pesar de ello, no fue posible controlar la ruptura del filamento conductor en la transición de *Reset* con este tipo de señales eléctricas, debido a que esa transición era abrupta. La formación del filamento tenía lugar en tiempos muy pequeños, lo cual inhibía un comportamiento acumulativo de los pulsos, ya que un solo pulso era suficiente para alcanzar el estado de conductancia final. Cuando se usan dispositivos RRAM a modo de sinapsis artificiales, la utilización de pulsos de corriente es una posibilidad para obtener características de potenciación lineales, pero no son útiles de cara a la característica de depresión. La combinación de los dos métodos (pulsos de corriente para potenciación y pulsos de voltaje para depresión) podría servir para controlar mejor los pesos sinápticos. Por supuesto, esta forma de operación tiene sus contrapartidas, como por ejemplo que la circuitería periférica necesaria para generar pulsos tanto de corriente como de voltaje sería más compleja, repercutiendo en mayores tamaños de chip y en retrasos al cambiar desde voltaje a corriente, o a la inversa.

4.4.7. Caracterización eléctrica adicional

El diverso conjunto de experimentos desarrollados sobre dispositivos de $\text{TiN/Ti/20 nm-HfO}_2/\text{W}$ expuso las siguientes conclusiones:

- **Experimentos de corriente-voltaje**

- Tras el proceso de electroforming, los primeros ciclos de corriente-voltaje (I-V) mostraron una ventana funcional muy grande y

transiciones abruptas. Con el paso de los ciclos, la ventana se redujo sensiblemente pero los cambios de estado pasaron a ser más graduales.

- No se observó que la modificación de la temperatura externa (entre 100 y 300 K) supusiera un cambio evidente en las características I-V.
- Los test de borrado y escritura con voltajes idénticos no aportaron resultados positivos, con la excepción del borrado repetido a -1.05 V, donde se observó una gradación excelente de los estados intermedios. Sin embargo, es extremadamente complicado encontrar el voltaje adecuado en situaciones típicas, dada la variabilidad habitual de las RRAMs (aunque en este caso eran realmente estables).
- El experimento de control del límite de corriente en *Set* mostró la progresión de la característica de *Reset*, donde la cresta se desplaza hacia voltajes más negativos a medida que se aumenta el nivel de corriente en LRS.
- Los lazos anidados son un ejemplo del buen control de los estados intermedios en estas muestras con dieléctrico de óxido de hafnio.
- Otros ejemplos de comportamiento analógico son los borrados y escrituras acumulativos, con una precisión excelente.

■ Experimentos de pequeña señal

- Se observó una dependencia entre la capacidad y la frecuencia, aunque las medidas a 5 y 10 MHz estaban desvirtuadas por una posible resonancia con el equipo de medida.
- Los transitorios de *Reset* resaltaron que la transición hacia HRS se producía entre -1 y -1.1 V.
- Por otro lado, los transitorios de *Set* eran mucho más progresivos y paralelos a diferentes voltajes.
- El experimento de robustez no fue muy extenso (600 ciclos), pero los resultados fueron muy buenos.

Capítulo 5

Estructuras MIM con óxidos funcionales

En la sección anterior se estudiaron en profundidad las características eléctricas ofrecidas por el óxido de hafnio cuando se presenta de manera aislada. En este epígrafe, en cambio, se extiende el alcance a una variedad de materiales. Todas las muestras con las que se trabajó fueron fabricadas en la Universidad de Tartu (Estonia). El propósito de los estudios experimentales que se describen en esta sección fue examinar los efectos medibles derivados de la modificación de la pila MIM (y especialmente del dieléctrico).

En primer lugar se analiza el comportamiento de estructuras Metal-Aislante-Metal que combinan óxidos de tántalo y titanio.

5.1. Comportamiento de estructuras MIM con dieléctrico de $\text{Ta}_2\text{O}_5\text{-TiO}_2$

En los últimos años ha habido una diversidad de óxidos de alta permitividad que han sido propuestos como candidatos para ser usados en dispositivos de conmutación resistiva [60]. Para asegurar un control preciso de estos dispositivos es necesario disponer de un extenso conocimiento acerca de la densidad de defectos y del rol que esta juega en los procesos de formación y ruptura del filamento conductor.

En lo que respecta a los dispositivos RRAM de alta permitividad, para que funcionen con el mejor rendimiento y fiabilidad posibles hay que prestar mucha atención y cuidado al diseño de la estructura MIM. Deben ser garantizadas

una alta uniformidad y un bajo consumo con vistas a la alta densidad de integración de estos dispositivos. En cuanto a la reducción del consumo, se han propuesto diversos métodos, como el uso de una estructura de doble capa [61]. Este planteamiento se considera muy prometedor, debido a la mejora que supone en las características de las celdas de memoria [61-65]. Una parte de los dieléctricos de alta-k presentan un buen comportamiento de conmutación resistiva, mientras que aunque otros son inferiores en este punto concreto, son mejores en términos de corriente de fuga y estabilidad termodinámica.

En este trabajo se indica el excelente funcionamiento resistivo de unas estructuras MIM multicapa compuestas por Ta₂O₅ y TiO₂. El espesor del dieléctrico rondaba los 5 nm en todas las estructuras testadas. El electrodo superior era de platino (Pt) y el inferior de óxido de rutenio (RuO_x). En la Tabla 5.1 se describen las muestras probadas.

Sample	ALD Cycles	Thickness (nm)
TL1	60 × Ta ₂ O ₅ + 50 × TiO ₂ + 60 × Ta ₂ O ₅	4.0
TL2	50 × TiO ₂ + 70 × Ta ₂ O ₅ + 50 × TiO ₂	4.0
EL3	75 × TiO ₂ + 3 × Ta ₂ O ₅ + 75 × TiO ₂	5.5
EL1	75 × TiO ₂ + 1 × Ta ₂ O ₅ + 75 × TiO ₂	5.0

Tabla 5.1: Descripción de las capas de dieléctrico de las muestras de Ta₂O₅-TiO₂

Se obtuvo comportamiento de RS bipolar en pilas de Ta₂O₅-TiO₂-Ta₂O₅ y TiO₂-Ta₂O₅-TiO₂, presumiblemente debido a la presencia de vacantes oxígeno. Las medidas, que abarcaron experimentos en corriente continua y también en alterna, fueron realizadas utilizando un analizador de parámetros de semiconductores Keithley 4200-SCS. El *electroforming* se completó a través de un barrido de voltaje en continua desde 0 V hasta 0.7 V con un límite de corriente de 10 mA. Con posterioridad, se registraron varios ciclos I-V con un tope de corriente de 100 mA. De la misma forma que en estudios explicados anteriormente en esta tesis, las medidas de admitancia se efectuaron superponiendo una señal RMS de 30 mV a una frecuencia de 100 kHz.

En la Fig. 5.1 se muestran 50 ciclos I-V correspondientes a la muestra TL1 a temperatura ambiente. La transición al LRS ocurría a valores cercanos a 0.6 V, mientras que la transición al HRS acontecía alrededor de -0.8 V. Aunque todas las muestras presentaban RS bipolar, existían ciertas diferencias entre ellas. En la Fig. 5.2 se representan los lazos I-V de los 4 dispositivos caracterizados.

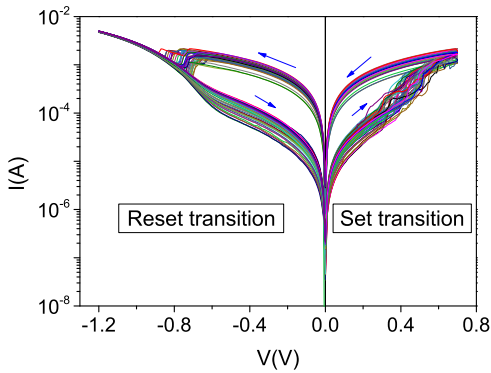


Fig. 5.1: 50 ciclos I-V de la muestra TL1 a temperatura ambiente

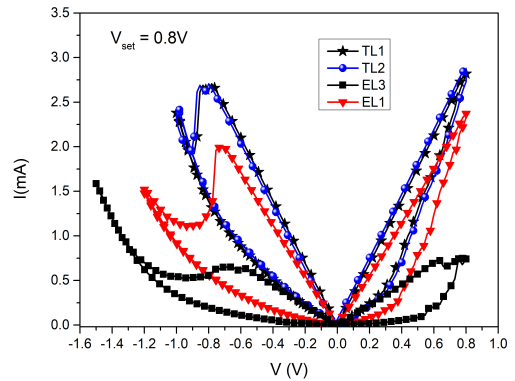


Fig. 5.2: Lazos I-V representativos de las 4 muestras de $Ta_2O_5-TiO_2$

Las muestras tricapa presentaban lazos muy parecidos, independientemente del orden de las capas. Por contra, las películas de TiO_2 entre las que se incluía una monocapa de Ta_2O_5 (muestras EL3 y EL1) mostraban lazos distintos. La muestra con una monocapa de Ta_2O_5 crecido con 3 ciclos ALD (EL3) tenía los valores de corriente más bajos y por tanto menor consumo de potencia en ambos estados resistivos. A pesar de ello, su ventana de resistencia era pequeña. La muestra con la monocapa de Ta_2O_5 más fina (EL1) era la que mejor funcionaba, con la diferencia entre estados más grande y con menor consumo de potencia que las muestras tricapa (alcanzaba una menor corriente). En lo referido a los parámetros de pequeña señal en alterna, las partes real (G) e imaginaria (B) de la admitancia de una muestra tricapa (TL1) y de una monocapa (EL1) se representan en la Fig. 5.3, en la que se observa un comportamiento de histéresis. Existían diferencias evidentes entre una y otra muestra. La muestra tricapa presentaba dos niveles claramente diferenciados en los estados ON y OFF. En el estado OFF los valores de conductancia eran pequeños e iban creciendo conforme los voltajes aumentaban hacia el estado ON (en polaridad positiva). En la transición desde ON a OFF la conductancia permanecía constante hasta que sucedía el *Reset* y se incrementaba rápidamente. Por otro lado, la susceptancia tenía valores altos en el estado OFF que disminuían de forma gradual hacia el voltaje de *Set*. En el estado de ON, la susceptancia mantenía valores constantes hasta que tenía lugar el *Reset* y los niveles descendían repentinamente hasta valores negativos. Esto indicaba que existía un comportamiento de tipo inductivo. Atendiendo a la muestra

monocapa, las diferencias entre ambos estados eran menores y tanto la G como la B variaban de forma suave y sin cambios bruscos en la transición de *Reset*.

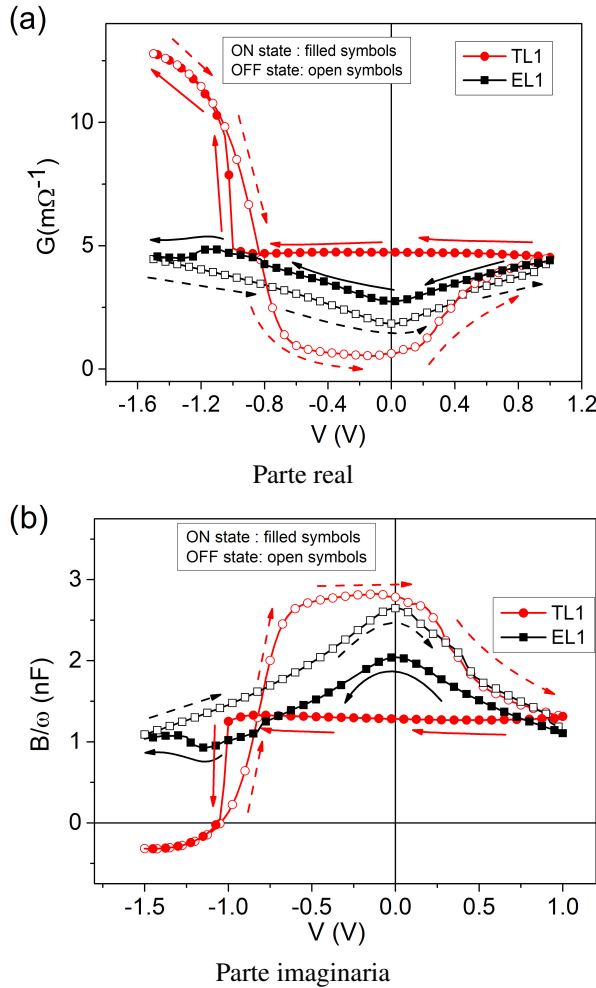


Fig. 5.3: Partes real e imaginaria de la admitancia de las muestras TL1 y EL1

5.1.1. Conclusiones

Estos resultados indicaron que existía una diferencia evidente entre la estructura tricapa y la monocapa. Una explicación a este hecho podría ser que en el caso de la configuración de tres capas (aproximadamente 1.7 nm por capa), el *electroforming* debía ocurrir obligatoriamente en todos los estratos de TiO_2 y Ta_2O_5 , sin tener en cuenta el orden de cada uno. Sin embargo, al incluir una

monocapa de Ta₂O₅ entre dos de TiO₂ mucho más gruesas, es factible obtener RS cuando solo se ha producido el *forming* en las dos películas de TiO₂. Esto es debido a que, al ser el hueco entre ambas capas tan reducido, puede existir un efecto túnel que habilite el paso de corriente entre los electrodos superior e inferior. Esta explicación puede justificar también que los valores de corriente más bajos en la muestra monocapa de 3 ciclos (EL3) con respecto a la de 1 ciclo (EL1) responden a que un menor espesor entre electrodos favorece el efecto túnel. En último lugar, cabe destacar que el funcionamiento de los filamentos conductores se basa en la migración de iones de oxígeno y por consiguiente en la formación de vacantes. Teniendo esto en cuenta, la presencia de la monocapa intermedia en las muestras EL1 y EL3 provoca que los iones de oxígeno queden “atrapados” en ella y que no se produzcan comportamientos extraños como los cambios súbitos de G y B en la muestra TL1.

5.2. Mecanismos de conmutación en dispositivos MIM con dieléctrico de $Ta_2O_5:ZrO_2$

Como se ha visto en el apartado anterior, el óxido de tántalo es un excelente material que funciona muy bien como dieléctrico en memristores. Esto es debido a su elevada constante dieléctrica y a una amplia distancia entre bandas. La inserción de una capa a modo de interfaz (p.ej. ZrO_2) puede influir en la mejora de las características como memoria de los dispositivos RRAM basados en Ta_2O_5 . En este caso se investigó el funcionamiento de estructuras MIM con dieléctricos que estaban formados por una mezcla de Ta_2O_5 y ZrO_2 . se puede observar en los ciclos I-V de la Fig 5.4, que indican una buena repetitividad. En esa figura se distingue que el mecanismo de conmutación no era simétrico, así como que el proceso de *Set* era abrupto mientras que el *Reset* era gradual. El límite de corriente para voltajes positivos evitaba la ruptura del dispositivo (*hard breakdown*).

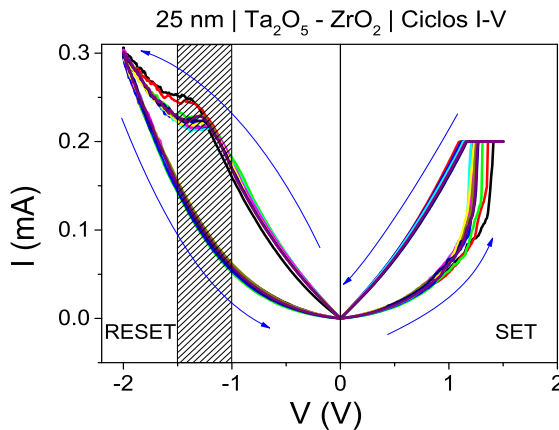


Fig. 5.4: Ciclos I-V - Conmutación resistiva | $Ta_2O_5 - ZrO_2$

En las Figs. 5.5 y 5.6 se muestran unos ciclos de capacidad-conductancia medidos aplicando una señal de 30 mV RMS en alterna a 100 kHz sobre el voltaje en continua. Se puede observar que existía un excelente control de los estados intermedios en la RRAM, dependiendo de la amplitud del estímulo. En estos ciclos GCV se aplicó el proceso de la Fig. 5.7. El control de los niveles de resistencia intermedios es muy interesante para aplicaciones analógicas y para las basadas en redes neuronales, como los circuitos neuromórficos.

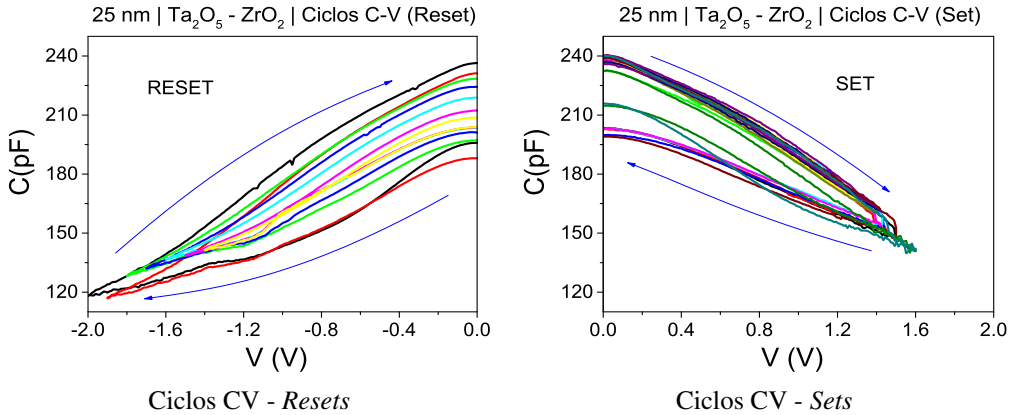


Fig. 5.5: Ciclos CV | $Ta_2O_5 - ZrO_2$

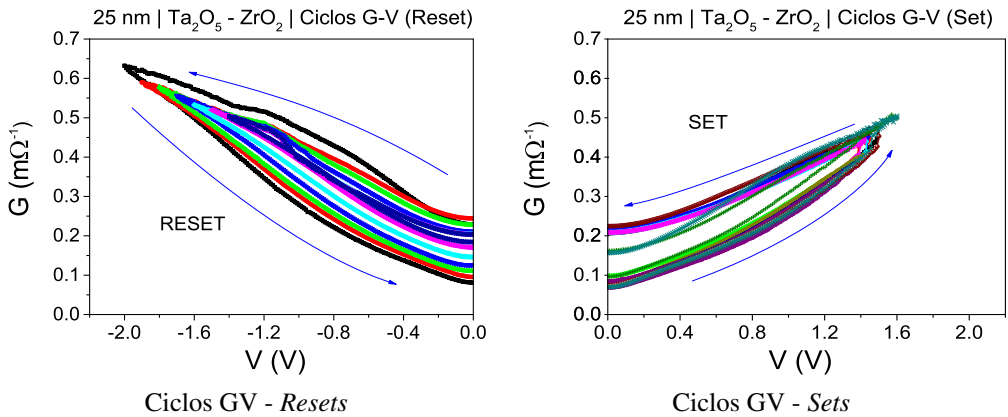


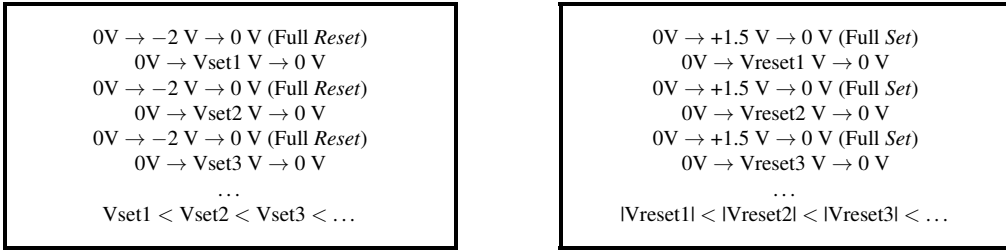
Fig. 5.6: Ciclos GV | $Ta_2O_5 - ZrO_2$

Tras acabar los ciclos GCV, se procedió a medir mapas de memoria (ver Sección 3.6) aplicando la secuencia de programación ilustrada en la figura 4.7. Tanto la conductancia como la capacidad se midieron a 0 V para descartar cualquier perturbación del proceso de medida sobre los filamentos conductores responsables de la conducción. La secuencia de los pulsos de voltaje fue la siguiente:

0 V (1ms) → Vprog (1ms) → 0 V (1ms)

- **Vprog:** doble rampa entre -2 V y $+1.5$ V.
- Se leen G y C cuando el voltaje vuelve a cero.

Atendiendo a estos mapas de memoria de capacidad y conductancia de la Fig. 5.8, vimos que el proceso de *Reset* parecía ser más complejo que el de



Ciclos de *Set*

Ciclos de *Reset*

Fig. 5.7: Proceso de medida para los ciclos GCV | Ta₂O₅ - ZrO₂

Set. En realidad, se podría decir que había dos procesos de *Set*: para valores positivos, alrededor de los 1.5 V ocurría el primer *Set*; para valores negativos (aproximadamente a -1 V), sucedía el segundo *Set* y después la resistencia se iba incrementando hasta que empezaba a reducirse en -2 V. Por tanto, al tener lugar el segundo *Set* y justo antes del *Reset*, se producía un incremento abrupto de la señal de conductancia (y al mismo tiempo un decremento de la señal de capacidad). Se propuso que estos picos en la conductancia y en la capacidad debían de estar correlacionados con la dinámica de ruptura del filamento conductor.

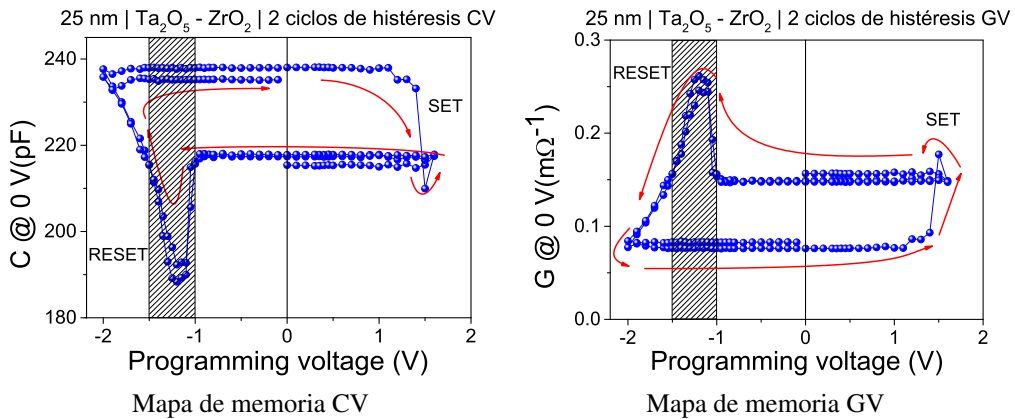


Fig. 5.8: Mapas de memoria GCV | Ta₂O₅ - ZrO₂

Los filamentos conductores en este tipo de materiales se forman debido a la acumulación de vacantes de oxígeno, que se agrupan y conectan los electrodos superior e inferior (proceso de *Set*). Cuando se aplica una polarización positiva al electrodo superior, los enlaces de Ta-O y Zr-O se rompen y los iones de O₂ migran hacia la interfaz superior entre el electrodo y el dieléctrico, dejando atrás

vacantes de oxígeno que formarán el camino de conducción rico en Ta y Zr. Por contra, un voltaje negativo produce el proceso inverso, en el cual los aniones de oxígeno rellenan las vacantes para deshacer el camino conductor. Así, la disolución parcial de los filamentos provoca el proceso de *Reset*. El movimiento de los iones de oxígeno es debido al campo eléctrico y al calentamiento por efecto Joule [66].

La explicación para los ciclos I-V (ver Fig. 5.4) tuvo en cuenta que para voltajes negativos había dos regiones diferentes:

- **Voltajes bajos:** El filamento conductor todavía estaba formado, y la corriente se incrementaba prácticamente de forma lineal con el voltaje.
- **Voltajes intermedios:** Se generaba un elevado calentamiento por efecto Joule a medida que se incrementaba la corriente.
- **Entre -1.2 V y -2 V :** Se combinaba el efecto Joule con el campo eléctrico negativo, lo que daba paso al movimiento de aniones de oxígeno y a la disolución del extremo superior del filamento conductor. Simultáneamente, se activaba un mecanismo de efecto túnel que ocasionaba un gran incremento no lineal de la corriente.
- **Al llegar a -2 V :** La corriente disminuía y el dispositivo conmutaba a su estado de alta resistencia.

Por su parte, para explicar los mapas de memoria de conductancia y capacidad de la Fig. 5.8 se consideró que el dieléctrico estaba formado por dos elementos metálicos: tántalo y zirconio. En el estado de *Set*, las vacantes de oxígeno aparecían tanto en las posiciones de Ta como en las de Zr.

1. Cuando comenzaba el proceso de *Reset* y debido a que el oxígeno se enlazaba preferentemente con el zirconio antes que con el tántalo, las vacantes de oxígeno en las posiciones de Zr eran las primeras en ocuparse.
2. El óxido de Zr ocupado podía intercambiar carga con las posiciones de Ta, produciendo un componente adicional de conductancia, ΔG , con:

$$\Delta G/G_{set} = [\text{Zr}]/[\text{Ta}] = 0.8$$

La proporción entre el aumento de la conductancia en *Reset* era igual a la relación entre la concentración de Zr y Ta para esta muestra, 0.8.

3. Cuando se aplicaban voltajes más negativos, las posiciones de Ta también se oxidaban y el mecanismo anterior desaparecía gradualmente. Finalmente, la conductancia y la capacidad alcanzaban sus valores de *Reset*.

5.2.1. Conclusiones

El estudio de los parámetros de admitancia proporcionó información interesante del comportamiento de conmutación resistiva de los dispositivos MIM de Ta₂O₅:ZrO₂. El excelente control de los lazos internos de capacidad y conductancia habilitan su utilización en aplicaciones neuromórficas y analógicas. Por último, los mapas de memoria medidos a 0 V en función del voltaje de programación aportan información relevante a modo de “huella” de cada estructura específica.

5.3. Comparación entre dispositivos MIM con aislante de $ZrO_2:HfO_2$

En base a los resultados positivos descritos en el lote de $Ta_2O_5:ZrO_2$, se prosiguió analizando el comportamiento del óxido de zirconio, esta vez combinado con óxido de hafnio. Tanto el HfO_2 como el ZrO_2 tienen varias posibles aplicaciones. El óxido de hafnio puede utilizarse como elemento reflectante del calor en ventanas, aumentando la eficiencia energética [67]. Por otro lado, tanto el óxido de hafnio como el óxido de zirconio se usan en recubrimientos ópticos [68-70], guías de onda [71-73], sensores de gas [74-76] y dieléctricos de puerta en transistores [77-79]. Así mismo, también se ha estudiado la aplicación de estos dos óxidos en memorias de conmutación resistiva [80-83] y en memorias ferroeléctricas [84-86]. El dieléctrico de las muestras de $Al/Ti/ZrO_2:HfO_2/TiN/Si/Al$ fue depositado mediante ALD con diferentes concentraciones de hafnio y zirconio. En concreto, las muestras del lote que fueron seleccionadas para su comparación son las que aparecen en la Tabla 5.2 en el que se describen las características de sus dieléctricos.

Cycle ratio	Thickness, nm	Hafnia content Hf/(Zr + Hf)
ZrO_2 reference film	35	0
$HfO_2:ZrO_2$ 3:10	10	0.46
$HfO_2:ZrO_2$ 10:3	14	0.73

Tabla 5.2: Lista de los dieléctricos utilizados en esta publicación

Este trabajo consistió en el estudio del comportamiento resistivo en dispositivos MIM, comparando tres configuraciones de dieléctricos con distintas proporciones de hafnio y zirconio. El área de los dispositivos probados fue de 0.204 mm^2 (área grande). Dos de las muestras tenían una proporción Hf/Zr de 3:10 y 10:3, respectivamente, mientras que la tercera muestra correspondía al dieléctrico de referencia con ZrO_2 exclusivamente.

Para las medidas se utilizó un Keithley 4200SCS. El voltaje se suministraba a través del electrodo superior, mientras que el inferior permanecía a tierra. Igualmente, para las medidas de admitancia se utilizó la configuración típica (30 mV RMS a 100 kHz). En los mapas de memoria se leyó la corriente o la admitancia a 0.1 V ó 0 V, respectivamente. El ancho de pulso usado en

estos experimentos fue de 1 s, esto es, 1 s a 0 V y 1 s al voltaje aplicado. Merece la pena detenerse a hacer mención al trabajo de Miranda [42], que sirvió para afianzar el estudio de los comportamientos de histéresis presentes en las memorias RRAM. En dicha publicación, el autor propuso un modelo matemático novedoso en el que se teorizaba sobre los ciclos de histéresis (mapas de memoria) que debían describir las memorias resistivas en términos de corriente frente a voltaje. En la Fig. 5.10 se incluyen los primeros ejemplos de este tipo de mapas de memoria I-V dentro del compendio de resultados de caracterización eléctrica de esta tesis.

Centrando la atención de nuevo sobre los dispositivos de ZrO_2 y HfO_2 , su funcionamiento era muy bueno, existiendo una excelente repetitividad y una ventana moderadamente amplia. La muestra de ZrO_2 puro exhibía un espacio entre estados más amplio que las otras dos muestras en las Figs. 5.9 y 5.10. A pesar de ello, consumía mayor potencia (más corriente y más voltaje) que las muestras dopadas. En general, se observó una ventana más pequeña y un menor consumo en la muestra de $HfO_2:ZrO_2$ con proporción 10:3. Una posible explicación a este hecho podría ser que el hafnio estabilizara la respuesta eléctrica de la capa del dieléctrico. Además, puede que la presencia de hafnio provocara un mejor control del crecimiento de los filamentos conductores. Por otro lado, la muestra de $HfO_2:ZrO_2$ con proporción 3:10 exhibía unos voltajes de *Set/Reset* similares a los de la otra muestra dopada, pero con un nivel de corriente mayor.

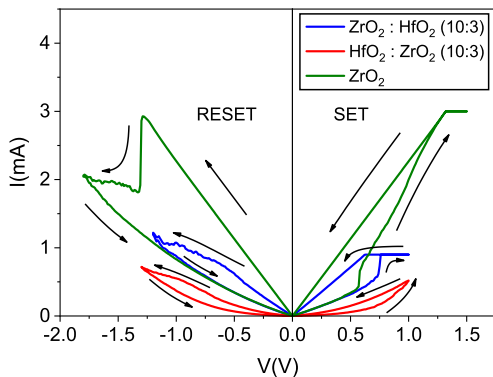


Fig. 5.9: Comparación I-V entre ZrO_2 , y $ZrO_2:HfO_2$ con ratios 10:3 y 3:10

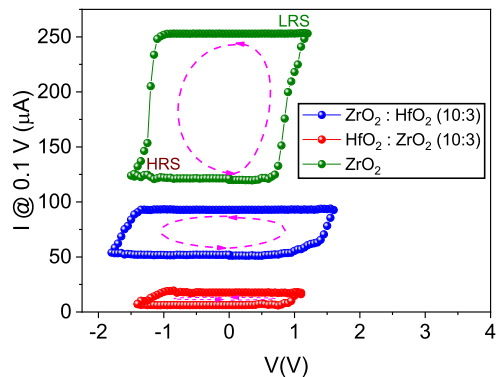


Fig. 5.10: Mapas de memoria I-V de ZrO_2 y $ZrO_2:HfO_2$ con ratios 10:3 y 3:10

En la Fig. 5.11 se documentaron resultados similares al medir las partes real

(G) e imaginaria (C) de la admitancia. Esto suponía que la ventana de resistencia era claramente más estrecha en la muestra con mayor proporción de hafnio, a diferencia de lo que ocurría en la muestra que tenía menor proporción de hafnio respecto a zirconio, en la que había mayor amplitud entre las bandas del HRS y LRS.

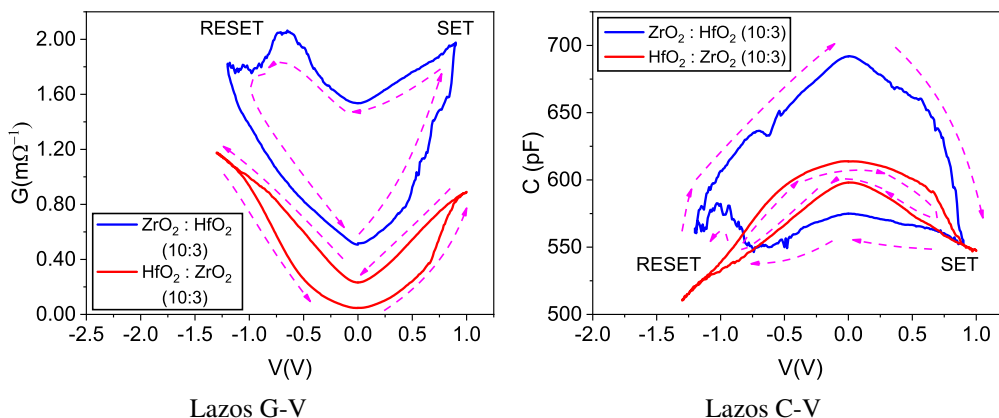


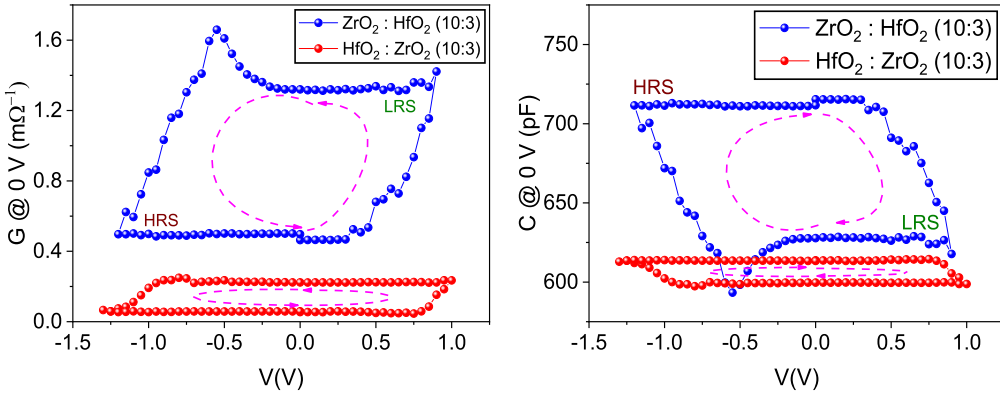
Fig. 5.11: Lazos GCV de $\text{ZrO}_2:\text{HfO}_2$ (10:3) y $\text{HfO}_2:\text{ZrO}_2$ (10:3)

Observando la Fig. 5.9, se ve que la muestra de zirconio puro ofrecía un proceso de *Reset* muy abrupto que comenzaba a -1.2 V. De manera opuesta, las muestras dopadas con hafnio tenían un *Reset* progresivo. La presencia de dopantes en el dieléctrico pudo favorecer que las vacantes de oxígeno se recombinasen con las impurezas, formando de esta manera un filamento más estable [87]. Cuando esto ocurre, las vacantes de oxígeno tienden a expandirse de manera no aleatoria.

Se detectó un comportamiento extraño en los mapas de memoria de la Fig. 5.12: en la transición del LRS al HRS la conductancia se incrementaba brevemente hasta que se producía el *Reset*, mientras que la capacidad se comportaba de manera opuesta mostrando una reducción en sus valores justo antes del cambio al HRS. La explicación a este hecho podría ser la misma que la que se planteó en la Sección 5.2, un mecanismo de efecto túnel.

Una explicación a la diferencia entre la anchura de la ventana de resistencia que existía entre la muestra de ZrO_2 y las que están dopadas con hafnio podría basarse en que el intervalo entre bandas del óxido de zirconio es mayor que el intervalo entre bandas del óxido de hafnio. Eso también explicaría por qué el voltaje necesario para cambiar del HRS al LRS era menor en las muestras de

óxido de hafnio con respecto a la de óxido de zirconio.



Mapas de memoria G-V

Mapas de memoria C-V

Fig. 5.12: Mapas de memoria GCV de $ZrO_2:HfO_2$ (10:3) y $HfO_2:ZrO_2$ (10:3)

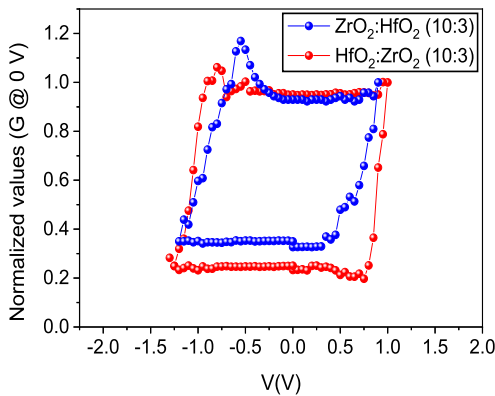


Fig. 5.13: Mapas normalizados GV

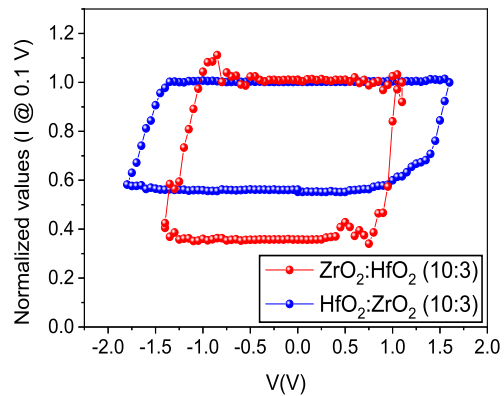


Fig. 5.14: Mapas normalizados I-V

Con el propósito de determinar cuál era la combinación de dopantes que presentaba las mejores características de funcionamiento, se realizó una comparación entre los valores normalizados de conductancia y corriente para las muestras que contenían hafnio. Así, en lugar de fijar la atención sobre los valores absolutos, se tuvo más en cuenta la proporción relativa. Como se indicó antes, la muestra rica en hafnio ofrecía un consumo de potencia reducido mediante una combinación de voltajes de conmutación bajos y una corriente baja, además de ser también la más estable. Teniendo esto en cuenta, la comparación de las Figs. 5.13 y 5.14 mostró que la ventana normalizada era más amplia en la muestra con mayor cantidad de hafnio. En estas figuras la conductancia/corriente en el estado de ON se considera como el valor 1.0.

5.3.1. Conclusiones

La conclusión que se obtuvo de este trabajo fue que el funcionamiento de estas memorias de ZrO_2-HfO_2 se veía influido en gran medida por la composición de los dieléctricos. Cabe destacar el efecto de suavizado que producía el hafnio al añadirlo a estas muestras basadas en óxido de zirconio. Viendo la información normalizada, se puede decir que los mejores resultados fueron extraídos de la muestra rica en hafnio, comparada con la de óxido de zirconio puro y con la que tenía mayor concentración de Zr frente a Hf.

5.4. Análisis del rendimiento de dispositivos MIM basados en SiO₂ y dopados con Nb₂O₅

Este estudio se enfocó hacia la caracterización de celdas RRAM con dieléctrico de SiO₂ dopado con Nb₂O₅. El dióxido de silicio ha sido utilizado en multitud de ocasiones como material aislante en dispositivos RRAM [88-92] a diferencia del óxido de niobio, un material relativamente exótico en lo que respecta a memorias resistivas. A pesar de ello, existen algunos trabajos que colocaron al óxido de niobio como apto para el funcionamiento resistivo y como promotor de cara a la emulación de la capacidad computacional de un sistema neuronal [93-98]. En este análisis se examinaron tres películas dieléctricas distintas: una de 19 nm y Nb:Si = 0.11, otra de 22 nm y Nb:Si = 0.13 y una tercera de 18 nm de SiO₂ puro. La estructura completa de las pilas MIM testadas fue Al/Ti/SiO₂:Nb₂O₅/TiN/Si. Las áreas de los dispositivos caracterizados fueron de 0.204 mm², 0.052 mm² y 0.002 mm². Se usó un equipo de caracterización de semiconductores Keithley 4200-SCS para las medidas. Las de pequeña señal se realizaron aplicando una señal de 30 mV a 100 kHz sobre el voltaje en continua.

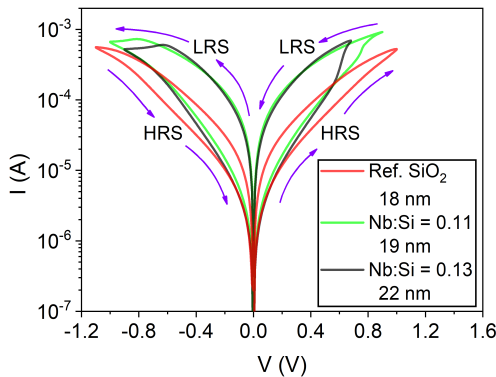


Fig. 5.15: Valores medios de 20 ciclos de corriente-voltaje en 3 dieléctricos con diferente ratio Nb:Si

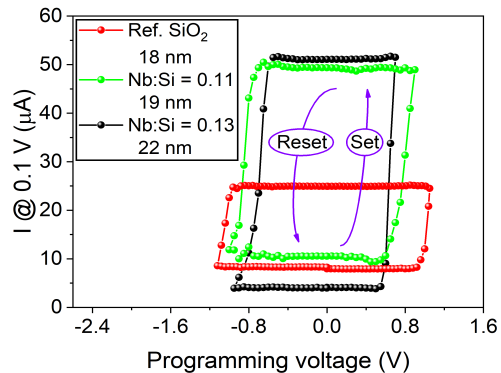


Fig. 5.16: Mapas de memoria de corriente-voltaje en dieléctricos con diferentes ratios atómicas Nb:Si

En la Fig. 5.15 se representan unos ciclos de corriente-voltaje (I-V), en concreto los valores medios de 3 conjuntos de 20 ciclos, que evidencian el comportamiento resistivo de estos dispositivos. El funcionamiento de la conmutación resistiva con estos materiales es debido a la migración de vacantes

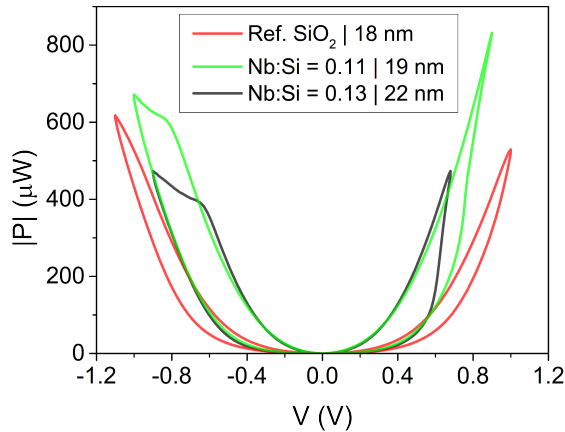


Fig. 5.17: Potencia consumida en una celda RRAM basada en dieléctricos basados en Nb_2O_5 - SiO_2 . La potencia se calculó a partir del voltaje aplicado y la corriente registrada en la Fig. 5.15

de oxígeno que pueden formar un filamento nanométrico que funciona como camino conductor entre el electrodo superior y el inferior. El TiN funciona como reservorio de oxígeno, ayudando a la formación del mencionado filamento conductor [99, 100]. La ventana funcional más estrecha fue la obtenida en la muestra de SiO_2 puro, mientras que el comportamiento de las celdas con Nb_2O_5 fue similar. Los mapas de memoria de corriente-voltaje de la Fig. 5.16 se midieron de la manera habitual, aplicando pulsos de voltaje de programación donde cada pulso era seguido por otro de lectura a 0.1 V [101]. Las dos películas dieléctricas que contenían niobio ofrecieron resultados parecidos, mientras que la muestra de SiO_2 difería claramente con una ventana mucho más estrecha. La explicación que aportamos para justificar una corriente de *Set* más elevada en las muestras dopadas con niobio respecto a la referencia de óxido de silicio se basa en las características comunes entre el Nb_2O_5 y el Ta_2O_5 . Dado que sus características químicas y físicas son bastante parecidas y que la energía de activación necesaria para fomentar la migración de vacantes es mucho más baja en estructuras de SiO_2 ricas en tántalo en comparación con aquellas en las que no existe tal mezcla [92], establecimos la hipótesis del mismo comportamiento aplicado al óxido de niobio. Además, el rango de voltaje de programación es más ancho para el SiO_2 que para el Nb_2O_5 . Esto se compadece con otros estudios [102, 103] en los que se utilizaron TiN como electrodos y SiO_2 como dieléctrico, y en los que los voltajes de *Set* y *Reset* eran elevados. Esto

aumentaba el consumo de potencia al enfrentarlo a otros materiales, como por ejemplo el HfO_x . En la Fig. 5.17 se ilustra precisamente el consumo de potencia para cada dispositivo. El dispositivo con la ratio de Nb:Si de 0.13 ofreció los mejores resultados, lo cual implica que dicha proporción es adecuada para su implementación en sistemas de memoria. La Fig. 5.18 representa los mapas de memoria de pequeña señal de ese dispositivo (capacidad-voltaje y conductancia-voltaje), que plasman sus excelentes características.

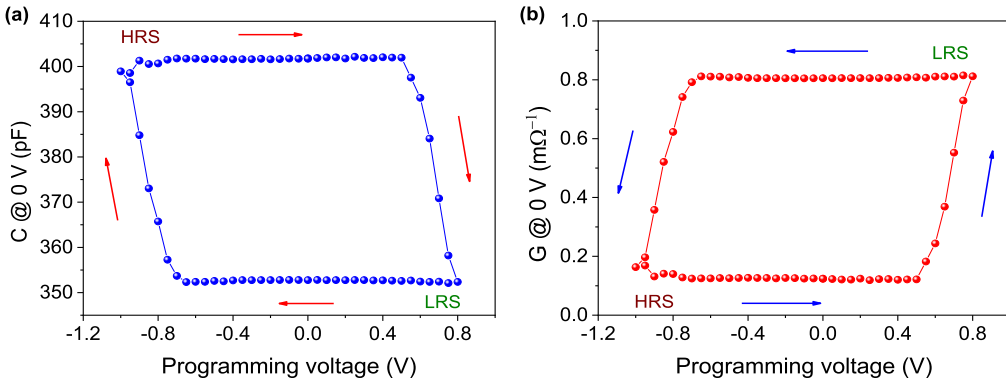


Fig. 5.18: Mapas de memoria de pequeña señal correspondientes al dispositivo con proporción Nb:Si de 0.13. Mapa C-V (a). Mapa G-V (b)

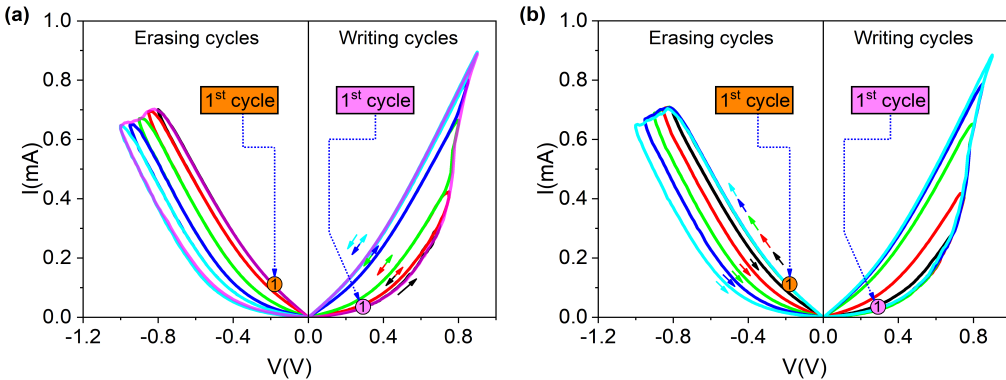


Fig. 5.19: Control de los estados intermedios en el dispositivo con Nb:Si = 0.11 (I-V). Experimentos acumulativo (a) e incremental (b)

Prestando atención de nuevo a la Fig. 5.16, se puede observar que la transición de *Set* es más suave en la muestra de 19 nm (Nb:Si = 0.11) frente a las otras dos. Esto podría favorecer la orientación de esta proporción de niobio para aplicaciones neuromórficas. Nos permitimos hacer esta suposición,

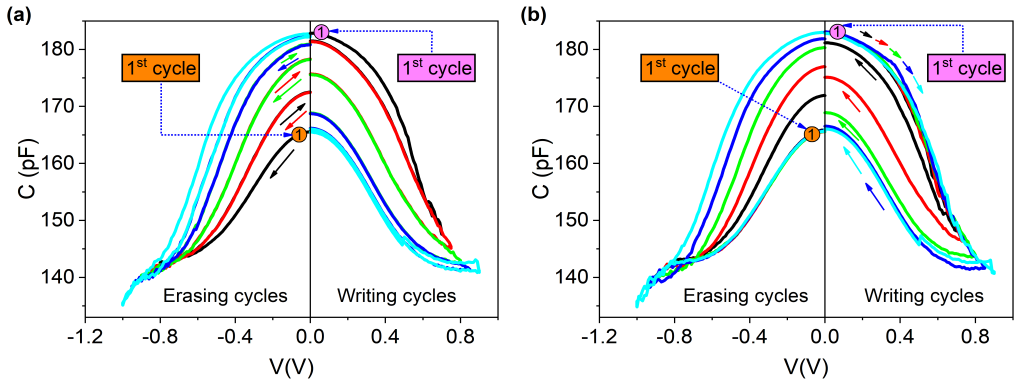


Fig. 5.20: Control de los estados intermedios en el dispositivo con Nb:Si = 0.11 (C-V). Experimentos acumulativo (a) e incremental (b)

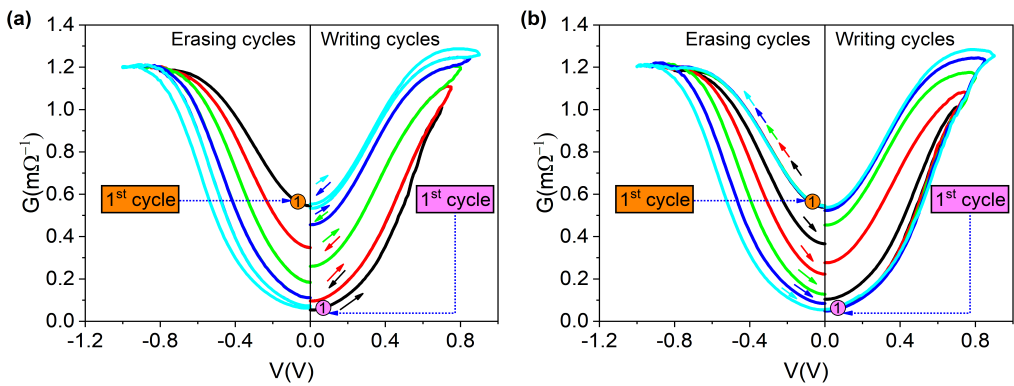


Fig. 5.21: Control de los estados intermedios en el dispositivo con Nb:Si = 0.11 (G-V). Experimentos acumulativo (a) e incremental (b)

si bien es cierto que las áreas de las celdas de nuestro estudio son bastante grandes y que para adaptar estas estructuras a la arquitectura 1T-1R de RRAMs bipolares deberían ser tenidas en cuenta tanto las dimensiones de los canales filamentosarios como las áreas de conducción [104], ya que son parámetros esenciales para determinar los niveles de corriente en LRS y HRS, y para estimar la densidad de empaquetado del dispositivo resistivo. Para justificar la referida suposición, realizamos medidas complementarias. En concreto, ciclos de escritura y borrado, tanto de corriente-voltaje como de pequeña señal. Estos experimentos permiten valorar el grado de control que se puede ejercer sobre los estados intermedios en este tipo de dispositivos. En la Fig. 5.19 se describen unos ciclos de borrado y escritura I-V acumulativos e incrementales. Los acumulativos (Fig. 5.19a) se efectuaron aplicando un primer y único ciclo en la

polaridad opuesta a la de las siguientes medidas (para asegurar que el dispositivo comenzaba desde un HRS/LRS completo), continuando con barridos de voltaje hasta diferentes niveles de *Set/Reset* que iban incrementándose en cada ciclo. En consecuencia, cada ciclo comenzaba desde el nivel de corriente que determinaba el final del anterior. En la Fig. 5.19b se representa el experimento de escritura y borrado incremental. En este caso, tras cada ciclo se realizaba un barrido a la polaridad opuesta, lo que provocaba que cada nuevo ciclo empezaba desde exactamente el mismo nivel HRS/LRS y alcanzaba la corriente máxima que le correspondiese dependiendo del voltaje que alcanzase. En último lugar se incluyen los experimentos de escritura y borrado en pequeña señal de las Figs. 5.20 y 5.21, con curvas de capacidad-voltaje y conductancia-voltaje, respectivamente. El control de los estados analógicos en la muestra de ratio atómica Nb:Si de 0.11 es igual de excelente en pequeña señal que en DC.

5.4.1. Conclusiones

Basándonos en los resultados explicados anteriormente, podemos concluir que la inclusión de un dopado con Nb₂O₅ al SiO₂ en el dieléctrico mejora sensiblemente el funcionamiento de los dispositivos RRAM. La proporción Nb:Si de 0.13 arrojó resultados muy buenos en cuanto a consumo de potencia y ventana funcional. Por otro lado, el control de los estados intermedios resultó ser excelente con otra configuración (ratio Nb:Si de 0.11).

5.5. Óxidos de hafnio y aluminio ($\text{HfO}_2\text{-Al}_2\text{O}_3$)

Los compuestos y las multicapas de óxidos metálicos suscitan un gran interés como materiales, ofreciendo unas propiedades electrónicas, mecánicas y estructurales muy apropiadas para muchas aplicaciones. Atendiendo a los dieléctricos de hafnio-aluminio, estos se utilizan en los terminales de puerta de los transistores MOSFET con Si [105-109], SiGe [110], InGaAs [111, 112] o InP [113, 114], y también se aprovechan como dieléctricos de los condensadores de las memorias DRAM tridimensionales [115]. La presencia de Al_2O_3 en conjunción con HfO_2 es beneficiosa, dado que se consigue una mayor capacidad de retención y una menor variabilidad en los comportamientos eléctricos entre dispositivos [116].

Las muestras tenían la siguiente estructura de pila MIM: Al/Ti/ $\text{HfO}_2\text{-Al}_2\text{O}_3$ /TiN/Si/Al. Se realizó la caracterización estándar de estas muestras, con pruebas I-V y en algunos casos también GCV. En la Tabla 5.3 se puede ver la descripción de las muestras. En los siguientes apartados se comparan y detallan los resultados de la caracterización eléctrica de estas muestras.

Muestra	Secuencias de ciclos ALD	Hf/Al ciclos	Hf:Al Nom.	Espesor nm (EDX)	Hf:Al EDX
R2439	$5 \times [120 \times \text{HfO}_2 + 6 \times \text{Al}_2\text{O}_3] + 120 \times \text{HfO}_2$	120:6	20	24	4.5
R2442	$3 \times [200 \times \text{HfO}_2 + 10 \times \text{Al}_2\text{O}_3] + 200 \times \text{HfO}_2$	200:10	20	48	-
R2443	$6 \times [100 \times \text{HfO}_2 + 1 \times \text{Al}_2\text{O}_3] + 100 \times \text{HfO}_2$	100:1	100	43	No Al

Tabla 5.3: Información de las muestras del lote de $\text{HfO}_2\text{:Al}_2\text{O}_3$

5.5.1. *Electroformings*

En la Fig. 5.22 se pueden observar tres procesos de *electroforming*, correspondientes a dispositivos de 24 nm (negro), 48 nm (rojo) y 43 nm (verde). Las curvas roja y verde son muy similares, aunque difieren en la corriente límite máxima (100 μA y 50 μA , respectivamente). Por otro lado, el *forming* del dispositivo de 24 nm es más abrupto y el voltaje de ruptura controlada del dieléctrico (*soft-breakdown*) es ligeramente superior con respecto a los otros dos.

5.5.2. Ciclos I-V

Analizando los ciclos de la Fig. 5.23 (los valores medios de 20 ciclos por dispositivo), se observa que los estados de alta y baja resistencia en las celdas de 24 y 48 nm están muy próximos entre sí. También se aprecia que los voltajes de conmutación del dispositivo de 24 nm (Hf:Al = 120:6) son más bajos al compararlos con el dispositivo de 48 nm (Hf:Al = 200:10). En cuanto al tercer dispositivo (curva verde, 43 nm), su comportamiento es completamente distinto, sin transiciones bruscas y con una ventana funcional estrecha. A partir de esta información, se puede pensar que las proporciones de Hf frente a Al de 100 a 1 no ofrecen unas buenas características eléctricas, y esto puede ser debido a que una monocapa de aluminio por cada 100 capas de hafnio no dispone del grosor suficiente como para poder mejorar el funcionamiento del dieléctrico. Lo más probable es que el material aislante se comporte como una mezcla de hafnio y aluminio, más que como una secuencia de nanoláminas. El par de dispositivos restante sigue el mismo patrón de conmutación resistiva, donde es más eficiente energéticamente el de menor espesor. Para confirmar estas suposiciones, se continúa aportando resultados en el siguiente apartado.

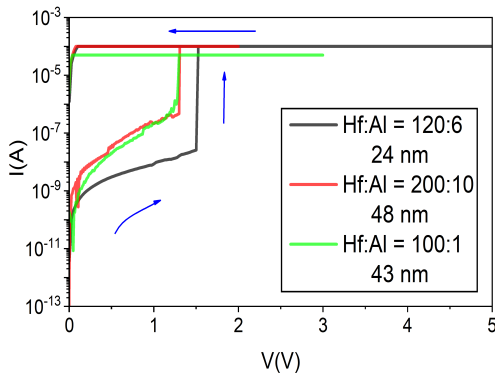


Fig. 5.22: *Electroformings*
 $HfO_2:Al_2O_3$

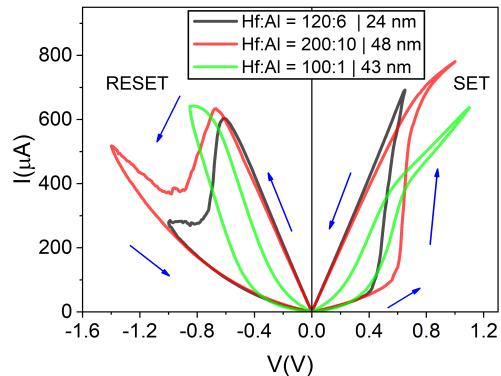


Fig. 5.23: *Media de ciclos I-V*
 $HfO_2:Al_2O_3$

5.5.3. Mapas de memoria I-V

Los mapas de memoria I-V de la Fig. 5.24 demuestran que el dieléctrico de 24 nm y Hf:Al = 120:6 presenta una ventana funcional más amplia frente

al dispositivo de 48 nm y Hf:Al = 200:10. Los cambios de estado tienen una pendiente muy parecida, aunque comparando los finales de transición, el del dispositivo de 48 nm es más progresivo. La explicación a que haya menos puntos en las transiciones del mapa rojo es que los pasos de voltaje eran más grandes con respecto al mapa negro. Con estos resultados, se podría decir que (aparentemente) las propiedades eléctricas de la celda de 24 nm y Hf:Al = 120:6 son las mejores de esta terna de dispositivos.

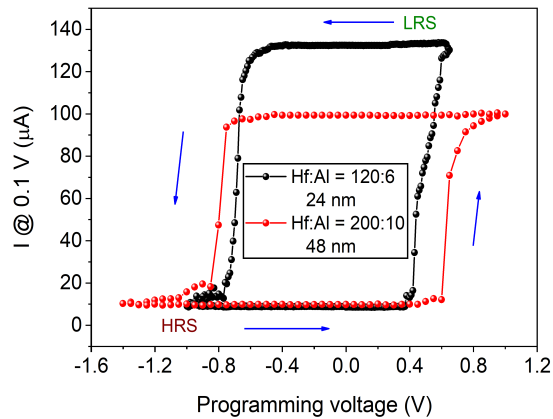


Fig. 5.24: Mapas de memoria I-V | $HfO_2:Al_2O_3$

5.5.4. Mapas de memoria C-V y G-V

Para completar el análisis sobre estas muestras, se aportan los mapas de memoria C-V y G-V de la Fig. 5.25. En el de capacidad se observa que los niveles del dispositivo de 24 nm son de cerca del doble que los del de 48 nm. Esto es lógico, ya que la proporción de espesores entre uno y otro es de 2:1, y según la ecuación de la capacidad:

$$C = \varepsilon \cdot \frac{A}{d}$$

donde ε es la permitividad del material, A es el área del capacitor y d es el espesor del dieléctrico. Con el objetivo de comprobar la ventana entre estados de resistencia, se incluyen los mapas normalizados en la Fig. 5.26. En los de conductancia se confirma que el dispositivo de 24 nm (mapa negro) presenta la ventana normalizada más ancha.

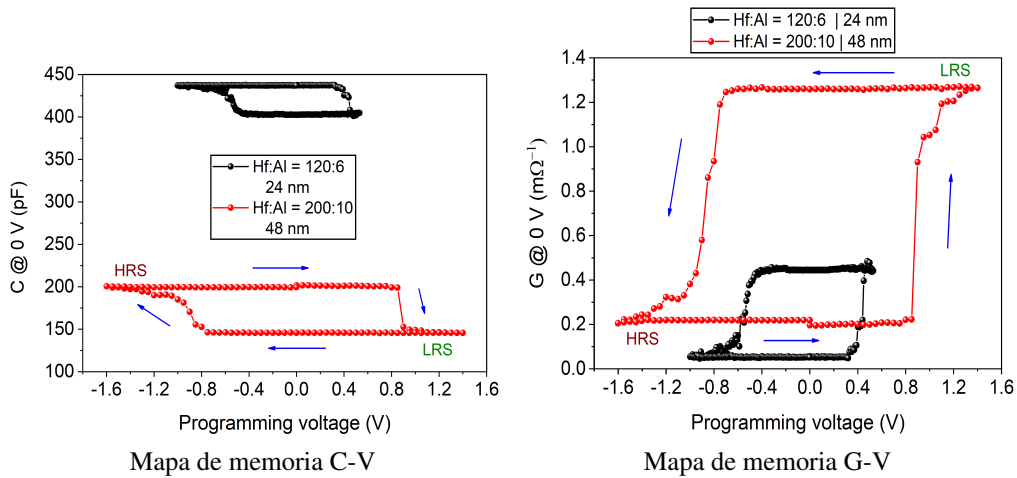


Fig. 5.25: Mapas de memoria C-V y G-V (sin normalizar) | $HfO_2:Al_2O_3$

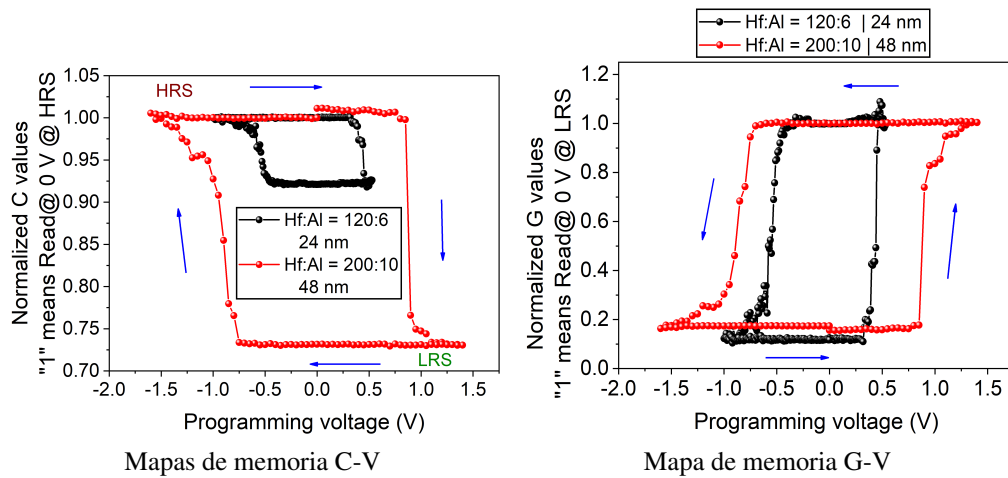


Fig. 5.26: Mapas de memoria C-V y G-V (normalizados) | $HfO_2:Al_2O_3$

5.5.5. Conclusiones

De esta comparación entre dieléctricos con distintas concentraciones de hafnio y aluminio se puede afirmar que la proporción Hf:Al de 120:6 es la más ventajosa en cuanto a su posible utilización como memoria resistiva, por poseer la ventana funcional más amplia y por mantener una buena eficiencia energética. Estos resultados son similares a los de otro trabajo de nuestro grupo de investigación [117] (Vinuesa et al.) en el cual se constató un mejor comportamiento resistivo al introducir un dopado de alumina en películas dieléctricas de óxido de hafnio. La razón reside en que el óxido de aluminio

es menos propenso a capturar electrones, y por tanto los iones de oxígeno se pueden recombinar más fácilmente con vacantes de oxígeno conduciendo a la ruptura del filamento en el interior de las capas de alúmina. Ninguno de los tres dispositivos parece apropiado para funcionamiento sináptico en circuitos neuromórficos, bien porque las transiciones son demasiado rápidas o bien porque (en el caso del dispositivo con menor cantidad de aluminio) la ventana es ínfima.

5.6. Óxidos de zirconio y aluminio ($ZrO_2:Al_2O_3$)

Las estructuras multicapa de ZrO_2 y Al_2O_3 pueden utilizarse en dieléctricos de memorias de conmutación resistiva, ofreciendo buenos resultados [118-121]. Las capas de alúmina (óxido de aluminio) permiten estabilizar los estratos de zirconio, a la par que ejercen de barrera interna frente a corrientes de fuga. Las películas de $ZrO_2-Al_2O_3$ también se usan para impedir la difusión de gases mediante encapsulación en electrónica orgánica [122, 123] y como capas de detención de portadores de carga en prototipos de celdas de memoria flash.

La estructura de estas muestras era de $Al/Ti/ZrO_2:Al_2O_3/TiN/Si/Al$. En la Tabla 5.4 se pueden constatar las características del lote. El dieléctrico de la muestra R2451 está compuesto únicamente por óxido de zirconio, mientras que el de la R2452 posee un espesor más de 6 veces mayor que el de cualquiera de las demás muestras.

SAMPLE	Cycles	Thickness
R2448	$5 \times [120 \times ZrO_2 + 6 \times Al_2O_3] + 120 \times ZrO_2$	38 nm
R2449	$3 \times [200 \times ZrO_2 + 10 \times Al_2O_3] + 200 \times ZrO_2$	44 nm
R2450	$6 \times [100 \times ZrO_2 + 1 \times Al_2O_3] + 100 \times ZrO_2$	41 nm
R2451	$700 \times ZrO_2$ reference	45 nm
R2452	$15 \times [200 \times ZrO_2 + 10 \times Al_2O_3] + 200 \times ZrO_2$	276 nm

Tabla 5.4: Información de las muestras del lote de $ZrO_2:Al_2O_3$

A lo largo de los siguientes apartados se describen los experimentos realizados en el laboratorio, estableciendo un análisis comparativo de los resultados.

5.6.1. Experimentos sobre la muestra de referencia (ZrO_2)

A modo de ejemplo, en este apartado se incluyen unos experimentos que demuestran el excelente comportamiento analógico en la muestra de ZrO_2 puro, que presentaba una amplia variedad de estados intermedios. En la Fig. 5.27 se ilustran unos mapas de memoria I-V anidados que fueron obtenidos reduciendo progresivamente los voltajes de los extremos. Los ciclos de escritura acumulativos C-V y G-V de la Fig. 5.30 son una prueba más de la adecuación

del dieléctrico de ZrO_2 para aplicaciones neuromórficas, en las que se requiere que las transiciones sean muy suaves y que exista la posibilidad de controlar de forma muy precisa los diferentes estados intermedios. Complementando a estos dos experimentos se incluye una prueba de robustez I-V de 1024 ciclos (ver Fig. 5.28) que consistió en una sucesión de pulsos en grupos de 4 (V_{LRS} , V_{Read} , V_{HRS} , V_{Read}) de forma que en cada ciclo (unidad del eje de abscisas) hay 4 valores. Aquellos que se corresponden con las lecturas a 0.3 V (V_{Read}) permiten estudiar la evolución de los niveles de baja y alta resistencia al mismo nivel de voltaje. En el experimento de robustez no se aprecia degradación hasta los 980 ciclos. A pesar de que la resistencia del nivel HRS desciende, como la del nivel LRS también lo hace, la ventana mantiene una anchura similar.

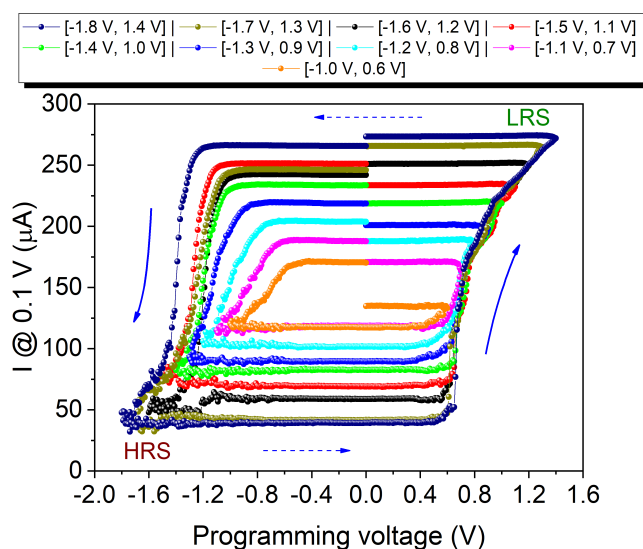


Fig. 5.27: Mapas de memoria I-V
(ZrO_2 puro) | $ZrO_2:Al_2O_3$

En las secciones posteriores se incluyen los resultados más significativos obtenidos al comparar entre sí las diferentes muestras. Se clasifican según el tipo de experimento.

5.6.2. Electroformings y ciclos I-V iniciales

En primer lugar, en la Fig. 5.31 se comparan los procesos de *forming* de los 5 dispositivos testados en sus respectivas muestras. Como detalle a tener en

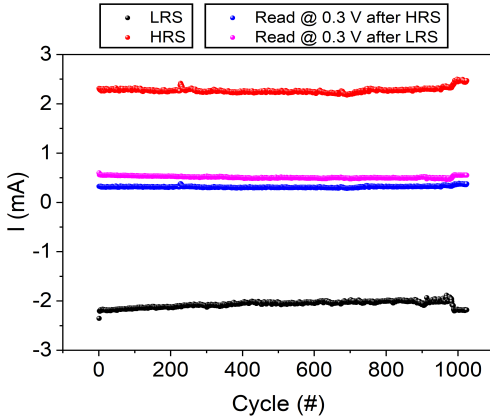


Fig. 5.28: Experimento de robustez I-V (ZrO_2 puro) | $ZrO_2:Al_2O_3$

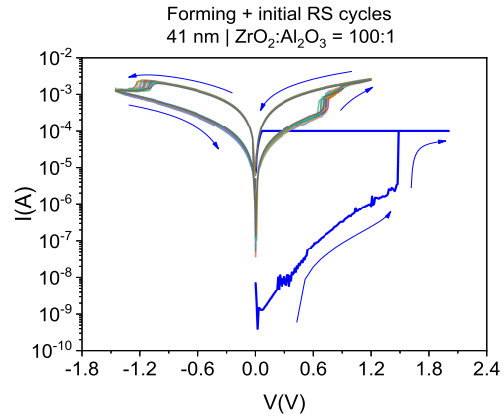


Fig. 5.29: Forming y ciclos I-V | 41 nm $ZrO_2:Al_2O_3$

cuenta, la corriente límite para cada caso fue diferente. De manera esperable, el dispositivo más grueso es el que tenía el voltaje de *forming* más elevado. La celda de ZrO_2 puro completó el *forming* aproximadamente a 3 V. Además, los dispositivos de 41 y 44 nm ofrecieron voltajes de *forming* bastante reducidos, a ~ 1.5 V y ~ 2 V, respectivamente. Por otro lado, en la Fig. 5.29 se ilustra un *forming* con los ciclos I-V posteriores, donde se observa cómo después de la creación del filamento conductor se activa la conmutación resistiva.

Prestando atención a los ciclos I-V (ver Fig. 5.32), se compararon las medias de 20 ciclos para los 5 dispositivos. Las curvas correspondientes a los de 38 y 276 nm presentaron una ventana funcional estrecha. Así mismo, en el caso del de 38 nm los voltajes de conmutación fueron bastante elevados. Las características de ambos no eran nada prometedoras, a diferencia de las curvas azul y roja (41 nm y 44 nm, respectivamente), las cuales tenían una ventana entre estados resistivos igual o superior a la de la muestra de ZrO_2 puro y cuyos voltajes de *Set* y *Reset* eran notablemente más moderados. Desafortunadamente, durante los experimentos con la celda de 44 nm se limitó la corriente máxima a 1.5 mA por precaución, por lo que no es posible apreciar el estado LRS a su nivel máximo (solo hasta 0.85 V).

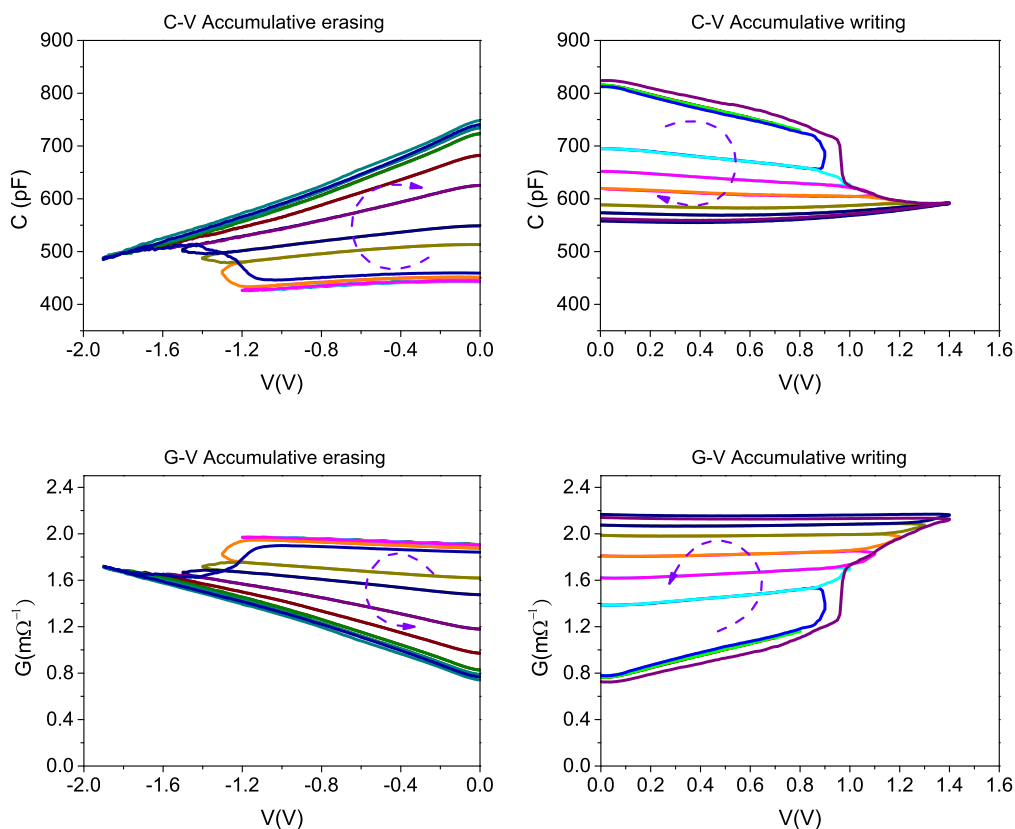


Fig. 5.30: Escritura y borrado acumulativos: C (arriba) y G (abajo) (ZrO_2 puro) | $ZrO_2:Al_2O_3$

5.6.3. Mapas de memoria I-V

Los mapas de memoria de corriente-voltaje se representan en la Fig. 5.33. Todos fueron obtenidos con un valor de lectura tras programación de 0.1 V. El dispositivo que ofrecía las transiciones más suaves era el de 38 nm. Por otro lado, el de 44 nm y proporción Zr:Al = 200:10 exhibía los niveles HRS y LRS más bajos de la comparación, con una transición de *Reset* muy progresiva. El correspondiente a la muestra de referencia de óxido de zirconio tenía unos niveles de corriente bastante moderados, mientras que el dispositivo de 41 nm (Zr:Al = 100:1) era el que presentaba un mayor grado de conductividad en ambos estados. Se observa que el mapa rojo tenía la transición de *Reset* más progresiva, a pesar de que la de *Set* tenía lugar mucho más rápido. En contraposición, en el mapa azul se percibe exactamente el comportamiento

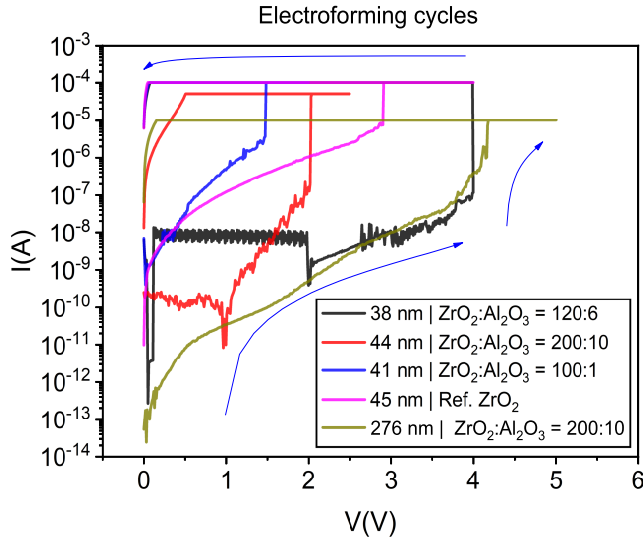


Fig. 5.31: Electroformings | 5 dispositivos $ZrO_2:Al_2O_3$

inverso, con un *Set* progresivo y un *Reset* fugaz. El desplazamiento del estado HRS en el mapa azul se debe a que el ingente número de puntos en los que se aplicó voltaje produjeron un ensanchamiento de la ventana funcional al incrementarse el estrés eléctrico en la transición de *Reset*.

Para verificar fehacientemente qué composición del dieléctrico mostraba las mejores características, se elaboró la representación normalizada de los mapas de memoria anteriores, como se ve en la Fig. 5.34. Podemos considerar que los dieléctricos de proporciones $Zr:Al = 120:6$ (negro) y $Zr:Al = 100:1$ (azul) eran similares en cuanto a prestaciones y que estas eran peores que las ofrecidas por el dispositivo de ZrO_2 (mapa magenta) y el de 44 nm y $Zr:Al = 200:10$ (mapa rojo). El mapa de ZrO_2 puro presentaba una ventana muy buena, pero el del dispositivo de 44 nm y $Zr:Al = 200:10$ no solo la superaba, sino que era mucho más estrecha (rango de V más reducido), por lo que también era mucho más eficiente en términos de consumo energético.

5.6.4. Ciclos C-V y G-V

En lo que respecta a las medidas de pequeña señal, en la Fig. 5.35 se representan las medias de 20 ciclos C-V y G-V correspondientes a 4 dispositivos

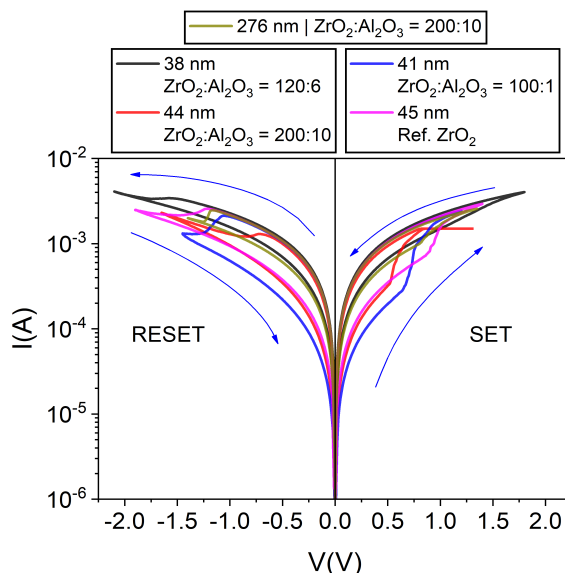


Fig. 5.32: Valores medios de 20 ciclos I-V para cada dispositivo | $ZrO_2:Al_2O_3$

(no está incluido el de gran espesor por la imposibilidad de disponer de resultados experimentales). La información que se puede obtener de la gráfica G-V (ver Fig. 5.35) en este caso es análoga a la de los ciclos I-V de la Fig. 5.32. Los ciclos negros, correspondientes al dispositivo de 38 nm y $Zr:Al = 120:6$, son los que presentan mayor conductancia en ambos estados, y una ventana más estrecha. Por otro lado, el dieléctrico de ZrO_2 puro tiene unas características excelentes, que sin embargos son mejoradas por el dispositivo de 41 nm y $Zr:Al = 100:1$. Merecen una explicación más detallada los ciclos rojos, que presentan una ventana estrecha porque se mantuvo el mismo rango de voltajes que en los ciclos I-V. Los voltajes a los que se producían los cambios de estado eran menores que en la muestra de referencia de zirconio en las celdas de 44 y 41 nm, mientras que en la de 38 nm eran mayores. Como se puede observar, no se percibe diferencia entre los resultados de conductancia-voltaje de la Fig. 5.35 y los de corriente-voltaje de la Fig. 5.32. La comparación con los ciclos de capacidad (ver Fig. 5.35) es más compleja, puesto que entre conductancia y corriente la relación es la misma (la resistencia), mientras que para comparar la capacidad se toma la integral de la corriente, esto es, la carga.

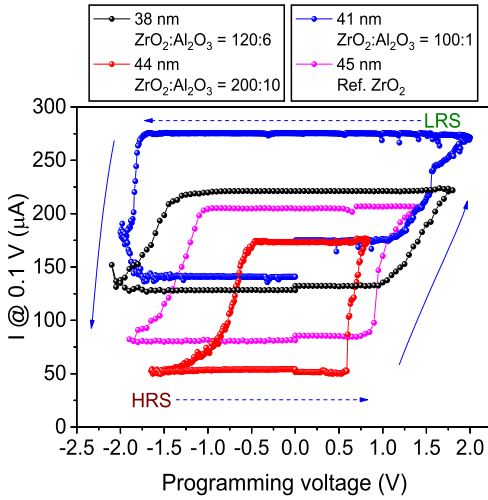


Fig. 5.33: Mapas de memoria I-V $ZrO_2:Al_2O_3$

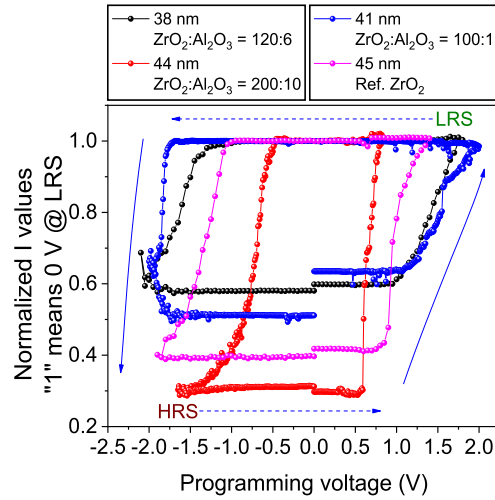


Fig. 5.34: Mapas de memoria I-V normalizados $ZrO_2:Al_2O_3$

5.6.5. Mapas de memoria C-V y G-V

Continuando con el estudio, se compararon los mapas de memoria C-V y G-V. En la Fig. 5.36 se incluyen los no normalizados y hay que aclarar que no están representados los correspondientes al dispositivo de 41 nm y $Zr:Al = 100:1$, ya que la tensión de lectura era diferente a la de los otros 3 casos y podía falsear los resultados. Los mapas G-V (ver Fig. 5.36) aportaron una confirmación de lo ya visto en los resultados I-V de la Fig. 5.33. Por su parte, los mapas normalizados de la Fig. 5.37 reafirmaron al dieléctrico de 44 nm ($Zr:Al = 200:10$) como el mejor de la comparación.

5.6.6. Conclusiones

Por último, cabe destacar las siguientes conclusiones: (1) el dieléctrico con 100 ciclos de óxido de zirconio por cada ciclo de óxido de aluminio quizás no pueda considerarse como una estructura nanolaminada por el hecho de que el espesor de las capas de Al_2O_3 es muy pequeño. Ello implica que es posible que dicho material se comporte como una mezcla de $ZrO_2:Al_2O_3$. En cualquier caso, sus características no son las deseadas. (2) Si bien los dispositivos de 38 nm y 44 nm comparten la misma proporción relativa entre ZrO_2 y Al_2O_3 (por cada 20 capas del primero hay una capa del segundo), aparentemente el

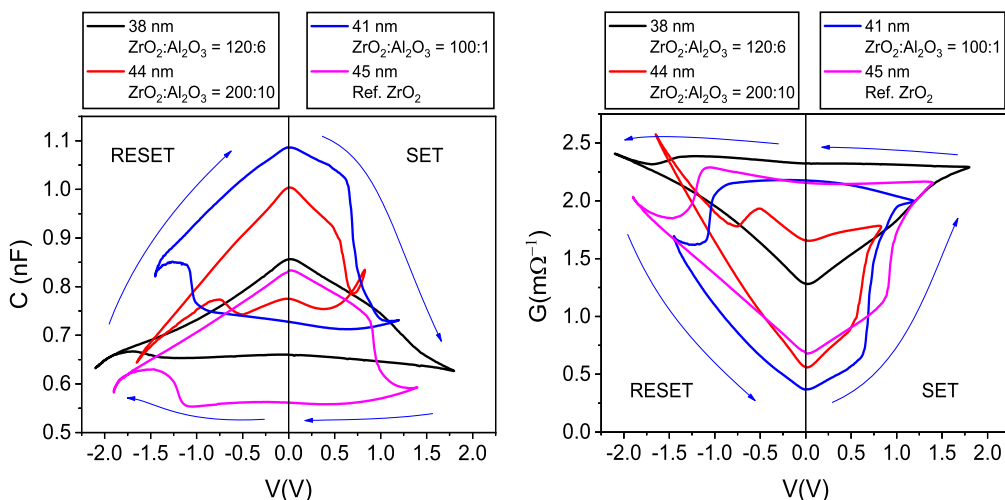


Fig. 5.35: Media de 20 ciclos C-V y G-V para cada dispositivo | $ZrO_2:Al_2O_3$

aumento del espesor de ambas capas (200:10 vs. 120:6) parece redundar en un rendimiento notablemente mejor. Una hipótesis que explique este detalle puede responder al hecho de que la mejora en las características que aporta el óxido de aluminio se manifieste a partir de un determinado espesor de las capas correspondientes. (3) El óxido de zirconio puro otorga unas propiedades eléctricas muy buenas, aunque se ha demostrado que al incluir un determinado dopado con óxido de aluminio estas mejoraron en gran medida. (4) A pesar de que el dispositivo de 41 nm presentaba la mayor ventana del experimento en los ciclos I-V y CGV, la ausencia de confirmación en los mapas de memoria I-V y GCV impiden considerarlo como el que tenía el mejor material dieléctrico.

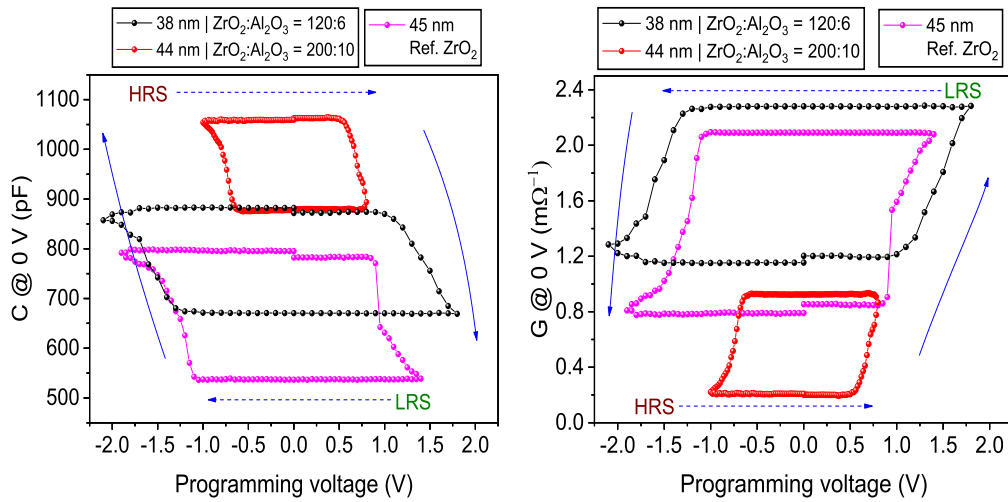


Fig. 5.36: Mapas de memoria C-V y G-V (sin normalizar) | $ZrO_2:Al_2O_3$

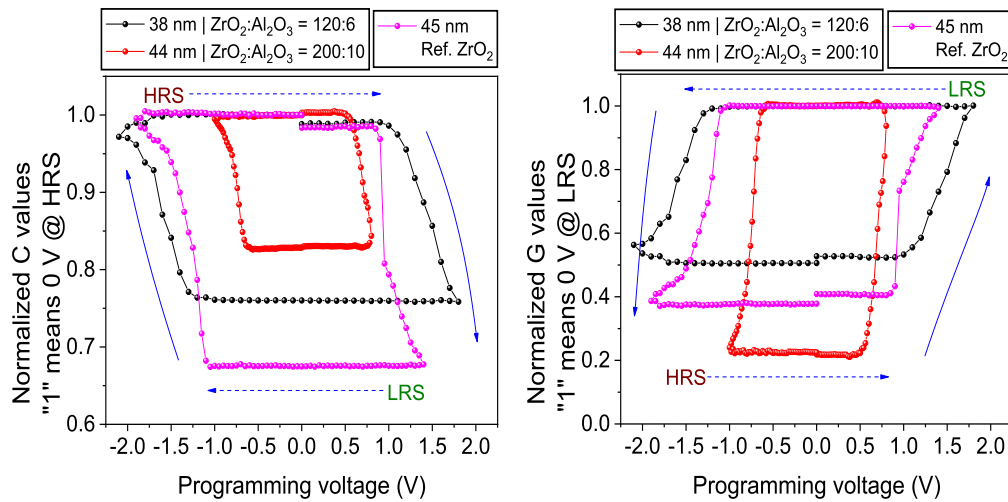


Fig. 5.37: Mapas de memoria C-V y G-V (normalizados) | $ZrO_2:Al_2O_3$

5.7. Óxidos de zirconio y cobalto ($ZrO_2:Co_3O_4$)

Actualmente existe un interés creciente en conseguir ajustar las propiedades estructurales, mecánicas, ópticas o electrónicas de materiales formados por compuestos complejos, para que su grado de adecuación a los propósitos planteados sea lo más elevado posible. Los sistemas basados en capas de óxidos metálicos pueden ofrecer varias propiedades útiles, como son las de conmutación resistiva, ferroeléctrica y ferromagnética [124]. El sistema ternario cobalto-hierro-oxígeno ha tenido un interés notable, debido a su papel fundamental en estructuras utilizadas en pilas de combustible de óxido sólido [125]. La ferrita de cobalto ha resultado ser un material apropiado para la grabación óptica-magnética, circuitos ópticos integrados o guías de onda, debido a la excelente combinación de propiedades semiconductoras y magnéticas entre las que se incluyen la alta coercitividad, la anisotropía y la magnetostricción [126].

La estructura de los dispositivos era Pt/ $ZrO_2:Co_3O_4$ /TiN/Si/Al. En la Tabla 5.5 se puede observar la información de las muestras. En los apartados subsiguientes se comparan y describen sus características eléctricas.

SAMPLE	ALD PROCESS	THICKNESS
C1082	$250 \times (ZrCl_4 + O_3)$	32 nm
C1087	Co_3O_4	16 nm
C1090	$200 \times (Co(acac)_3 + O_3) + 100 \times (ZrCl_4 + O_3)$	26 nm
C1092	$150 \times (Co(acac)_3 + O_3) + 75 \times (ZrCl_4 + O_3) + 150 \times (Co(acac)_3 + O_3)$	16 nm
C1093	$75 \times (ZrCl_4 + O_3) + 150 \times (Co(acac)_3 + O_3) + 75 \times (ZrCl_4 + O_3)$	22 nm
C1096	$50 \times (ZrCl_4 + O_3) + 100 \times (Co(acac)_3 + O_3) + 50 \times (ZrCl_4 + O_3) + 100 \times (Co(acac)_3 + O_3) + 50 \times (ZrCl_4 + O_3)$	28 nm
C1097	$100 \times (Co(acac)_3 + O_3) + 50 \times (ZrCl_4 + O_3) + 100 \times (Co(acac)_3 + O_3) + 50 \times (ZrCl_4 + O_3) + 100 \times (Co(acac)_3 + O_3)$	12 nm

Tabla 5.5: Información del lote de $ZrO_2:Co_3O_4$

5.7.1. *Electroformings*

En la Fig. 5.38 se representan cuatro procesos de *electroforming*. El dispositivo de óxido de zirconio puro requirió del voltaje más elevado para establecer el filamento conductor (~ 10 V), mientras que el de espesor más reducido (12 nm) completó la formación del filamento a aproximadamente 3 V. Por su parte, las celdas de 22 y 26 nm mostraron un voltaje de *forming* similar,

aunque con una evidente diferencia en las corrientes límite. La explicación a este último detalle responde al hecho de que a corrientes mayores de $1 \mu\text{A}$ los dispositivos de 22 nm tendían a presentar un *hard-breakdown* (ruptura irreversible del dieléctrico). Así mismo, el crecimiento de la corriente durante los cuatro experimentos es moderadamente progresivo a excepción del último tramo de los barridos de voltaje de los dispositivos de 26 y 32 nm.

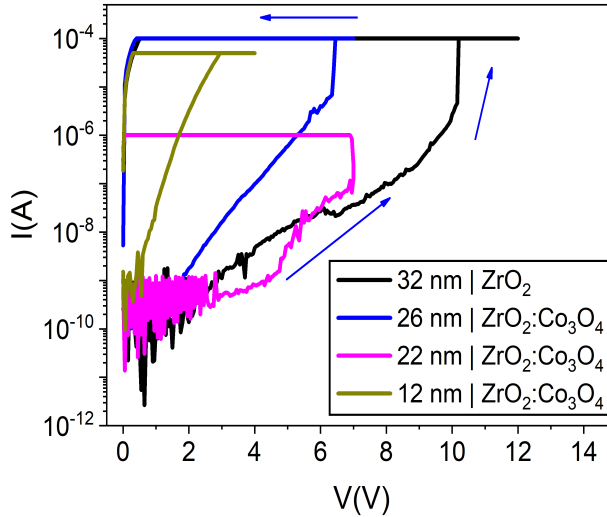


Fig. 5.38: Electroformings | $ZrO_2:Co_3O_4$

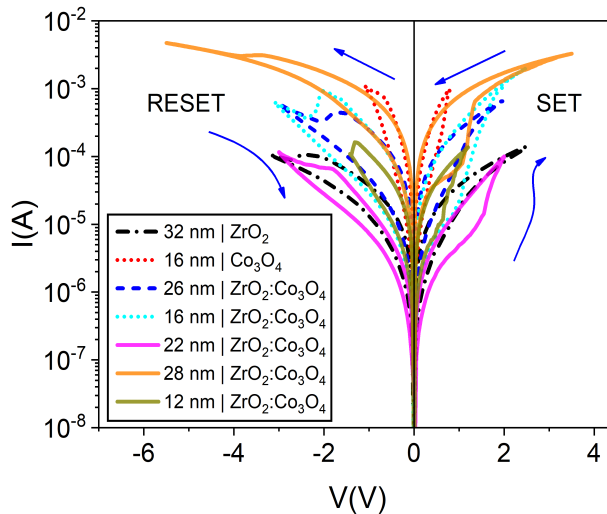


Fig. 5.39: Medias de ciclos I-V | $ZrO_2:Co_3O_4$

5.7.2. Ciclos y mapas de memoria I-V

Las medias de los ciclos I-V de 7 muestras se presentan en la Fig. 5.39. En primer lugar, prestaremos atención a los dispositivos comunes entre las Figs. 5.38 y 5.39. Los ciclos I-V de la celda de 22 nm (magenta) poseen los niveles de corriente más reducidos. Esto está en consonancia con el hecho de que el *forming* de dicho dispositivo se limitó a 1 μA , condicionando los posteriores experimentos con un nivel de resistencia mucho mayor que en el resto de casos. Continuando con el dispositivo de 12 nm (amarillo oscuro), es posible relacionar el pequeño rango de tensión (si lo comparamos con el resto de muestras) en el cual se desempeña su funcionamiento eléctrico con el *forming* alcanzado a un voltaje no demasiado alto. Las curvas de la muestra de referencia de ZrO_2 son, en cierto modo, opuestas a las de la otra muestra de referencia, pero de Co_3O_4 . En el primer caso, los niveles de corriente son bastante bajos y el rango de voltajes es moderado. En cambio, en la muestra de óxido de cobalto el rango de voltajes es pequeño y los niveles de corriente son los más elevados entre los 7 dispositivos de la comparación. Si nos fijamos en la celda de 26 nm, sus ciclos I-V tienen una ventana de resistencia bastante buena con unos rangos de corriente contenidos. Por lo que respecta a las dos muestras restantes que aparecen en la Fig. 5.39 (28 nm y 16 nm, ambas con dieléctrico de $ZrO_2:Co_3O_4$), con la de mayor espesor se consigue una ventana funcional buena, pero la potencia disipada y los voltajes tan elevados que exhibe hacen que no sea la mejor. Por último, el dispositivo de 16 nm (cyan) destaca con una amplia anchura entre HRS y LRS, con unos voltajes moderados en comparación con el resto del lote (bastante grandes en comparación con otros dieléctricos).

Los mapas de memoria de la Fig. 5.40a y sus representaciones normalizadas indicadas en la Fig. 5.40b reflejan que las ventanas funcionales de las muestras de 26 y 28 nm son prácticamente idénticas, pero con una diferencia crucial en los consumos de potencia. El dispositivo de óxido de cobalto puro tiene unas características más discretas.

5.7.3. Conclusiones

Analizando los resultados de este lote, podemos determinar que los mejores dispositivos para ser usados como memorias han resultado ser los de 16 nm y 26

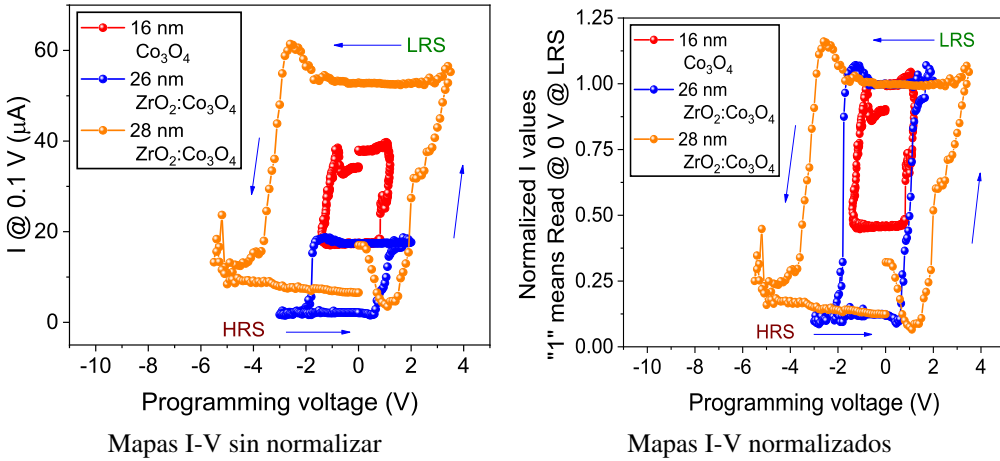


Fig. 5.40: Mapas de memoria I-V sin normalizar y normalizados | $\text{ZrO}_2:\text{Co}_3\text{O}_4$

nm con dieléctrico formado por sendas estructuras nanolaminadas, donde la de 16 nm tenía una capa de ZrO_2 intercalada entre dos capas de Co_3O_4 y la de 26 nm era una estructura bicapa. Ambas celdas mostraron una ventana funcional adecuada, de un orden de magnitud o más, aunque los voltajes de conmutación fueron bastante elevados en comparación con otros materiales. Como apunte final, la muestra de 22 nm podría ser adecuada para sinapsis artificiales en redes neuromórficas, siempre y cuando se pudiera conseguir mayor ventana. Una forma de conseguirlo podría ser probar con corrientes límite para el *forming* más altas que $1 \mu\text{A}$. Aunque es posible que con mayor corriente y ventana los cambios de *Set* y *Reset* sean más bruscos.

Capítulo 6

Estructuras MIM 1T1R (HfAlO y HfO₂ amorfo)

A lo largo de esta sección se presentan los trabajos en los que colaboré junto a una serie de resultados obtenidos al caracterizar dispositivos de HfO₂ amorfo. Todo ello fue el resultado de las dos estancias que desarrollé en 2018 y 2019 en el centro de investigación IHP ubicado en Frankfurt (Oder), Brandeburgo, Alemania.

6.1. Arrays de RRAMs en celdas 1T1R - Variación del ancho de los pulsos de programación

A continuación se describen los dos trabajos basados en el estudio de los pulsos de *forming* y escritura/borrado y el efecto que producían al modificar su anchura.

6.1.1. Influencia de la anchura de los pulsos de programación en celdas 1T1R con dieléctrico de Al:HfO₂

El propósito de este estudio fue caracterizar un array de memristores utilizando diversas anchuras de pulso, desde 10 μ s hasta 50 ns. Se estudiaron las funciones de distribución acumulativa (*Cumulative Distribution Functions* - CDFs) obtenidas en experimentos de robustez y retención. Los experimentos fueron realizados sobre memorias RRAM de estructura

TiN/Hf_{1-x}Al_xO_y/Ti/TiN. El dieléctrico tenía un espesor de 6 nm y fue crecido mediante Deposición Atómica de Capas (ALD) con un contenido de aluminio alrededor del 10%.

Como se puede ver en la Fig. 6.1, las muestras con las que se trabajó fueron celdas de 1 transistor-1 resistor (1T1R) integradas en arrays de 4 Kbit. Cada una de las celdas estaba compuesta por un transistor NMOS de 250 nm fabricado en IHP y cuyo drenador estaba conectado en serie con el correspondiente memristor, con la estructura de TiN/Hf_{1-x}Al_xO_y/Ti/TiN antes mencionada. La capa del dieléctrico, con un espesor de 6 nm, fue crecida mediante ALD con un contenido aproximado de Al del 10%. Las capas metálicas fueron depositadas mediante *magnetron sputtering* con el mismo espesor para ambos electrodos (150 nm). La capa de Ti situada bajo el electrodo superior tenía un grosor de 7 nm.

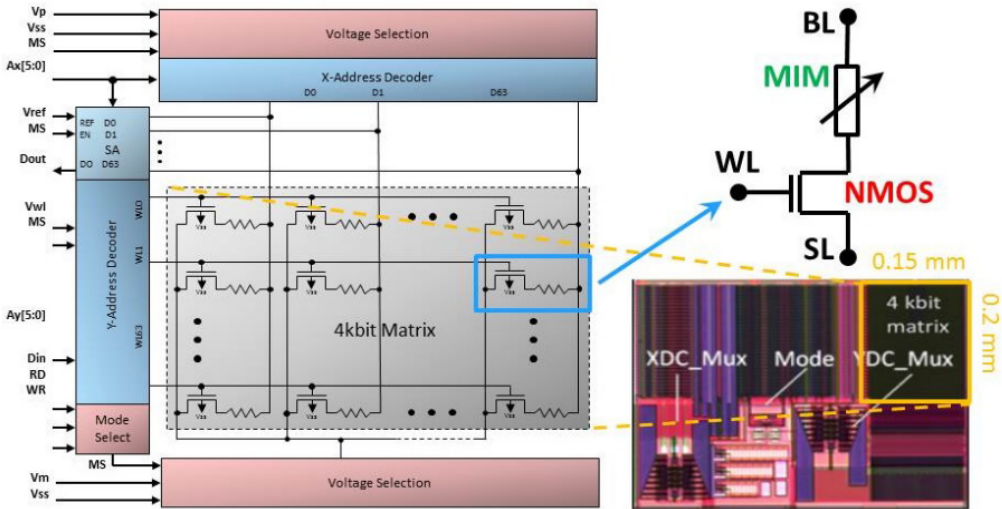


Fig. 6.1: Mapa del array (4 kbit) y de las celdas 1T1R

El equipo de medida utilizado para este trabajo fue un sistema de caracterización de memorias no volátiles diseñado especialmente para ese propósito: un RIFLE SE de Active Technologies. El procedimiento de programación integrado en este sistema era el ISPVA (*Incremental Step Pulse with Verify Algorithm*), que consiste en aplicar una secuencia de pulsos de voltaje en los que la amplitud aumenta en un valor fijo de un pulso a otro [127]. En la Fig. 6.2 se muestra un esquema del ISPVA. Observando la Fig. 6.1,

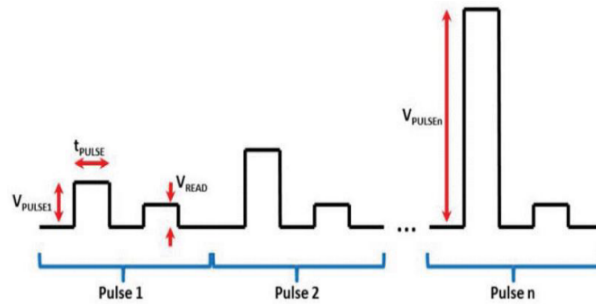


Fig. 6.2: Esquema del algoritmo ISPVA

durante los procesos de *forming* y *Set* se aplicaban pulsos sobre la línea de bit (*Bit line* - BL), y en las transiciones a *Reset* se aplicaban sobre la línea de fuente (*Source line* - SL). Tras cada pulso de programación se realizó una lectura sobre la BL a +0.2 V para comprobar el estado de las celdas.

El estado LRS se alcanzaba durante las operaciones de *Set/forming* cuando la corriente de lectura sobrepasaba 30 μA aplicando un voltaje $V_{WL} = 1.4$ V en la línea de palabra (*Word line* - WL), la cual puede ser identificada como la puerta del transistor. Por otro lado, el estado HRS se conseguía en el transcurso de la operación de *Reset* cuando la corriente de lectura descendía por debajo de un umbral de 5 μA mientras se aplicaba un voltaje $V_{WL} = 2.7$ V. El sistema RIFLE SE permitía detener automáticamente los pulsos de voltaje sobre una celda determinada cuando esta alcanzaba el estado LRS o HRS objetivo. Sin embargo, los pulsos de lectura se seguían realizando hasta el final de la operación ISPVA. Las anchuras de los pulsos de programación (*forming*, *Set* y *Reset*) escogidas para este trabajo fueron estas: 10 μs , 1 μs , 500 ns, 100 ns y 50 ns. El límite del equipo de medida era de 50 ns, por lo que no se pudo reducir más este valor. La anchura de los pulsos de lectura permaneció fija a 1 μs en todos los experimentos.

Para que se pudiera formar un filamento estable dentro del dieléctrico de los dispositivos se completó la fase inicial, compuesta por *forming*, *Reset* y *Set* de la siguiente manera: el proceso de *forming* consistió en un barrido de pulsos entre 2 y 5 V con un paso de voltaje de 0.01 V y una anchura de pulso de 1 μs ; los procesos de *Reset* y *Set* tuvieron un paso de voltaje de 0.1 V, un rango de voltajes de 0.5 a 3.5 V y las diferentes anchuras de pulso entre 10 μs y 50 ns mencionadas con anterioridad. En la Fig. 6.3 se muestran las funciones de distribución acumulativa (CDFs) de las corrientes de lectura medidas tras el

cambio a *Set* para los cinco conjuntos de 128 celdas RRAM evaluadas para cada ancho de pulso. No se observaron diferencias relevantes al comparar cada una de las cinco CDFs de corriente en esta primera fase.

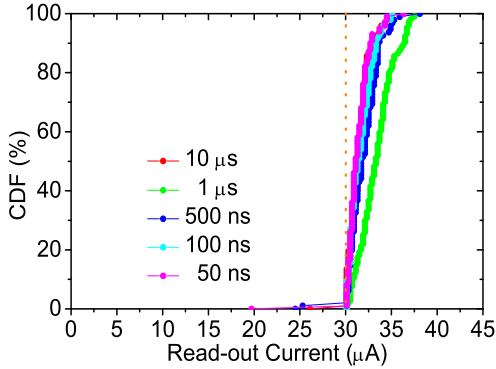


Fig. 6.3: CDFs de las corrientes de lectura medidas tras el primer *Set* y para cada conjunto de 128 celdas RRAM (distintos anchos de pulso)

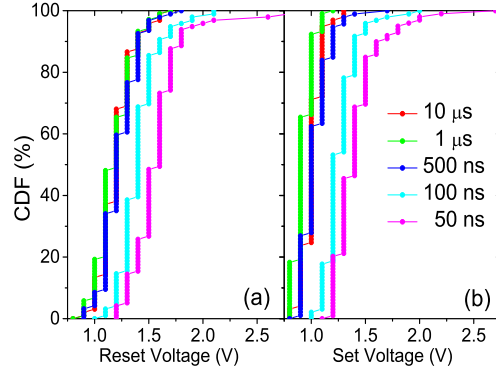


Fig. 6.4: CDFs de los valores de voltaje del *Reset* (a) y del *Set* (b) en el primer ciclo del experimento de robustez para cada ancho de pulso

Posteriormente, se testó la estabilidad de la conmutación resistiva al realizar un experimento de robustez con 1000 ciclos de *Set/Reset* sobre cada conjunto de 128 celdas, leyendo el nivel de corriente a 0.2 V tras cada pulso. Al comprobar el primer ciclo del test de robustez, se determinó que al reducir la anchura de pulso se incrementaban los voltajes necesarios para completar la conmutación [128, 129], como se describe en la Fig. 6.4. Este incremento era notorio para anchuras de pulso de 100 y 50 ns. Al reducir el ancho del pulso de programación se incrementaban el número de pulsos y las amplitudes de voltaje que necesitaba el ISPVA para completar el cambio de estado. De estos resultados cabía preguntarse qué anchura de pulso aseguraba la conmutación más rápida con menor consumo de potencia. En la Fig. 6.5 se ilustran los voltajes de *Set* y *Reset* a lo largo de los 1000 ciclos de robustez para cada ancho de pulso. Aunque existía un ligero descenso de los valores de voltaje a medida que progresaban los ciclos, el funcionamiento de la RS demostró una muy buena estabilidad para todas las anchuras de pulso caracterizadas. Es interesante indicar que para un ancho de 10 μs se vio el efecto contrario: a partir de 100 ciclos el voltaje se incrementaba. Este hecho pudo deberse a un estrés excesivo sobre el dieléctrico por utilizar una anchura de pulso demasiado grande, lo cual complicó la conmutación resistiva con el transcurso de los ciclos.

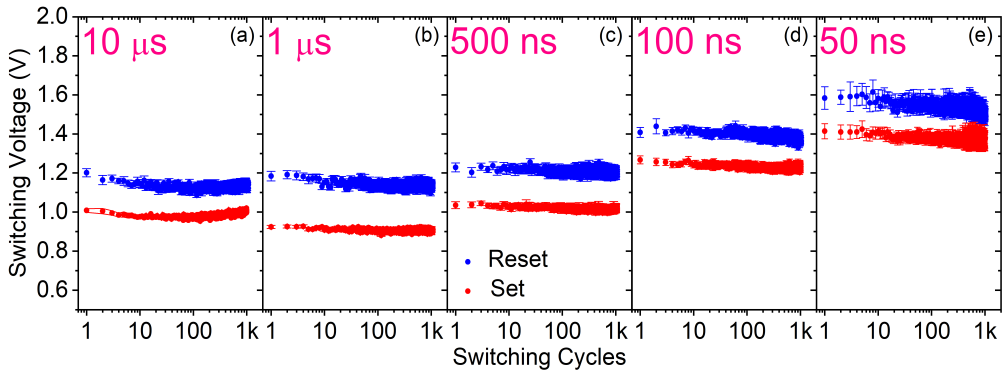


Fig. 6.5: Valores de media y dispersión del voltaje de las operaciones de *Reset* y *Set* de 1000 ciclos de RS para cada anchura de pulso: 10 μ s (a), 1 μ s (b), 500 ns (c), 100 ns (d) y 50 ns (e)

Por otro lado, la evolución de la corriente de lectura para los estados LRS y HRS durante los 1000 ciclos de robustez se representa en la Fig. 6.6. Ambos estados permanecieron estables durante los cinco experimentos sin importar el ancho de pulso utilizado.

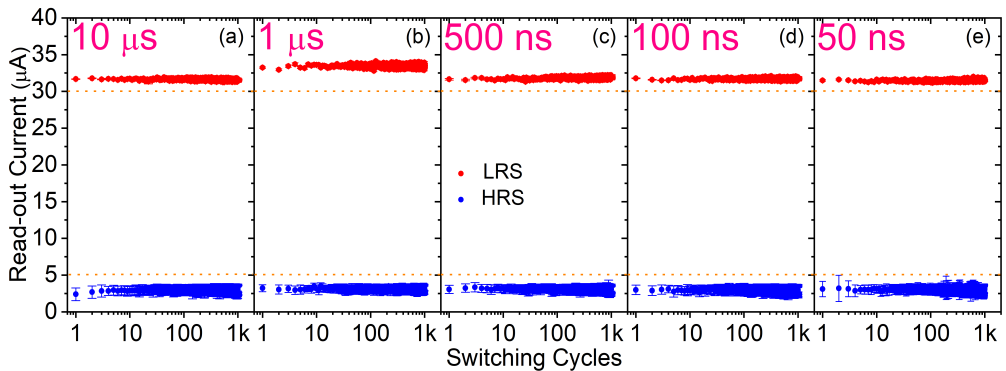


Fig. 6.6: Valores de media y dispersión de la corriente de lectura medidos justo tras las operaciones de *Reset* y *Set* de 1000 ciclos de RS para cada anchura de pulso: 10 μ s (a), 1 μ s (b), 500 ns (c), 100 ns (d) y 50 ns (e)

Por último, se evaluó la capacidad de retención de datos de los cinco conjuntos de 128 celdas RRAM mediante un recocido de las mismas a 150 °C durante 100 horas. Teniendo en cuenta que el estado HRS permanece estable durante el recocido [130], solo se monitorizó el estado LRS en 4 momentos del experimento: 0, 1, 10 y 100 horas. En la Fig. 6.7 se presentan las corrientes de lectura en LRS medidas en cada uno de los 4 tiempos de muestreo como

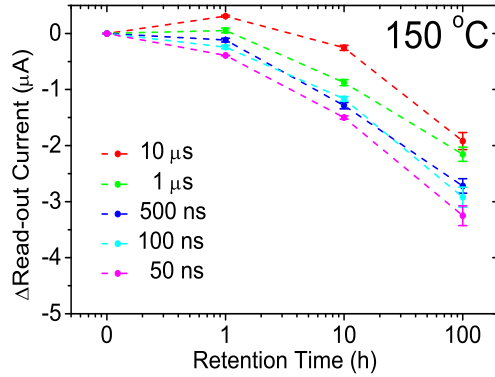


Fig. 6.7: Variación de los valores de corriente en el experimento de retención con la media y dispersión obtenidas al inicio del recocido a 150 °C para cada ancho de pulso

la variación entre sus valores iniciales en 0 horas y sus valores finales en 100 horas (Δ Read-out). Se observó una tendencia en los resultados de retención: para anchos de pulso menores, la degradación de datos era ligeramente más alta. De cualquier modo, la diferencia entre 10 μ s y 50 ns fue alrededor de 1 μ A. Por ello, se puede decir que la estabilidad térmica de los dispositivos programados con anchuras de pulso más pequeñas es comparable con la de los que se programaron con anchuras más grandes. De esta forma, el hecho de usar pulsos de programación más cortos con el objetivo de conseguir una conmutación rápida y de bajo consumo no se ve comprometido por problemas de robustez ni de retención de datos.

6.1.2. Selección del ancho de pulso óptimo y ensayo de robustez

En el trabajo descrito en la Sección 6.1.1 se evaluó el funcionamiento de varios arrays de RRAMs utilizando distintas anchuras de pulso de programación (50 ns - 10 μ s). En este se amplió el alcance de los resultados a través del cálculo para cada anchura de pulso del consumo energético por cada operación de conmutación. Tras haber determinado cuál era la anchura de pulso que ofrecía las mejores características, se testó la robustez de los dispositivos a través de una secuencia de ciclos intensiva utilizando el parámetro de anchura óptimo. La razón de utilizar un transistor de 250 nm en las celdas 1T1R, muy por encima del tamaño mínimo de la tecnología de fabricación, es que los voltajes necesarios para completar el *forming* eran muy elevados, tal y como se observa en la Fig. 6.8.

Para calcular si el incremento del voltaje era compensado por la reducción de la anchura del pulso, se utilizó la Ecuación 6.1, que permitía calcular la energía necesaria para completar las operaciones de *Set* y *Reset* sobre una RRAM individual [131].

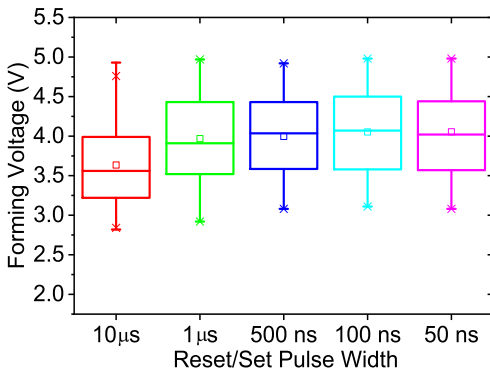


Fig. 6.8: Diagramas de caja y bigotes de los voltajes de forming

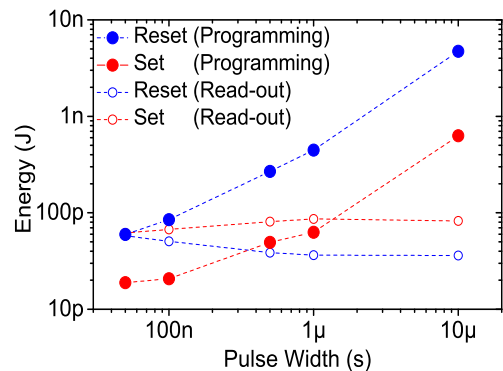


Fig. 6.9: Energía media necesaria en las operaciones de *Reset* y *Set* (celda 1T1R)

$$E = \sum_{i=1}^N V_{pr_i} \cdot I_{pr_i} \cdot T_{pr} + V_{rd} \cdot I_{rd_i} \cdot T_{rd} \quad (6.1)$$

N es el número medio de pasos ejecutados durante el algoritmo ISPVA; V_{pr_i} es la amplitud de voltaje del pulso de programación aplicado en el paso i ; I_{pr_i} es

la corriente que recorre la celda RRAM 1T1R en el paso i ; T_{pr} es la anchura del pulso de programación; $V_{rd} = 0.2$ V es el voltaje de lectura aplicado durante la fase de verificación; I_{rd_i} es la corriente obtenida durante la operación de lectura y $T_{rd} = 1$ μs es la anchura del pulso de lectura. Las tres grandes limitaciones de este método de cálculo de la energía consumida son estas:

- La estimación del consumo energético solo tiene en cuenta a la propia celda 1T1R, sin incluir los consumos del resto de la circuitería.
- Debido a que el sistema de caracterización no proporciona los valores de corriente que recorren la RRAM cuando se aplican los pulsos de programación (I_{pr_i}), dichos valores han de estimarse a partir de los valores de lectura de corriente (I_{rd_i}).
- Se asume que los valores I_{pr_i} e I_{rd_i} son constantes durante la aplicación de los pulsos T_{pr} y T_{rd} .

En la Fig. 6.9 se ilustra el consumo de energía de las operaciones de programación de *Set* y *Reset*, así como de los pulsos de lectura. La reducción de la anchura de pulso implicaba un ahorro energético notable. También se observa que la energía necesaria para producir un *Reset* era bastante más elevada que la requerida para provocar un *Set*. La energía de los pulsos de lectura se mantuvo casi constante para todos los anchos de pulso, dado que las lecturas duraban 1 μs para todos los casos. Aunque parecía que el pulso de 50 ns podía ser la mejor opción en cuanto a consumo energético, la excesiva dispersión de los valores de voltaje mostrados en la Fig. 6.4 hacían disminuir la fiabilidad de esta propuesta. Por tanto, era necesario encontrar un punto intermedio que asegurara un funcionamiento confiable al igual que un ahorro energético importante. Como ya se mencionó en la Sección 6.1.1, los ciclos de robustez indicaron una buena estabilidad para todas las anchuras de pulso probadas, tanto en los voltajes (ver Fig. 6.5) como en los niveles de corriente (ver Fig. 6.6).

Para mostrar la variabilidad existente entre las corrientes de lectura de los estados LRS y HRS en el experimento de robustez, se representan en la Fig. 6.10 las CDFs de los cinco lotes de 128 dispositivos, cada uno de ellos con un ancho de pulso distinto. Los valores de corriente se corresponden con los ciclos 1, 10, 100 y 1000 (siguiendo una progresión logarítmica). El nivel de

variabilidad entre dispositivos era prácticamente el mismo, independientemente del número de ciclo o de la anchura de pulso. Observando la Fig. 6.10 se determinó que el estado de LRS abarcaba desde el umbral marcado de $30 \mu\text{A}$ hasta aproximadamente $35 \mu\text{A}$ (excepto cuando se utilizaron pulsos de $1 \mu\text{s}$), mientras que el estado HRS iba desde el valor más bajo que era capaz de medir el sistema de caracterización ($0.1 \mu\text{A}$) hasta $5 \mu\text{A}$.

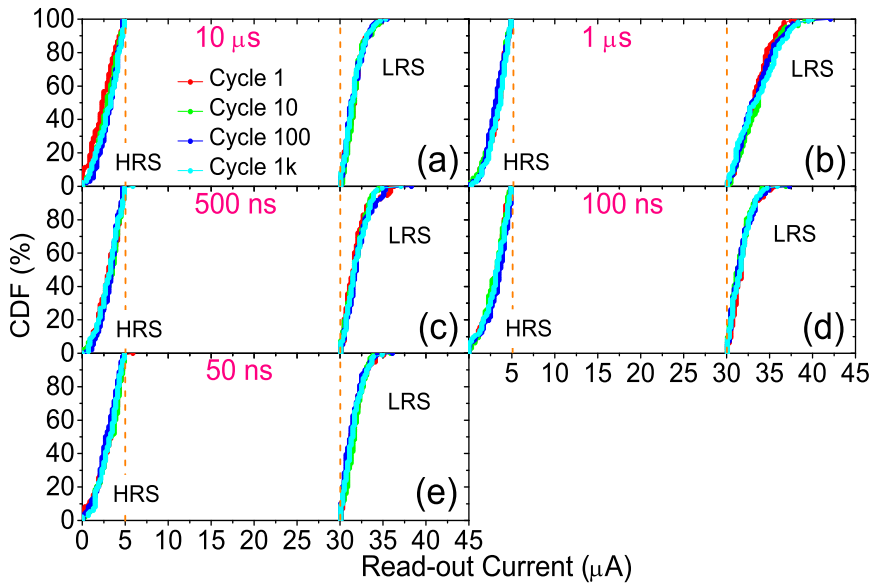


Fig. 6.10: CDFs de las corrientes de lectura medidas tras las transiciones de *Reset* (HRS) y *Set* (LRS) durante 1000 ciclos de robustez (muestreo logarítmico: 1, 10, 100 y 1000 ciclos) para cada anchura de pulso: $10 \mu\text{s}$ (a), $1 \mu\text{s}$ (b), 500 ns (c), 100 ns (d) y 50 ns (e)

Las CDFs de las corrientes de lectura durante el experimento de retención se observan en la Fig. 6.11. Aunque es cierto que los pulsos más estrechos mostraban una tasa de degradación ligeramente superior a los más anchos, la diferencia era de apenas $1 \mu\text{A}$. Por ello, se concluyó que la estabilidad térmica no se veía afectada por la utilización de pulsos más estrechos para las operaciones de programación sobre los memristores.

Estos resultados tan buenos, en los que la anchura de pulso reducida no produjo problemas significativos de robustez pudieron deberse a lo siguiente: el algoritmo ISPVA permitía ajustar de manera muy precisa la combinación óptima entre la anchura del pulso de programación y la amplitud de voltaje de forma que se conseguía la mejor característica de robustez en cada ciclo, sin

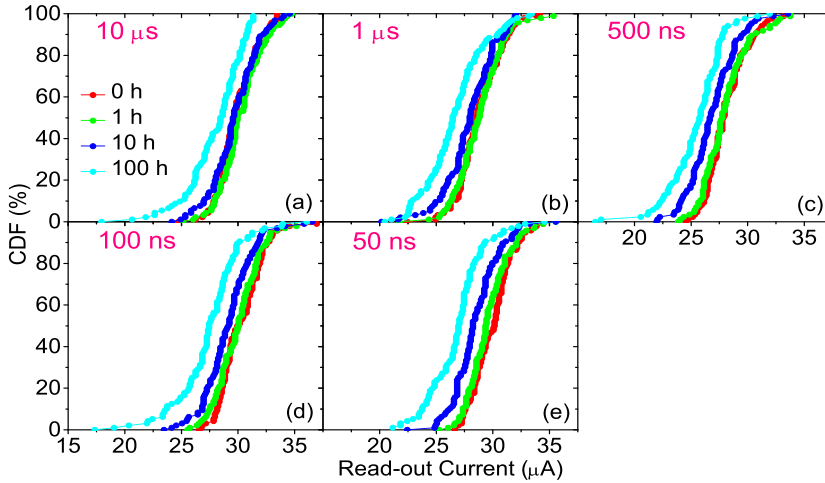


Fig. 6.11: CDFs de las corrientes de lectura a las 0, 1, 10 y 100 h de recocido a 150 °C durante el test de retención para cada ancho de pulso: 10 μs (a), 1 μs (b), 500 ns (c), 100 ns (d) y 50 ns (e)

importar el valor exacto de anchura de pulso. En cuanto a la retención, cuyas características también fueron muy buenas, se planteó la posibilidad de que la encapsulación de la pila MIM con Si_3N_4 ayudaba a eliminar la interacción química entre las celdas de memoria y el ambiente reduciendo los problemas de retención. Dicho razonamiento se basó en que en Chen et al. [132] se describía una fuerte influencia de la anchura de pulso en cuanto a la estabilidad del filamento conductor, lo cual no fue obtenido en este estudio y con la diferencia fundamental de la presencia de la mencionada capa de Si_3N_4 en este trabajo (de la que carecía el trabajo que se referencia).

A la hora de elegir la mejor anchura de pulso en base a conseguir un consumo energético reducido y a mantener un funcionamiento correcto y fiable de los arrays RRAM, se consideró como mejor valor el de 100 ns. Una vez elegida la anchura de pulso más favorable, se realizó un test de robustez ajustando los voltajes de programación del ISPVA a los valores en azul claro de la Fig. 6.4: de 1.0 V a 2.2 V para el *Reset* y de 0.8 V a 2.0 V para el *Set*. Las lecturas se hicieron a 0.2 V. Además, el paso de voltajes se aumentó: pasó de 0.1 V a 0.2 V. Utilizando estos parámetros, se llevó a cabo una secuencia de 200.000 ciclos *Set/Reset* sobre 128 celdas RRAM. En la Fig. 6.12a se muestran los valores de media y dispersión de los voltajes de conmutación y en la Fig. 6.12b los valores de las corrientes de lectura medidos tras cada transición y representados con el

eje X (número de ciclo) en escala logarítmica. En general, la estabilidad de la conmutación resistiva fue bastante buena a lo largo de la prueba. Es destacable que los niveles de resistencia HRS y LRS permanecieran por debajo y por encima de sus respectivos umbrales del algoritmo ISPVA sin sufrir desgaste por el elevado número de ciclos, como se puede comprobar en la Fig. 6.13, donde se ilustran las CDFs de las corrientes de lectura de los estados LRS y HRS para siete ciclos del experimento: 1, 10, 100, 1000, 10.000, 100.000 y 200.000. La variabilidad entre dispositivos es prácticamente la misma que la de la Fig. 6.10, aunque en este caso el número de ciclos es mucho mayor.

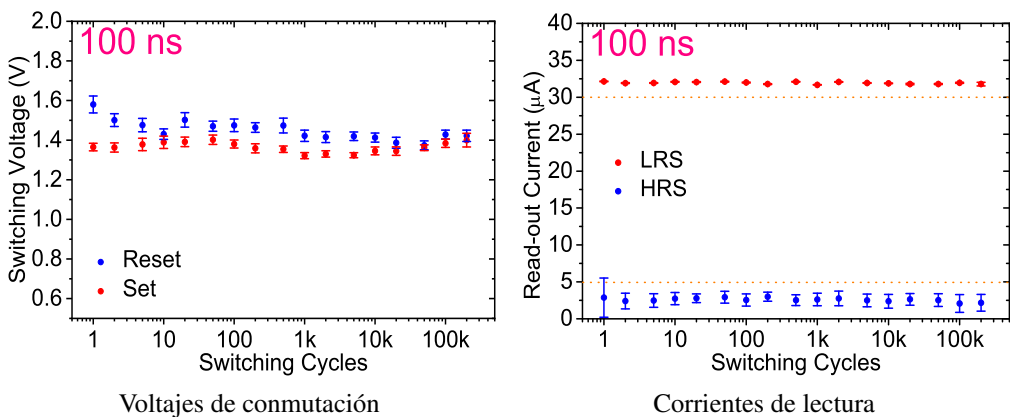


Fig. 6.12: Valores de media y dispersión de los voltajes de conmutación (a) y de las corrientes de lectura (b) agrupadas tras las transiciones de *Reset* (azul) y *Set* (rojo) durante el test de robustez de 200.000 ciclos con anchura de pulso de 100 ns

6.1.3. Conclusiones

En este estudio se evaluó la influencia de la reducción de la anchura de los pulsos de programación sobre el rendimiento y la fiabilidad de memorias RRAM de 4 kbit basadas en Al:HfO₂. El rendimiento de los estados HRS y LRS (corriente) en el rango [10 µs, 50 ns] no cambió como consecuencia de esta reducción. Sin embargo, los niveles de voltaje se vieron claramente afectados, tendiendo a aumentar la tensión requerida para el cambio de estado a medida que se acortaba la anchura de los pulsos. Aunque se producía un acortamiento del tiempo de programación debido a la reducción de la anchura de pulso, crecían tanto la amplitud como el número de pulsos ISPVA necesarios para conmutar de un estado a otro. Con el fin de determinar el valor que más

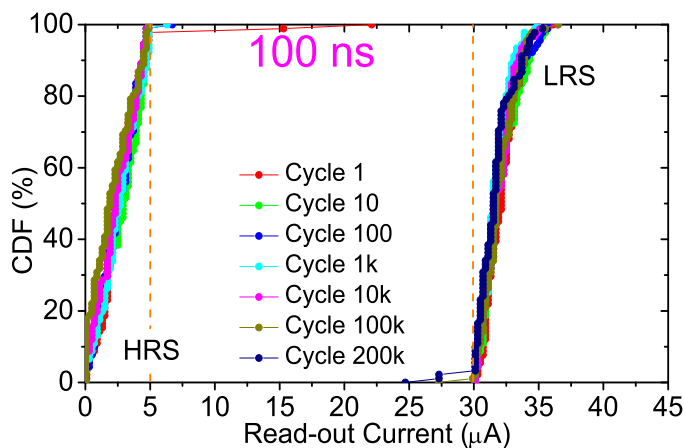


Fig. 6.13: CDFs de las corrientes de lectura medidas tras las transiciones de *Reset* (HRS) y *Set* (LRS) en el transcurso del test de robustez de 200.000 ciclos utilizando una anchura de pulso de 100 ns

ventajas presentaba, se calculó la energía necesaria para conmutar cada celda, con cada una de las 5 anchuras de pulso estudiadas. Además, la modificación de la anchura de pulso no acarreeó problemas de retención, como se testó en el experimento de recocido a 150 °C durante 100 horas. Por ello, se demostró que no existían problemas de estabilidad o robustez ligados a la optimización (en términos de rapidez y baja energía de programación) de RRAMs de Al:HfO₂ integradas en chip. En último lugar, se llevó a cabo una prueba de robustez intensiva (200.000 ciclos) con anchura de pulso de 100 ns y sobre 128 dispositivos. Los resultados fueron muy positivos: pocas fluctuaciones en los niveles de corriente y en los de voltaje, y un funcionamiento estable.

6.2. Caracterización eléctrica detallada de las estructuras MIM

En esta sección se incluyen los resultados obtenidos al caracterizar *in situ* diversos chips de una oblea fabricada en el centro de investigación IHP ubicado en Fráncfort del Óder, Brandeburgo, Alemania. Los dispositivos sobre los que se efectuaron los experimentos tenían una estructura formada por TiN/Ti/HfO₂ (amorfo)/TiN, con un espesor del dieléctrico de 8 nm y un área de 75×75 μm². Los experimentos efectuados abarcan los siguientes: *electroforming*, ciclos (I-V y GCV), mapas de memoria (I-V y GCV), experimentos de escritura/borrado incrementales y acumulativos (I-V y GCV), lazos anidados (I-V) y experimentos de robustez (I-V y GCV). Para realizar las medidas se utilizó un sistema de caracterización de semiconductores Keithley 4200A-SCS que disponía de la última versión del entorno interactivo de configuración de experimentos eléctricos Clarius+. A continuación se describen los experimentos aportando las gráficas correspondientes.

6.2.1. Experimentos I-V

El comportamiento típico del *electroforming* en estos dispositivos era el reflejado en la Fig. 6.16. Se puede apreciar que la resistencia disminuía de manera muy suave, sin grandes sobresaltos. En este caso, el límite de corriente se estableció en 1.4 mA, aunque este variaba entre 1 y 2 mA en diferentes dispositivos. En cuanto a los ciclos I-V, se obtuvieron dos conjuntos de resultados. El primero, representado en la Fig. 6.18a abarcó un número de ciclos bastante escaso, aunque relativamente estable. Se puede observar que el rango de voltajes era estrecho y que los niveles de corriente eran elevados. La transición de *Set* no es abrupta, mientras que la de *Reset* sí lo es. En segundo lugar, se midieron los 87 ciclos representados en la Fig. 6.18b, en la que se distinguen tres colores distintos. En color rojo se indican los 6 ciclos iniciales, en los cuales los filamentos aún se estaban formando y acusaban cierta inestabilidad; las curvas verdes son los 25 últimos ciclos, que se veían afectados por la fatiga/envejecimiento del filamento, y los ciclos en azul son aquellos en los que los filamentos ya eran estables y aún no habían empezado a degradarse. En la Fig. 6.19 se ven dos mapas de memoria con niveles de corriente diferentes

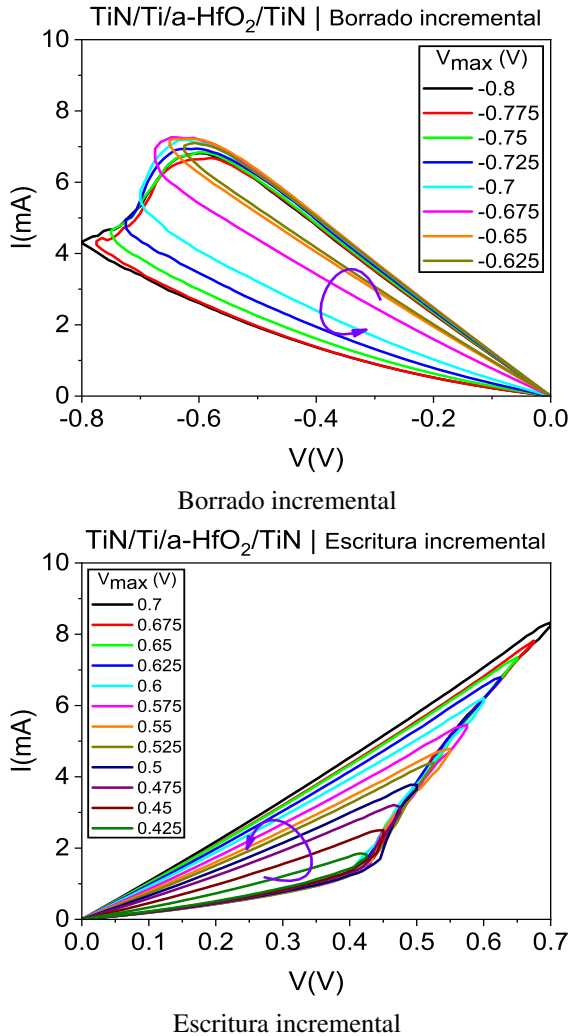
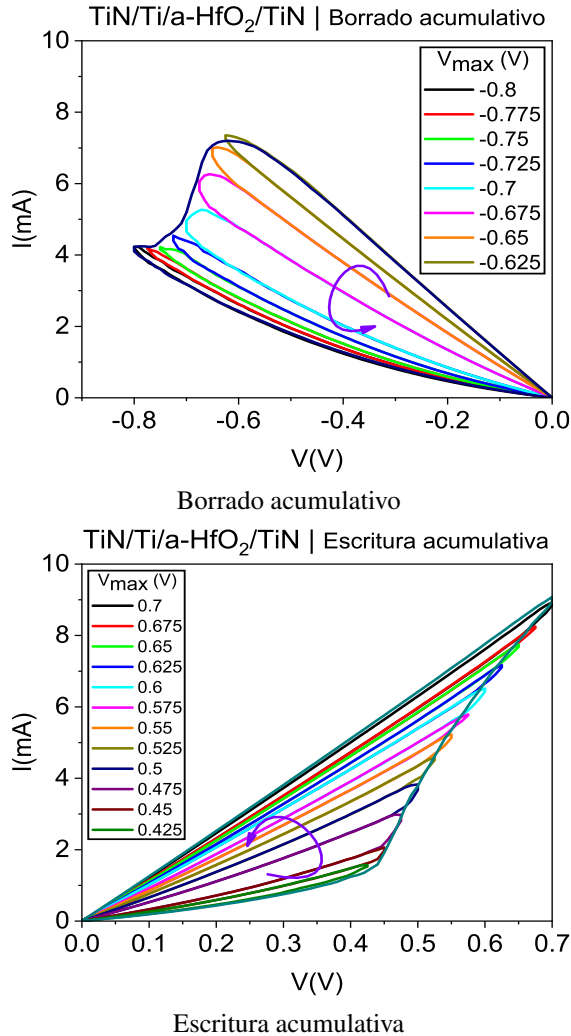


Fig. 6.14: Borrado y escritura incrementales I-V | Oblea IHP

a pesar de que el rango de voltajes era prácticamente idéntico. Este tipo de diferencias son debidas a la variabilidad extrínseca, que es la que existe entre dos dispositivos distintos de una misma oblea. Tal y como se ha mencionado previamente, se midieron escrituras y borrados acumulativos e incrementales, los cuales se añaden en las Figs. 6.14 y 6.15. En general, el control sobre los estados intermedios es extremadamente preciso. Tanto, que incluso en el *Reset* (que por norma general suele ser más difícil de controlar) es fácil discernir entre diferentes estados intermedios si se utiliza un paso de voltaje adecuado. Los lazos anidados I-V se proporcionan en la Fig. 6.17. Los Resets son graduales,

Fig. 6.15: Borrado y escritura acumulativos I-V | *Oblea IHP*

mientras que los Sets son mucho más abruptos y por ello el “anidamiento” es diferente. Los últimos test experimentales de corriente-voltaje correspondieron a pruebas de robustez, que en este caso consistieron en suministrar dos voltajes fijos de forma alterna (sin realizar lecturas intermedias), siendo uno de ellos el que conmutaba el dispositivo al LRS y el otro al HRS. Se probaron diferentes combinaciones de voltajes, pero no por el hecho de probar, sino porque los estados resistivos se alcanzaban a diferente tensión dependiendo del dispositivo. Estos test se adjuntan en las Figs. 6.20 y 6.21. Respecto a la Fig. 6.21, se incluye su versión normalizada con el valor de resistencia en el eje de ordenadas en la

Fig. 6.22. En dicha figura se observa que la ventana funcional se hacía más grande a medida que avanzaba el ensayo de robustez. La razón por la cual (aparentemente) no se observa esto en la Fig. 6.21 es que los valores de lectura de cada escritura y borrado no son idénticos, y esto induce a una percepción errónea que se solventa con la representación de los valores de resistencia eléctrica.

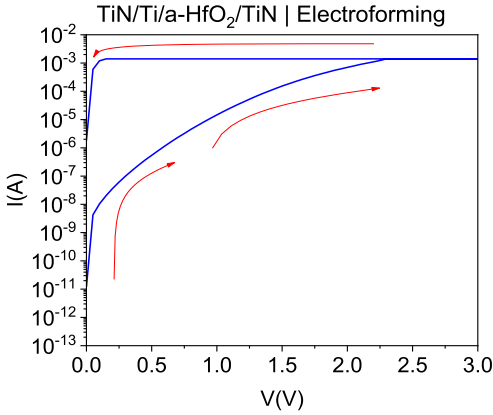


Fig. 6.16: *Electroforming | Oblea IHP*

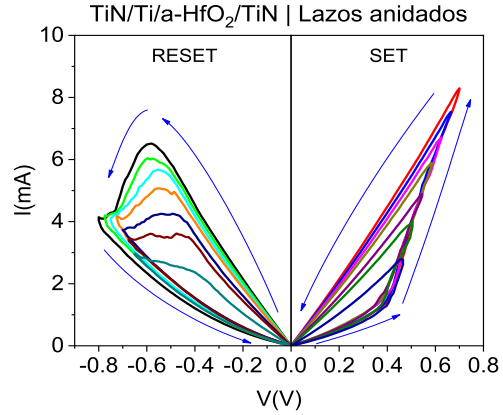


Fig. 6.17: *Lazos anidados I-V | Oblea IHP*

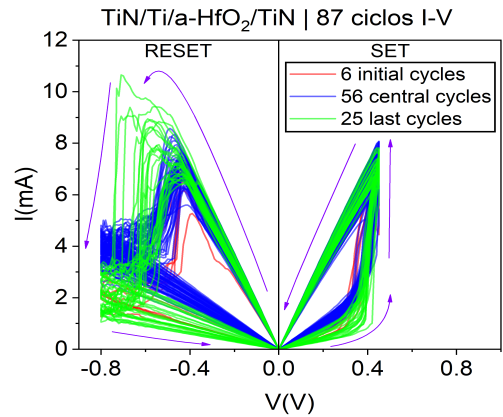
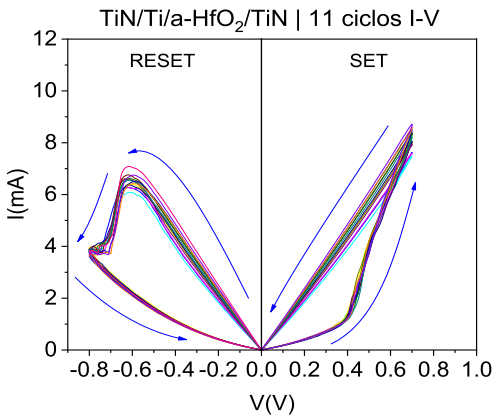
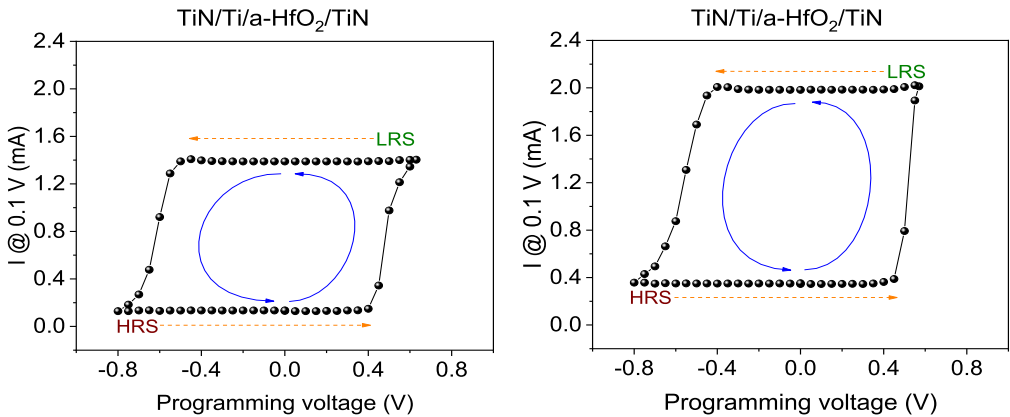
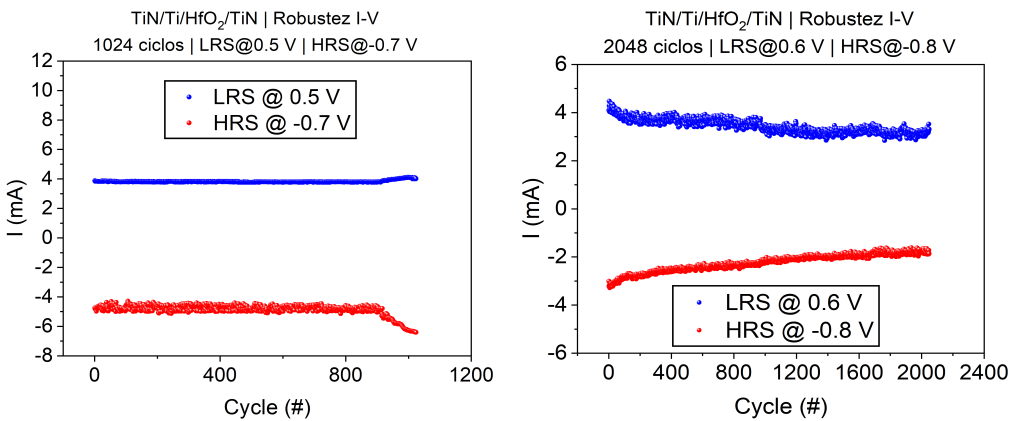


Fig. 6.18: *Ciclos I-V | Oblea IHP*

6.2.2. Experimentos GCV

En la Fig. 6.23 se muestran 100 ciclos de capacidad-conductancia utilizando 3 colores: el rojo abarca los primeros 70 ciclos; el azul los últimos 30, y la curva verde es la media de todos los ciclos. En este experimento se observó un desplazamiento en los valores GC muy acusado a medida que transcurrían

Fig. 6.19: Mapas de memoria I-V | *Oblea IHP*Fig. 6.20: Experimentos de *Endurance I-V (1)* | *Oblea IHP*

los ciclos. Probablemente se debió al incremento de la fatiga del filamento, de manera similar a la situación descrita en los ciclos I-V de la Fig. 6.18b. Así mismo, se midieron ciclos GCV a 4 niveles de frecuencia entre 100 kHz y 2 MHz. Prestando atención a las curvas de la Fig. 6.24 se ve que cuanto más alta es la frecuencia, los valores de conductancia y los valores absolutos de capacidad son más pequeños. Análogamente, a frecuencias más bajas, la conductancia y la capacidad son más altas. Este comportamiento responde a las ecuaciones de la admitancia descritas en las Ecuaciones 4.3 y 4.4 en la Sección 4.1.2 de esta tesis. Los mapas de memoria GCV son interesantes porque se detectaron dos comportamientos en dos chips diferentes de la oblea. En la Fig. 6.25 se pueden ver dos ciclos de histéresis que se podrían considerar como “habituales” viendo el historial presentado en esta tesis. Estos mapas GCV son claros exponentes del

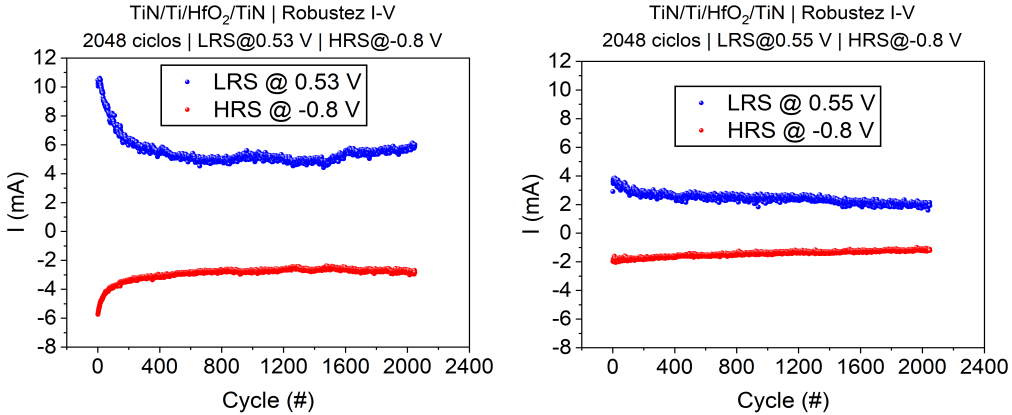


Fig. 6.21: Experimentos de *Endurance* I-V (2) | *Oblea IHP*

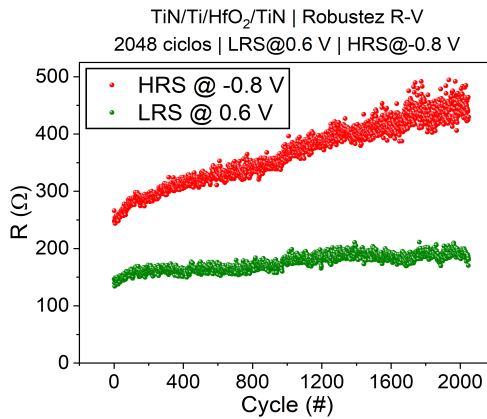
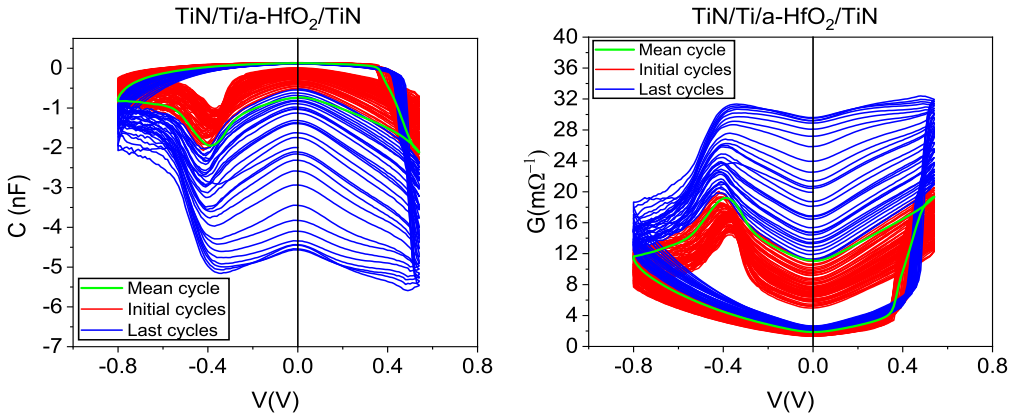
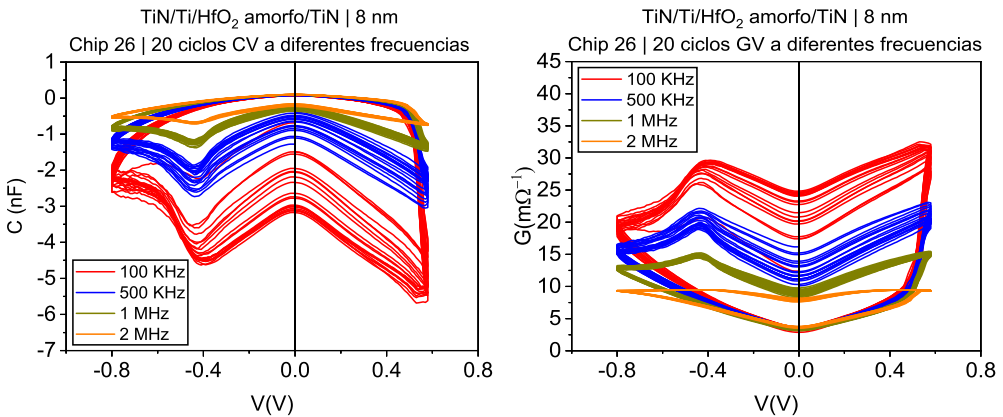


Fig. 6.22: Variación de la resistencia en el experimento de *Endurance* de la Fig. 6.20

excelente funcionamiento de estos dispositivos, si bien la transición al LRS es bastante abrupta. Por otro lado, en la Fig. 6.26 se adjunta otra pareja de mapas de memoria medida en un chip distinto, los cuales presentan la cresta mencionada en varias ocasiones a lo largo de esta memoria. Dicha cresta se produce debido al engrosamiento de los filamentos conductores durante la transición de *Reset*, a medida que se incrementa el voltaje. También se recopilaron resultados de experimentos de escritura y borrado, tanto acumulativos como incrementales. Dichos resultados se pueden observar en las Figs. 6.27, 6.28, 6.29 y 6.30. Por último, se atendió a tres experimentos de robustez distribuidos en una terna de chips. Estos experimentos se ilustran en las Figs. 6.31, 6.32 y 6.33. En los tres casos se percibe una degradación rápida de las RRAMs, si bien hay que tener en cuenta que se efectuaron 4096, 6144 y 6144 ciclos, respectivamente.

Fig. 6.23: 100 ciclos GCV | *Oblea IHP*Fig. 6.24: Ciclos GCV a diferentes frecuencias | *Oblea IHP*

6.2.3. Conclusiones

La composición del dieléctrico (óxido de hafnio amorfo) resultó en un buen rendimiento de las memorias resistivas, que presentaron una amplia ventana funcional, de aproximadamente un orden de magnitud entre HRS y LRS al medir los valores de corriente a 0.1 V. Tanto en los experimentos en continua como en los de pequeña señal, los niveles intermedios se controlaban muy bien, favoreciendo por tanto su utilización en circuitos neuromórficos. Por otra parte, los buenos datos de robustez y el bajo consumo de los dispositivos podrían sugerir una larga durabilidad con buen comportamiento, dado que la ventana de resistencia iba creciendo durante el experimento. Estos resultados no hicieron sino reforzar las perspectivas de futuro de estos dispositivos minuciosamente diseñados.

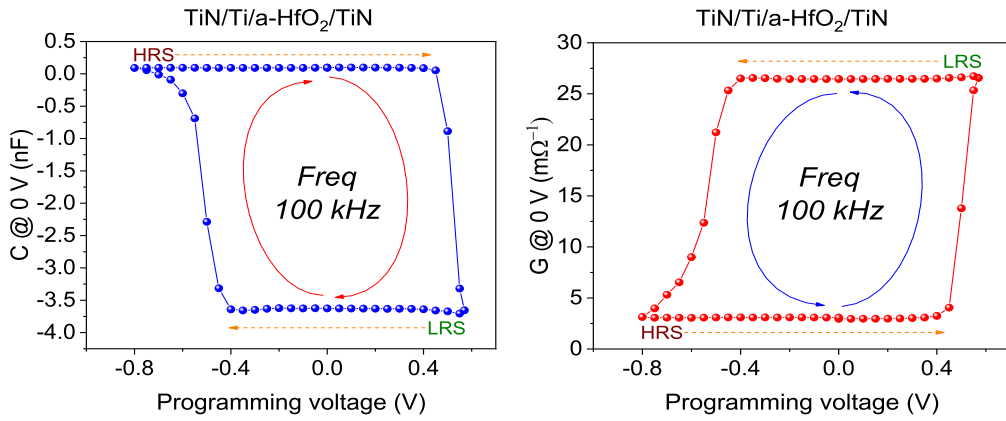


Fig. 6.25: Mapas de memoria GCV | *Oblea IHP*

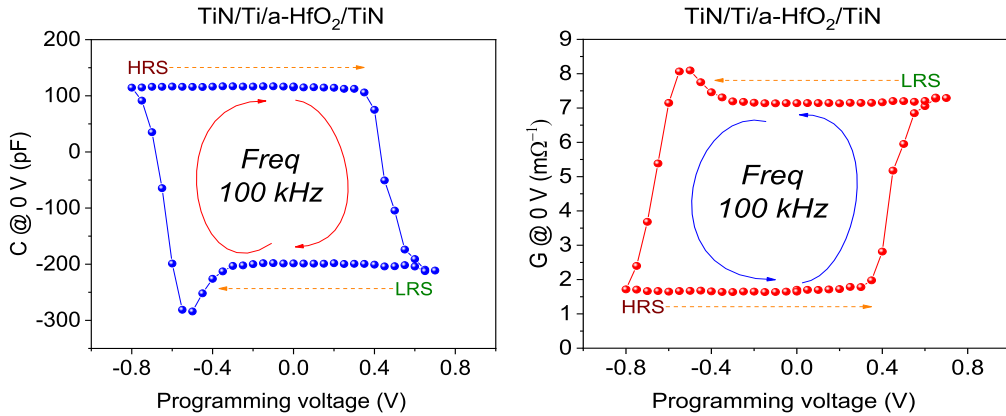


Fig. 6.26: Mapas de memoria GCV con la "cresta" | *Oblea IHP*

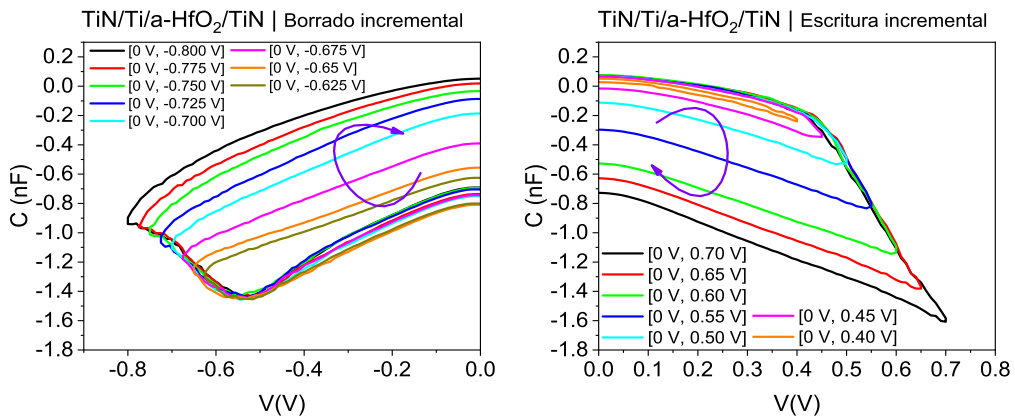


Fig. 6.27: Borrado y escritura incrementales CV | *Oblea IHP*

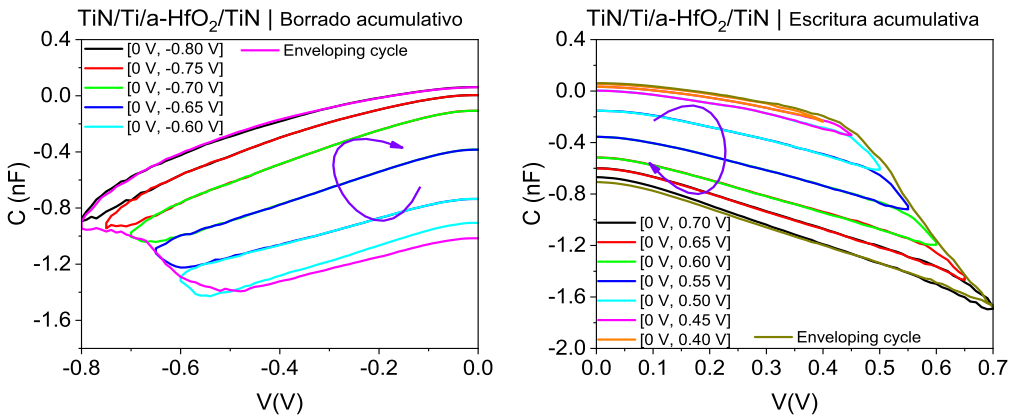


Fig. 6.28: Borrado y escritura acumulativos CV | *Oblea IHP*

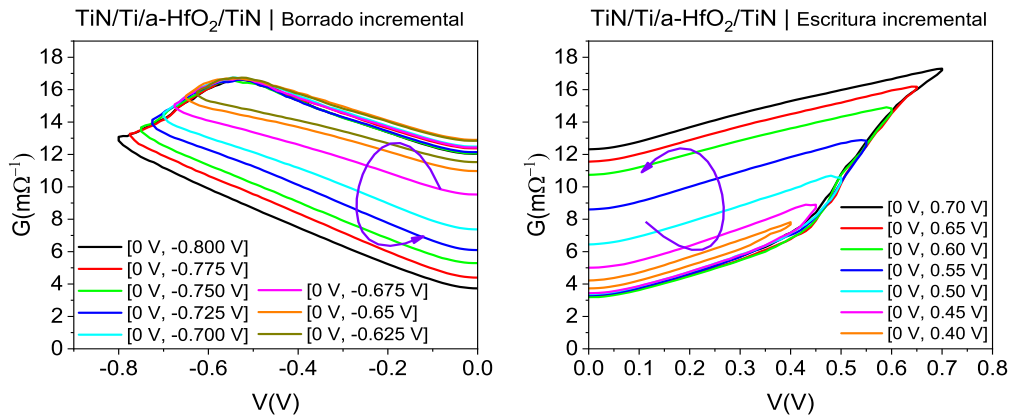


Fig. 6.29: Borrado y escritura incrementales GV | *Oblea IHP*

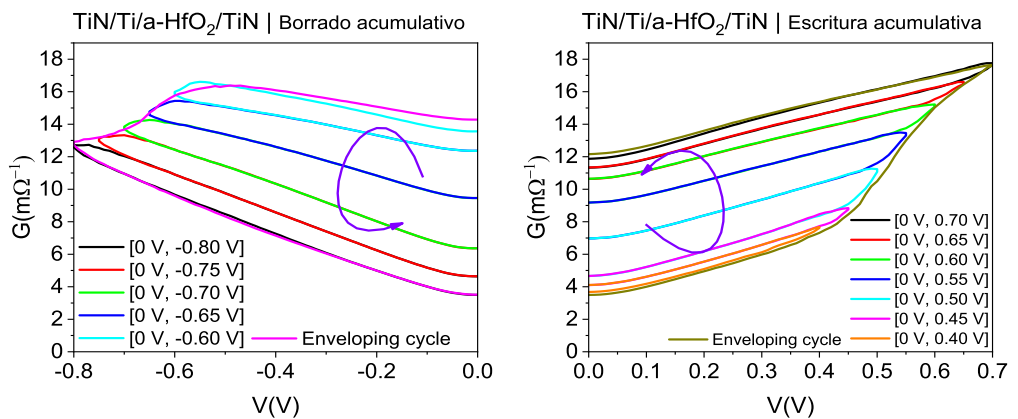


Fig. 6.30: Borrado y escritura acumulativos GV | *Oblea IHP*

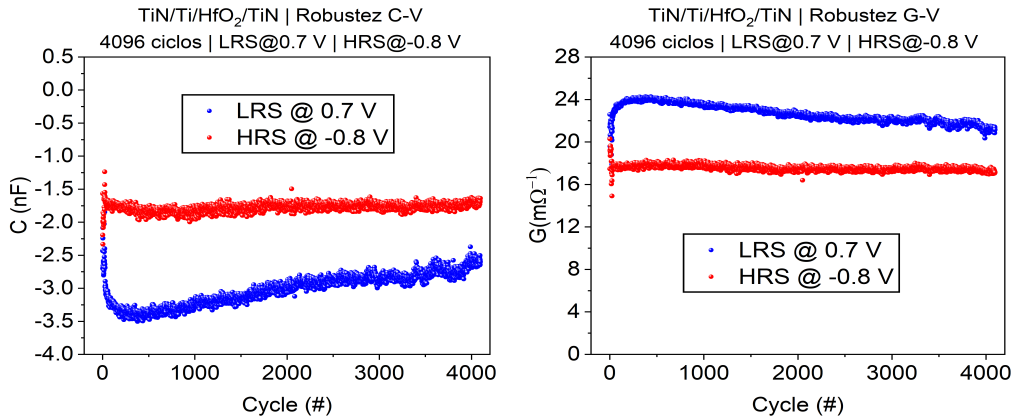


Fig. 6.31: Experimentos de *Endurance* GCV (1) | 4096 ciclos
LRS @ 0.7 V | HRS @ -0.8 V | *Oblea IHP*

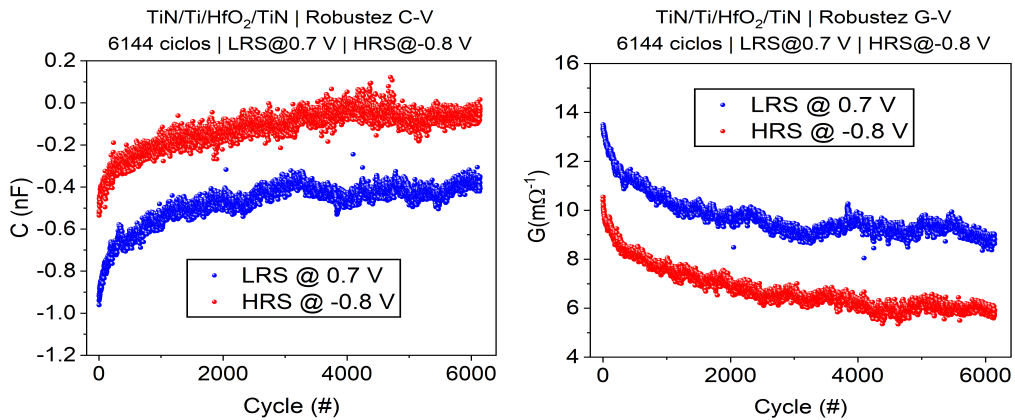


Fig. 6.32: Experimentos de *Endurance* GCV (2) | 6144 ciclos
LRS @ 0.7 V | HRS @ -0.8 V | *Oblea IHP*

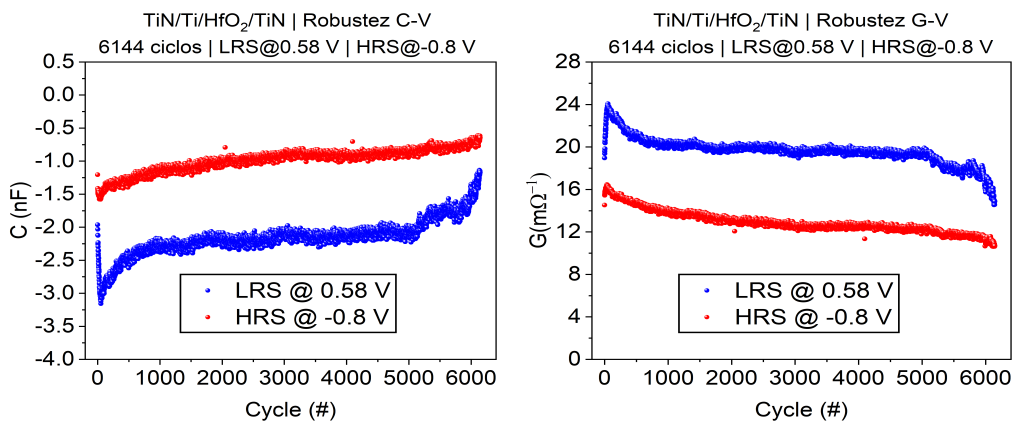


Fig. 6.33: Experimentos de *Endurance* GCV (3) | 6144 ciclos
LRS @ 0.58 V | HRS @ -0.8 V | *Oblea IHP*

Parte III

Conclusiones y trabajo futuro

Capítulo 7

Conclusiones y perspectivas de futuro

Este capítulo se divide en 4 secciones bien diferenciadas: Recopilación de observaciones de los resultados experimentales, Conclusiones finales, Valoración del trabajo realizado y Trabajo Futuro. A continuación se resumen las conclusiones de todo el conjunto de resultados de los capítulos 4, 5 y 6.

Recopilación de observaciones de los resultados experimentales

En el capítulo 4 (*Estructuras MIM con dieléctrico de HfO₂*) se observó lo siguiente:

- El excelente funcionamiento de los dispositivos fabricados en el Centro Nacional de Microelectrónica de Barcelona ha permitido realizar una gran variedad de experimentos de diversa índole y caracterizar las estructuras de TiN/Ti/HfO₂/W.
- Las muestras de TiN/Ti/HfO₂/W presentaban una gran facilidad para controlar sus estados intermedios a través de escrituras y borrados progresivos.
- Experimentalmente se observó la influencia de la temperatura en los parámetros de la conmutación resistiva en el rango 77 - 300 K, especialmente en el proceso de *Set*, es decir, en la reconstrucción

del filamento conductor, que se produce de manera abrupta a baja temperatura, en tanto que a temperaturas más próximas a la ambiente es claramente gradual. Sin embargo, es necesario realizar un estudio más exhaustivo para obtener resultados concluyentes que puedan asociarse a una interpretación física.

- En el curso de las medidas de admitancia se detectaron valores negativos de la capacidad. En puridad, es la componente imaginaria de la admitancia, es decir, la susceptancia B/ω , la que ofrece valores negativos. Ello puede justificarse asumiendo un circuito equivalente constituido por una autoinducción en serie con una resistencia, y ambas en paralelo con la capacidad. El término de autoinducción puede asociarse a la existencia de retardos generados entre el voltaje aplicado y la corriente a través del filamento como consecuencia de los mecanismos de transporte.
- La calidad en la deposición de cada capa de material en las obleas es muy buena, haciéndose constatable en el comportamiento cíclico repetitivo y muy estable.
- Por medio de pulsos de voltaje, se demostró que se podía controlar la fase de depresión sináptica en RRAMs que se dedicaran a emular el comportamiento neuronal. Sin embargo, no era posible regular convenientemente la fase de potenciación con este tipo de pulsos de tensión (debido a que la transición era abrupta). Con pulsos de corriente ocurría lo contrario: eran útiles para la potenciación pero no para la depresión. La combinación de estas dos técnicas sería la óptima desde el punto de vista teórico, pero en aplicaciones prácticas complicaría la circuitería de los chips, ya que se necesitaría generar ambos tipos de señales.
- A través del estudio de las transiciones de *Set* y *Reset* se interpretó que el funcionamiento a nivel microscópico era el siguiente: en el *Reset* inicialmente el filamento conductor está formado y el campo eléctrico tiene un nivel moderado por toda la celda. Cuando comienza a aumentar el campo eléctrico, algunas vacantes empiezan a migrar y el filamento se interrumpe. Una vez ocurre la escisión del filamento, el campo eléctrico

aumenta, favoreciendo más la migración de vacantes. Aun así, dado que el filamento cada vez tendrá menor longitud, la emisión de vacantes se irá reduciendo. Por otro lado, en el *Set* el campo eléctrico comienza siendo alto, por lo que los niveles de voltaje requeridos para mover vacantes son más bajos. Dado que el espesor de la interfaz (distancia entre el filamento y el electrodo superior) es cada vez más pequeño, la escritura no alcanza un punto de saturación, aunque prolongar el aumento de la conductancia puede provocar la ruptura irreversible del dieléctrico.

Por otra parte, en el capítulo 5 se proporcionaron estos razonamientos:

- Las combinaciones exóticas de dieléctricos que nos envían desde Estonia y Finlandia tienen un gran valor, ya que agregan un aspecto innovador e interesante a sus resultados.
- Estos resultados dieron pie a unas comparativas en las que se observa la influencia de las proporciones de dopado en el funcionamiento de las muestras.
- La selección de las muestras con mejor comportamiento ayuda a nuestros colaboradores a afinar los procesos de fabricación.

En el capítulo 6 se aportaron los siguientes aspectos:

- Tratándose IHP de un centro de investigación reputado, y habiendo tenido la oportunidad de colaborar estrechamente en sus investigaciones, considero mis estancias como muy enriquecedoras para mi doctorado.
- Pude caracterizar dispositivos con la prometedora estructura 1-transistor-1-resistencia (1T1R), desarrollando experimentos variados y aplicando técnicas originales de nuestro grupo mientras hacía uso de los equipos de su laboratorio.
- Comprendí la importancia de dopar óxido de hafnio con aluminio para mejorar la estabilidad y la repetitividad de los dispositivos.

A continuación se explican las conclusiones finales de esta tesis.

Conclusiones finales

Habiendo expuesto con anterioridad el contenido más relevante y representativo de mi doctorado, procedo a recopilar breve y esquemáticamente los logros alcanzados. Para conducir estos sucintos razonamientos, sigo la misma línea discursiva de los capítulos 4, 5 y 6, dividiendo en tres apartados las conclusiones en base a la estructura del material dieléctrico y a la arquitectura de la celda MIM. Empezando por las muestras con dieléctricos de HfO_2 , destaco lo siguiente:

- Los dieléctricos de óxido de hafnio ofrecen un comportamiento excelente, tanto para su utilización en dispositivos de memoria, como para aplicaciones analógicas. La escasa variabilidad, la buena ventana funcional y la multiplicidad de estados intermedios controlables son sus características más relevantes. Es evidente que seguirá siendo uno de los óxidos preferidos para diseñar chips avanzados en el futuro.
- Hemos comprobado así mismo que en una ReRAM conviven tres comportamientos de memoria: memristivo, memcapacitivo y meminductivo.

En segundo lugar, me detengo a comentar el apartado de óxidos funcionales:

- En los dispositivos de $\text{Ta}_2\text{O}_5\text{-TiO}_2$ se vio el efecto de colocar una monocapa de un óxido entre dos de mucho mayor espesor: el efecto túnel entre los dos óxidos gruesos permitía el paso de corriente entre los electrodos de la celda MIM.
- El interesante comportamiento resistivo (corriente-voltaje) de los dispositivos con dieléctrico de $\text{Ta}_2\text{O}_5\text{:ZrO}_2$ se justificó como un mecanismo de efecto túnel que producía un incremento no lineal de la corriente durante la transición de Reset. Por su parte, se sugirió que la cresta registrada en los mapas de memoria en pequeña señal era debida al intercambio de carga entre las posiciones de Ta y Zr durante el proceso de Reset. Además de esto, el rendimiento multinivel de este material dieléctrico resultó prometedor con vistas a aplicaciones neuromórficas.

-
- En la comparación de dispositivos con diferentes concentraciones de ZrO_2 y HfO_2 , se observó una mejora en las propiedades eléctricas con la proporción $\text{Hf:Zr} = 10:3$.
 - Los dispositivos de SiO_2 dopados con Nb_2O_5 mejoraban ostensiblemente su funcionamiento, existiendo por un lado un excelente control de los estados intermedios con una proporción $\text{Nb:Si} = 0.11$, y por otro un muy buen consumo de potencia y ventana funcional con una proporción $\text{Nb:Si} = 0.13$. Estos dispositivos fueron los más versátiles, ya que dependiendo de una proporción de niobio u otra, podían ser buenos funcionando como memoria no volátil o dedicarse a circuitos neuromórficos por el mejor control de los estados intermedios.
 - Por lo que respecta a las muestras de $\text{HfO}_2\text{-Al}_2\text{O}_3$, la de proporción Hf:Al de 120:6 es la que más ventajas ofrecía para su uso como memoria resistiva (ventana funcional grande y buena eficiencia energética).
 - Atendiendo a los dieléctricos de $\text{ZrO}_2\text{:Al}_2\text{O}_3$, se razonó que:
 - La proporción Zr:Al de 100:1 no funcionó bien, y probablemente el escaso espesor de las capas de óxido de aluminio (monocapas) era la causa.
 - El aumento en el grosor de las capas de Al_2O_3 manteniendo la misma proporción relativa Zr:Al (200:10 vs. 120:6) repercutía en un mejor rendimiento.
 - En términos generales, agregar un dopado de alúmina al óxido de zirconio mejora las propiedades del dieléctrico.
 - El último estudio comparativo del capítulo 5 involucraba a dispositivos de $\text{ZrO}_2\text{:Co}_3\text{O}_4$, donde los de mejor comportamiento resistivo fueron los de dieléctrico conformado por estructuras nanolaminadas (tricapa y bicapa), aunque los voltajes de conmutación eran bastante elevados en comparación con otros materiales.

En cuanto a las estructuras 1T1R fabricadas en el centro de investigación IHP-Leibniz alemán, comento los siguientes aspectos:

- En el estudio de la influencia de la modificación de la anchura de los pulsos sobre el rendimiento de arrays RRAM basados en HfO₂ dopado con aluminio se observó que:
 - Los niveles de corriente no se vieron afectados por la reducción del ancho de los pulsos, si bien los niveles de voltaje mostraron un aumento progresivo, tanto mayor cuanto más estrechos fueran los pulsos.
 - El tiempo de programación se reducía considerablemente, como era de esperar. Pero a costa de aumentar la amplitud y el número de pulsos.
 - Mediante el cálculo de la energía necesaria para conmutar cada celda, se escogió el valor más apropiado (100 ns).
 - Usando dicha anchura de pulso, en un experimento de retención de 100 horas a 150 °C no se registraron problemas reseñables.
 - También se efectuó un experimento de robustez (*endurance*) de 200.000 ciclos. Los resultados fueron muy favorables.
- Así mismo, se extrajeron las características eléctricas de unas estructuras con dieléctrico de óxido de hafnio amorfo fabricadas en IHP-Leibniz. La ventana funcional tenía alrededor de 1 orden de magnitud y los niveles intermedios podían controlarse eficazmente. A esto se añadió además un bajo consumo y una buena característica de robustez.

En el siguiente apartado se hace una retrospectiva general de mi doctorado.

Valoración del trabajo realizado

Durante el transcurso de mi singladura predoctoral he procurado mantener una línea de trabajo constante con el fin de mejorar la calidad de mi tesis. Ciertamente, ya llevaba trabajando en ella sin saberlo desde varios meses antes de comenzarla, debido a que mi Trabajo de Fin de Máster se nutría de la misma temática que esta tesis: las memorias resistivas. Es por esto que los resultados experimentales que se recopilan en los capítulos 4, 5 y 6 son tan variados,

teniendo en cuenta la máxima sumamente asumida por cualquier investigador experimental de que el producto del trabajo en el laboratorio bien pudiera asemejarse a un iceberg, siendo la parte emergida una metáfora de los resultados útiles y adecuados (escasos), y la parte sumergida la correspondiente a aquellos desechados o inválidos (abundantes). En tanto en cuanto la cantidad de las aportaciones es buena, merece la pena detenerse a demostrar su relevancia.

En lo referente a las estructuras 1T1R, se trata de una tecnología moderadamente nueva que sirve de referente para presentes y futuras implementaciones de circuitos neuromórficos, más allá de las bondades que pueda ofrecer la computación cuántica como alternativa (aún quedan años de investigaciones para ello). Por ello, y por la suerte de haber podido acceder a esta arquitectura de memoria a través de la colaboración con investigadores de un centro de prestigio en un país tan volcado con la investigación como es Alemania, esos resultados son muy importantes. No solo a nivel personal, sino también a nivel del grupo de investigación pensando en colaboraciones futuras con otros estudiantes en dicho centro.

Por lo que respecta a los óxidos funcionales, en multitud de ocasiones estos dispositivos (procedentes de Estonia y Finlandia) han alimentado el motor de nuestra investigación al llegar periódicamente nuevos lotes con nuevas estructuras dieléctricas que han fomentado la proliferación de publicaciones en revistas especializadas. Si bien es cierto que estas muestras proceden de un ámbito de investigación menos profesional que las alemanas (integradas en chip) o las del IMB-CNM (proceso de deposición de metales y óxidos excelente), sus propiedades eléctricas pueden llegar a ser muy apreciadas por la comunidad científica.

Por último, destaco la valía de las muestras de óxido de hafnio del Instituto de Microelectrónica de Barcelona que recibimos, no únicamente a nivel técnico, que es enorme, sino por el hecho de mantener colaboraciones a nivel de grupo de investigación con uno de los centros más renombrados del país.

En el siguiente punto se mencionan algunos objetivos poniendo la vista en el futuro.

Trabajo futuro

Como posibles objetivos venideros podría nombrar los siguientes:

- **Profundizar en algunos de los estudios llevados a cabo de manera primigenia en esta tesis doctoral**, tales como:
 - Llevar a cabo un estudio exhaustivo de la influencia de la temperatura de medida en los parámetros de la conmutación resistiva.
 - Tratar de identificar los mecanismos físicos subyacentes que dan lugar a la existencia de valores negativos de la susceptancia.
 - Ahondar en la interpretación física de los mapas de memoria con objeto de tratar de extraer la máxima información, de suerte que puedan utilizarse como “una huella dactilar” de las RRAM.
 - Establecer una relación entre los parámetros funcionales de la conmutación resistiva de las RRAM y la composición química del dieléctrico que las constituye.
- **Ampliar el abanico de materiales dieléctricos que caracterizamos.** Gracias a nuestra colaboración con los mencionados centros de Estonia y Finlandia nos aseguramos la recepción de estructuras con materiales novedosos en el ámbito de la conmutación resistiva.
- **Mejorar y materializar las sinergias entre nuestro grupo y la terna de entidades que colaboramos en el mismo proyecto:** el IMB-CNM del CSIC, la Universidad Autónoma de Barcelona y la Universidad de Granada, esta última realizando modelización del funcionamiento físico de las ReRAMs mediante simulaciones por ordenador.

Conclusions and future prospects

This Chapter is divided into 4 distinct sections: Compilation of observations from experimental results, Final conclusions, Dissertation valuation, and Future Work. In the next part, the conclusions of the full group of results from chapters 4, 5 and 6 are summarized.

Compilation of observations from the experimental results

In Chapter 4 this was observed:

- The excellent performance of the devices fabricated in the National Microelectronics Centre of Barcelona (IMB-CNM) has permitted to develop a wide variety of experiments which made possible to characterize the TiN/Ti/HfO₂/W structures.
- The TiN/Ti/HfO₂/W samples presented a great facility to control their intermediate states through progressive writes and erasures.
- Experimentally, the influence of temperature on the resistive switching parameters was observed in the range 77 - 300 K, especially in the *Set* process, i.e. in the reconstruction of the conducting filament, which occurs abruptly at low temperature, whereas at temperatures closer to ambient it is clearly gradual. However, further study is necessary to obtain conclusive results that can be associated with a physical interpretation.
- In the course of the admittance measurements, negative values of the capacitance were detected. Strictly speaking, it is the imaginary component of the admittance, i.e. the susceptance B/ω , which gives negative values. This can be justified by assuming an equivalent circuit consisting of a self-inductance in series with a resistor, and both in parallel with the capacitance. The self-induction term can be associated with the existence of delays generated between the applied voltage and the current through the filament as a consequence of transport mechanisms.

- The quality of the deposition techniques of every material layer in the wafers is very good and is out of doubt, as it is demonstrated in the repetitive and very stable cyclic behavior.
- By means of voltage pulses, it was shown that the synaptic depression phase could be controlled in RRAMs that were dedicated to emulating neuronal behavior. However, it was not possible to conveniently regulate the potentiation phase with this type of voltage pulses (because the transition was abrupt). With current pulses the opposite was true: they were useful for potentiation but not for depression. The combination of these two techniques would be optimal from a theoretical point of view, but in practical applications it would complicate the circuitry of the chips, since both types of signals would need to be generated.
- Through the study of the Set and Reset transitions it was interpreted that the operation at the microscopic level was as follows: in Reset initially the conducting filament is formed and the electric field has a moderate level throughout the cell. When the electric field starts to increase, some vacancies start to migrate and the filament is disrupted. Once filament rupture occurs, the electric field increases, further favoring vacancy migration. However, since the filament will be shorter and shorter, the vacancy emission will be reduced. On the other hand, in the Set the electric field starts out high, so the voltage levels required to move vacancies are lower. Since the interface thickness (distance between the filament and the top electrode) is getting progressively smaller, the writing does not reach a saturation point, although prolonging the increase in conductance may cause irreversible breakdown of the dielectric.

Furthermore, in Chapter 5 these insights were provided:

- The exotic dielectric combinations which we receive from Estonia and Finland have a relevant value, as they add an innovative and interesting sense to their results.
- These results unleashed comparisons in which there can be observed the influence of the doping proportions in the samples performance.

-
- The selection of the best-behaving samples helps our collaborators to improve their fabrication techniques.

In Chapter 6, these aspects were contributed:

- As IHP is a research centre with good reputation, and valuing the chance that I had to collaborate tightly in their findings, I considerate my pre-doctoral stays as very rewarding for my PhD.
- I could characterize devices with the promising 1-transistor-1-resistance (1T1R) structure, carrying out diverse experiments and applying original techniques from our group while using their laboratory equipment.
- I realized the importance of doping hafnium oxide with aluminium to improve the stability and repetitivity of the devices

Next, the final conclusions of this thesis are explained.

Final conclusions

After the exposition of the most relevant and representative content from my PhD, I proceed to make a brief and schematic compilation of the milestones reached. To conduct these reasonings, I follow the same discursive flow from Chapters 4, 5 and 6 by dividing the conclusions in three sections based on the structure of the dielectric material and on the MIM cell architecture.

Starting with the samples which have a HfO_2 dielectric, I remark the next aspects:

- The hafnium oxide dielectric offer an excellent behavior, both for its usage in memory devices and for analogical applications. The small variability, the good functional window and the multiplicity of controllable intermediate states are its most relevant characteristics. It is evident that it will continue to be one of the preferred oxides to design advanced chips in the future.
- We have also verified that in a ReRAM there exist three simultaneous behaviors: memristive, memcapacitive and meminductive.

In second term, I comment the functional oxides section:

- In Ta₂O₅-TiO₂ devices, the effect of placing a monolayer of one oxide between two of much greater thickness was seen: the tunneling effect between the two thick oxides allowed the passage of current between the MIM cell electrodes.
- The interesting resistive behavior (current-voltage) of the devices with dielectric of Ta₂O₅:ZrO₂ was justified as a tunnel-effect mechanism which produced a non-linear increment of the current during the Reset transition. Besides, it was suggested that the peak registered on the small-signal memory maps responded to a charge interchange among the positions of Ta and Zr during the Reset process. Apart from that, the multilevel performance of this dielectric material was promising for neuromorphic applications.
- In the comparison of devices with different concentrations of ZrO₂ and HfO₂, an improvement in electrical properties was observed with the ratio Hf:Zr = 10:3.
- The Nb₂O₅-doped SiO₂ devices showed significantly improved performance, with excellent control of intermediate states at Nb:Si ratio = 0.11, and very good power consumption and functional window at Nb:Si ratio = 0.13. These devices were the most versatile, given that depending on the niobium ratio they could be appropriate for their application in non-volatile memories or neuromorphic circuits (in the latter case, because of the better control of the intermediate states).
- Regarding the HfO₂-Al₂O₃ samples, the Hf:Al ratio of 120:6 offered the most advantages for use as resistive memory (large functional window and good power efficiency).
- Attending to the ZrO₂:Al₂O₃ dielectrics, it was reasoned that:
 - Zr:Al ratio of 100:1 did not work well, and probably the small thickness of the aluminum oxide layers (monolayers) was the cause.

-
- The increment of the Al_2O_3 layers thicknesses while maintaining the same relative Zr:Al ratio (200:10 vs. 120:6) had an impact on better performance.
 - Overall, adding an alumina doping to zirconium oxide improves the dielectric properties.
- The last comparative study in Chapter 5 involved $\text{ZrO}_2:\text{Co}_3\text{O}_4$ devices, where the ones with the best resistive performance were those with dielectrics made up of nanolaminated structures (trilayer and bilayer), although the switching voltages were quite high compared to other materials.

In relation to the 1T1R structures fabricated in the IHP-Leibniz german research centre, I mention the next details:

- In the study of the influence of pulse width modification on the performance of aluminum-doped HfO_2 -based RRAM arrays, it was found that:
 - Current levels were not affected by the reduction of the pulse width, although voltage levels were gradually higher. The narrower the pulses, the greater the increase.
 - The programming time was reduced considerably, as expected. But at the cost of increasing the amplitude and the number of pulses.
 - By calculating the energy required to switch each cell, the most appropriate value was chosen (100 ns).
 - Using this pulse width, in a 100-hour retention experiment at 150 °C, no noticeable problems were recorded.
 - An endurance experiment of 200,000 cycles was also performed. The results were very favorable.
- The electrical characteristics of amorphous hafnium oxide dielectric structures fabricated at IHP-Leibniz were also extracted. The functional window was about 1 order of magnitude and the intermediate levels could be effectively controlled. This was in addition to low power consumption and a good robustness characteristic.

In the upcoming section it is made a general retrospective of my PhD.

Dissertation valuation

Along my pre-doctoral voyage I have tried to keep a constant workflow with the aim of improving the quality of my thesis. Certainly, I had already started it some months before its actual beginning without noticing, because my Master Degree fed upon the same topic as this dissertation: the resistive memories. Accordingly, the experimental results described in chapters 4, 5 and 6 are very miscellaneous, having into account the deeply assumed maxim for any experimental researcher which can be understood as an iceberg, being the emerged part a metaphor of the profitable and useful results (scarce), and the submerged part the corresponding discarded or invalid results (abundant).

Referring to 1T1R structures, it is a moderately new technology that plays a fundamental role for present and future implementations of neuromorphic circuits, beyond the goodnesses that the quantum computing could apport as an alternative (years of research remain to be done). Thus, and as a result of the luck I had to access this memory architecture through the collaboration with researchers in a prestigious centre located in a country where research is a prevailing subject, those results are very important. Not only for me, but also for my research group, thinking about future collaborations with other students in that centre.

When it comes to functional oxides, in many occasions this devices (which come from Estonia and Finland) have powered the engine of our research, supplying us with new sets of samples with new dielectric structures which have boosted the proliferation of publications in specialized journals. Although it is true that this samples originate from a less professional research scope when compared with the german ones (integrated on chip) eventual or with the IMB-CNM ones (with an excellent method for depositing metals and oxides), their electrical properties can be very appreciated by the scientific community.

Last but not least, I remark the relevancy of the hafnium oxide samples from the Microelectronic Institute of Barcelona (IMB-CNM), not only at technical level, which is enormous, but by the fact of keeping collaborations at research group level with one of the most renowned centres of the country.

In the next part some objectives are mentioned while staring at the future.

Future Work

I could list some future objectives, like these:

- **Deepen in some of the studies developed in a primordial way in this doctoral thesis:**
 - Carry out a comprehensive study of the influence of the measurement temperature on the resistive switching parameters.
 - Try to identify the underlying physical mechanisms that lead to the existence of negative susceptance values.
 - Investigate the physical interpretation of the memory maps in order to try to extract as much information as possible, so that they can be used as a “fingerprint” of the RRAMs.
 - Establish a relationship between the functional parameters of RRAM resistive switching and the chemical composition of the dielectric that constitutes them.
- **Enlarge the diversity of dielectric materials that we characterize.**

Thanks to our collaboration with the already mentioned centres of Estonia and Finland, we get assured the reception of structures with novel materials in the resistive switching context.
- **Improve and materialize the synergies among our group and the triad of entities that participate in the same project:** the IMB-CNM from CSIC (Superior Centre of Scientific Research), the UAB (Autonomous University from Barcelona) and the University of Granada, the latter developing computer-aided simulations and modelling of the physical operation of ReRAMs.

Parte IV

Bibliografía

Bibliografía

- [1] D. S. Jeong, R. Thomas, R. S. Katiyar, J. F. Scott, H. Kohlstedt, A. Petraru y C. S. Hwang, “Emerging memories: Resistive switching mechanisms and current status”, *Reports on Progress in Physics*, vol. 75, n.º 7, 2012, ISSN: 00344885. DOI: 10.1088/0034-4885/75/7/076502.
- [2] L. Chua, “Memristor-The missing circuit element”, *IEEE Transactions on Circuit Theory*, vol. 18, n.º 5, págs. 507-519, sep. de 1971, ISSN: 0018-9324. DOI: 10.1109/TCT.1971.1083337.
- [3] P. Barquinha, R. Martins, L. Pereira y E. Fortunato, *Transparent Oxide Electronics: From Materials to Devices*. 2012, ISBN: 9780470683736. DOI: 10.1002/9781119966999.
- [4] Robertson, J., “High dielectric constant oxides”, *Eur. Phys. J. Appl. Phys.*, vol. 28, n.º 3, págs. 265-291, 2004. DOI: 10.1051/epjap:2004206. dirección: <https://doi.org/10.1051/epjap:2004206>.
- [5] J. Azadmanjiri, C. C. Berndt, J. Wang, A. Kapoor, V. K. Srivastava y C. Wen, “A review on hybrid nanolaminate materials synthesized by deposition techniques for energy storage applications”, *J. Mater. Chem. A*, vol. 2, págs. 3695-3708, 11 2014. DOI: 10.1039/C3TA14034B. dirección: <http://dx.doi.org/10.1039/C3TA14034B>.
- [6] S. Clima, G. Pourtois, S. V. Elshocht, S. D. Gendt, M. M. Heyns, D. J. Wouters y J. A. Kittl, “Dielectric Response of Ta₂O₅, NbTaO₅ and Nb₂O₅ from First-Principles Investigations”, *ECS Transactions*, vol. 19, n.º 2, págs. 729-737, dic. de 2019. DOI: 10.1149/1.3122128. dirección: <https://doi.org/10.1149/1.3122128>.

- [7] K. Suzuki y K. Kijima, “Optical Band Gap of Barium Titanate Nanoparticles Prepared by RF-plasma Chemical Vapor Deposition”, *Japanese Journal of Applied Physics*, vol. 44, n.º 4A, págs. 2081-2082, abr. de 2005. DOI: 10.1143/jjap.44.2081. dirección: <https://doi.org/10.1143/jjap.44.2081>.
- [8] L. W. McKeen, “Chapter 2 - Introduction to the Properties of Plastic and Elastomer Films”, en *Film Properties of Plastics and Elastomers (Third Edition)*, ép. Plastics Design Library, L. W. McKeen, ed., Third Edition, Boston: William Andrew Publishing, 2012, págs. 19-55, ISBN: 978-1-4557-2551-9. DOI: <https://doi.org/10.1016/B978-1-4557-2551-9.00002-5>. dirección: <https://www.sciencedirect.com/science/article/pii/B9781455725519000025>.
- [9] G. He y Z. Sun, *High- κ Gate Dielectrics for CMOS Technology Microelectronics*. 2012, pág. 572, ISBN: 9780471086130.
- [10] M. Lanza, “A review on resistive switching in high- κ dielectrics: A nanoscale point of view using conductive atomic force microscope”, *Materials*, vol. 7, n.º 3, págs. 2155-2182, 2014, ISSN: 19961944. DOI: 10.3390/ma7032155.
- [11] S. Prasad, V. Kumar, S. Kirubanandam y A. Barhoum, *Engineered nanomaterials: Nanofabrication and surface functionalization*. Elsevier Inc., 2018, págs. 305-340, ISBN: 9780128135167. DOI: 10.1016/B978-0-323-51254-1.00011-7.
- [12] D. M. Mattox, *Thermal Evaporation and Deposition in Vacuum*. 2018, págs. 151-184, ISBN: 9780128130841. DOI: 10.1016/B978-0-12-813084-1.00005-4.
- [13] H. Fujioka, *Pulsed Laser Deposition (PLD)*, Second Edi. Elsevier B.V., 2015, vol. 3, págs. 365-397, ISBN: 9780444633057. DOI: 10.1016/B978-0-444-63304-0.00008-1.
- [14] D. M. Mattox, *Physical Sputtering and Sputter Deposition*. 2018, págs. 87-149, ISBN: 9780128130841. DOI: 10.1016/B978-0-12-813084-1.00004-2.

- [15] S. Dueñas, H. Castán, H. García y L. Bailón, “Electrical Characterization of High- κ Dielectric Gates for Microelectronic Devices”, *Intech*, n.º Physics | High- κ dielectrics, pág. 39, 2012. DOI: <http://dx.doi.org/10.5772/57353>.
- [16] F.-c. Chiu, “Review Article A Review on Conduction Mechanisms in Dielectric Films”, *Adv. Mater. Sci. Eng.*, vol. 2014, pág. 578 168, 2014. DOI: [10.1155/2014/578168](https://doi.org/10.1155/2014/578168).
- [17] S. Munjal y N. Khare, “Advances in resistive switching based memory devices”, *Journal of Physics D: Applied Physics*, vol. 52, n.º 43, 2019, ISSN: 13616463. DOI: [10.1088/1361-6463/ab2e9e](https://doi.org/10.1088/1361-6463/ab2e9e).
- [18] A. Chen, “A review of emerging non-volatile memory (NVM) technologies and applications”, *Solid-State Electronics*, vol. 125, págs. 25-38, 2016, ISSN: 00381101. DOI: [10.1016/j.sse.2016.07.006](https://doi.org/10.1016/j.sse.2016.07.006).
- [19] D. J. Wouters, R. Waser y M. Wuttig, “Phase-Change and Redox-Based Resistive Switching Memories”, *Proceedings of the IEEE*, vol. 103, n.º 8, págs. 1274-1288, 2015, ISSN: 00189219. DOI: [10.1109/JPROC.2015.2433311](https://doi.org/10.1109/JPROC.2015.2433311).
- [20] L. Chua y S. Mo Kang, “Memristor Devices and Systems”, vol. 64, n.º 2, 1976.
- [21] R. Tetzlaff, *Memristors and memristive systems*, en. New York: Springer, 2013, vol. 9781461490, págs. 1-409, ISBN: 9781461490685. DOI: [10.1007/978-1-4614-9068-5](https://doi.org/10.1007/978-1-4614-9068-5).
- [22] M. Di Ventra, Y. V. Pershin y L. O. Chua, “Circuit elements with memory: Memristors, memcapacitors, and meminductors”, *Proceedings of the IEEE*, vol. 97, n.º 10, págs. 1717-1724, 2009, ISSN: 00189219. DOI: [10.1109/JPROC.2009.2021077](https://doi.org/10.1109/JPROC.2009.2021077). arXiv: 0901.3682.
- [23] H. Jeong y L. Shi, “Memristor devices for neural networks”, *Journal of Physics D: Applied Physics*, vol. 52, n.º 2, 2019, ISSN: 13616463. DOI: [10.1088/1361-6463/aae223](https://doi.org/10.1088/1361-6463/aae223).

- [24] F. Palumbo, C. Wen, S. Lombardo, S. Pazos, F. Aguirre, M. Eizenberg, F. Hui y M. Lanza, “A Review on Dielectric Breakdown in Thin Dielectrics: Silicon Dioxide, High- κ , and Layered Dielectrics”, *Advanced Functional Materials*, vol. 1900657, págs. 1-26, 2019, ISSN: 16163028. DOI: 10.1002/adfm.201900657.
- [25] T. C. Chang, K. C. Chang, T. M. Tsai, T. J. Chu y S. M. Sze, “Resistance random access memory”, *Materials Today*, vol. 19, n.º 5, págs. 254-264, 2016, ISSN: 18734103. DOI: 10.1016/j.mattod.2015.11.009.
- [26] J. Ouyang, *Emerging Resistive Switching Memories*. 2016, ISBN: 978-3-319-31570-6. DOI: 10.1007/978-3-319-31572-0.
- [27] M. A. Villena, J. B. Roldán, F. Jiménez-Molinos, E. Miranda, J. Suñé y M. Lanza, “SIM²RRAM: a physical model for RRAM devices simulation”, *Journal of Computational Electronics*, vol. 16, n.º 4, págs. 1095-1120, 2017, ISSN: 15728137. DOI: 10.1007/s10825-017-1074-8.
- [28] M. Lübben e I. Valov, “Active electrode redox reactions and device behavior in ECM type resistive switching memories”, *Advanced Electronic Materials*, vol. 5, n.º 9, pág. 1800933, 2019.
- [29] J. Zhu, T. Zhang, Y. Yang y R. Huang, “A comprehensive review on emerging artificial neuromorphic devices”, *Applied Physics Reviews*, vol. 7, n.º 1, pág. 011312, 2020.
- [30] T. Shi, R. Wang, Z. Wu, Y. Sun, J. An y Q. Liu, “A Review of Resistive Switching Devices: Performance Improvement, Characterization, and Applications”, *Small Structures*, pág. 2000109, 2021.
- [31] J. S. Lee, S. Lee y T. W. Noh, “Resistive switching phenomena: A review of statistical physics approaches”, *Applied Physics Reviews*, vol. 2, n.º 3, 2015, ISSN: 19319401. DOI: 10.1063/1.4929512.
- [32] Z. Zhang, Z. Wang, T. Shi, C. Bi, F. Rao, Y. Cai, Q. Liu, H. Wu y P. Zhou, “Memory materials and devices: From concept to application”, *InfoMat*, vol. 2, n.º 2, págs. 261-290, 2020.

- [33] Y. Sun, C. Song, S. Yin, L. Qiao, Q. Wan, R. Wang, F. Zeng y F. Pan, “Design of a Controllable Redox-Diffusive Threshold Switching Memristor”, *Advanced Electronic Materials*, vol. 6, n.º 11, pág. 2000695, 2020.
- [34] L. Wang, C. H. Yang y J. Wen, “Physical principles and current status of emerging non-volatile solid state memories”, *Electronic Materials Letters*, vol. 11, n.º 4, págs. 505-543, 2015, ISSN: 20936788. DOI: 10.1007/s13391-015-4431-4.
- [35] N. Xu, B. Gao, L. F. Liu, B. Sun, X. Y. Liu, R. Q. Han, J. F. Kang y B. Yu, “A unified physical model of switching behavior in oxide-based RRAM”, *Digest of Technical Papers - Symposium on VLSI Technology*, n.º 90407023, págs. 100-101, 2008, ISSN: 07431562. DOI: 10.1109/VLSIT.2008.4588578.
- [36] P. Huang, X. Y. Liu, W. H. Li, Y. X. Deng, B. Chen, Y. Lu, B. Gao, L. Zeng, K. L. Wei, G. Du, X. Zhang y J. F. Kang, “A physical based analytic model of RRAM operation for circuit simulation”, *Technical Digest - International Electron Devices Meeting, IEDM*, vol. 5, págs. 605-608, 2012, ISSN: 01631918. DOI: 10.1109/IEDM.2012.6479110.
- [37] R. Islam, H. Li, P. Y. Chen, W. Wan, H. Y. Chen, B. Gao, H. Wu, S. Yu, K. Saraswat y H. S. Philip Wong, “Device and materials requirements for neuromorphic computing”, *Journal of Physics D: Applied Physics*, vol. 52, n.º 11, 2019, ISSN: 13616463. DOI: 10.1088/1361-6463/aaf784.
- [38] H. García, S. Dueñas, Ó. G. Ossorio y H. Castán, “Current Pulses to Control the Conductance in RRAM Devices”, *IEEE Journal of the Electron Devices Society*, vol. 8, págs. 291-296, 2020, ISSN: 21686734. DOI: 10.1109/JEDS.2020.2979293.
- [39] D. S. Jeong, B. J. Choi y C. S. Hwang, “Electroforming Processes in Metal Oxide Resistive-Switching Cells”, en *Resistive Switching*. John Wiley & Sons, Ltd, 2016, cap. 10, págs. 289-316, ISBN: 9783527680870. DOI: 10.1002/9783527680870.ch10.

- [40] A. Chen y M. R. Lin, “Electrical characterization of resistive switching memories”, *AIP Conference Proceedings*, vol. 1395, n.º November 2011, págs. 139-147, 2011, ISSN: 0094243X. DOI: 10 . 1063 / 1 . 3657880.
- [41] M. Lanza, H.-S. P. Wong, E. Pop, D. Ielmini, D. Strukov, B. C. Regan, L. Larcher, M. A. Villena, J. J. Yang, L. Goux, A. Belmonte, Y. Yang, F. M. Puglisi, J. Kang, B. Magyari-Köpe, E. Yalon, A. Kenyon, M. Buckwell, A. Mehonic, A. Shluger, H. Li, T.-H. Hou, B. Hudec, D. Akinwande, R. Ge, S. Ambrogio, J. B. Roldan, E. Miranda, J. Suñe, K. L. Pey, X. Wu, N. Raghavan, E. Wu, W. D. Lu, G. Navarro, W. Zhang, H. Wu, R. Li, A. Holleitner, U. Wurstbauer, M. C. Lemme, M. Liu, S. Long, Q. Liu, H. Lv, A. Padovani, P. Pavan, I. Valov, X. Jing, T. Han, K. Zhu, S. Chen, F. Hui e Y. Shi, “Recommended Methods to Study Resistive Switching Devices”, *Advanced Electronic Materials*, vol. 5, n.º 1, págs. 1 800 143, 2019. DOI: 10 . 1002 / ael m . 201800143.
- [42] E. Miranda, “Compact model for the major and minor hysteretic I–V loops in nonlinear memristive devices”, *IEEE Transactions on Nanotechnology*, vol. 14, n.º 5, págs. 787-789, 2015.
- [43] H. Castán, S. Dueñas, H. García, O. G. Ossorio, L. A. Domínguez, B. Sahelices, E. Miranda, M. B. González y F. Campabadal, “Analysis and control of the intermediate memory states of RRAM devices by means of admittance parameters”, *Journal of Applied Physics*, vol. 124, n.º 15, págs. 152 101, oct. de 2018, ISSN: 0021-8979. DOI: 10 . 1063 / 1 . 5024836.
- [44] T. Wakrim, C. Vallée, P. Gonon, C. Mannequin y A. Sylvestre, “From MEMRISTOR to MEMImpedance device”, *Applied Physics Letters*, vol. 108, n.º 5, págs. 053 502, feb. de 2016, ISSN: 00036951. DOI: 10 . 1063 / 1 . 4941231.
- [45] S. Tsang, S. So y J. Xu, “Application of admittance spectroscopy to evaluate carrier mobility in organic charge transport materials”, *Journal of applied physics*, vol. 99, n.º 1, págs. 013 706, 2006.

- [46] Z. Çaldiran, M. Şinoforoğlu, Ö. Metin, Ş. Aydoğan y K. Meral, “Space charge limited current mechanism (SCLC) in the graphene oxide–Fe₃O₄ nanocomposites/n-Si heterojunctions”, *Journal of Alloys and Compounds*, vol. 631, págs. 261-265, 2015, ISSN: 0925-8388. DOI: <https://doi.org/10.1016/j.jallcom.2015.01.117>.
- [47] S. Dueñas, H. Castán, H. García, E. Miranda, M. Gonzalez y F. Campabadal, “Study of the admittance hysteresis cycles in TiN/Ti/HfO₂/W-based RRAM devices”, *Microelectronic Engineering*, vol. 178, págs. 30-33, 2017.
- [48] S. Duenas, H. Castan, H. Garcia, O. G. Ossorio, L. A. Dominguez y E. Miranda, “Experimental Observation of Negative Susceptance in HfO₂-Based RRAM Devices”, *IEEE Electron Device Letters*, vol. 38, n.º 9, págs. 1216-1219, sep. de 2017, ISSN: 0741-3106. DOI: 10.1109/LED.2017.2723054.
- [49] G. González-Cordero, M. González, H. García, F. Campabadal, S. Dueñas, H. Castán, F. Jiménez-Molinos y J. Roldán, “A physically based model for resistive memories including a detailed temperature and variability description”, *Microelectronic Engineering*, vol. 178, págs. 26-29, jun. de 2017, ISSN: 01679317. DOI: 10.1016/j.mee.2017.04.019.
- [50] N. F. Mott y R. W. Gurney, “Electronic processes in ionic crystals”, 1948.
- [51] S. Yu, Y. Wu y H.-S. P. Wong, “Investigating the switching dynamics and multilevel capability of bipolar metal oxide resistive switching memory”, *Applied Physics Letters*, vol. 98, n.º 10, pág. 103 514, 2011.
- [52] K. Moon, S. Lim, J. Park, C. Sung, S. Oh, J. Woo, J. Lee y H. Hwang, “RRAM-based synapse devices for neuromorphic systems”, *Faraday discussions*, vol. 213, págs. 421-451, 2019.
- [53] G. Burr, R. Shelby, C. di Nolfo, J. Jang, R. Shenoy, P. Narayanan, K. Virwani, E. Giacometti, B. Kurdi y H. Hwang, “Experimental demonstration and tolerancing of a large-scale neural network (165,000 synapses), using phase-change memory as the synaptic weight element”, en *2014 IEEE International Electron Devices Meeting*,

- vol. 2015-Febru, IEEE, dic. de 2014, págs. 29.5.1-29.5.4, ISBN: 978-1-4799-8001-7. DOI: 10.1109/IEDM.2014.7047135.
- [54] J.-W. Jang, S. Park, G. W. Burr, H. Hwang e Y.-H. Jeong, “Optimization of conductance change in $\text{Pr}_{1-x}\text{Ca}_x\text{MnO}_3$ -based synaptic devices for neuromorphic systems”, *IEEE Electron Device Letters*, vol. 36, n.º 5, págs. 457-459, 2015.
- [55] K.-C. Chang, T.-C. Chang, T.-M. Tsai, R. Zhang, Y.-C. Hung, Y.-E. Syu, Y.-F. Chang, M.-C. Chen, T.-J. Chu, H.-L. Chen y col., “Physical and chemical mechanisms in oxide-based resistance random access memory”, *Nanoscale research letters*, vol. 10, n.º 1, págs. 1-27, 2015.
- [56] M. Pedro, J. Martin-Martinez, M. Gonzalez, R. Rodriguez, F. Campabadal, M. Nafria y X. Aymerich, “Tuning the conductivity of resistive switching devices for electronic synapses”, *Microelectronic Engineering*, vol. 178, págs. 89-92, 2017.
- [57] F. Nardi, S. Larentis, S. Balatti, D. C. Gilmer y D. Ielmini, “Resistive switching by voltage-driven ion migration in bipolar RRAM—Part I: Experimental study”, *IEEE Transactions on Electron Devices*, vol. 59, n.º 9, págs. 2461-2467, 2012.
- [58] G. González-Cordero, M. Pedro, J. Martin-Martinez, M. González, F. Jiménez-Molinos, F. Campabadal, N. Nafría y J. Roldán, “Analysis of resistive switching processes in $\text{TiN}/\text{Ti}/\text{HfO}_2/\text{W}$ devices to mimic electronic synapses in neuromorphic circuits”, *Solid-State Electronics*, vol. 157, págs. 25-33, 2019.
- [59] Y. Li, M. Zhang, S. Long, J. Teng, Q. Liu, H. Lv, E. Miranda, J. Suñé y M. Liu, “Investigation on the conductive filament growth dynamics in resistive switching memory via a universal Monte Carlo simulator”, *Scientific reports*, vol. 7, n.º 1, págs. 1-11, 2017.
- [60] R. Waser, “Nanoelectronics and Information Technology: Advanced Electronic Materials and Novel Devices”, ene. de 2012.

- [61] J. Yoon, H. Choi, D. Lee, J. Park, J. Lee, D. Seong, Y. Ju, M. Chang, S. Jung y H. Hwang, “Excellent Switching Uniformity of Cu-Doped $\text{MoO}_x/\text{GdO}_x$ Bilayer for Nonvolatile Memory Applications”, *IEEE Electron Device Letters*, vol. 30, n.º 5, págs. 457-459, 2009. DOI: 10.1109/LED.2009.2015687.
- [62] C. H. Cheng, A. Chin y F. S. Yeh, “Ultralow-Power Ni/GeO/STO/TaN Resistive Switching Memory”, *IEEE Electron Device Letters*, vol. 31, n.º 9, págs. 1020-1022, 2010. DOI: 10.1109/LED.2010.2055828.
- [63] M. Terai, Y. Sakotsubo, S. Kotsuji y H. Hada, “Resistance Controllability of $\text{Ta}_2\text{O}_5/\text{TiO}_2$ Stack ReRAM for Low-Voltage and Multilevel Operation”, *IEEE Electron Device Letters*, vol. 31, n.º 3, págs. 204-206, 2010. DOI: 10.1109/LED.2009.2039021.
- [64] M. J. Kim, I. G. Baek, Y. H. Ha, S. J. Baik, J. H. Kim, D. J. Seong, S. J. Kim, Y. H. Kwon, C. R. Lim, H. K. Park, D. Gilmer, P. Kirsch, R. Jammy, Y. G. Shin, S. Choi y C. Chung, “Low power operating bipolar TMO ReRAM for sub 10 nm era”, en *2010 International Electron Devices Meeting*, 2010, págs. 19.3.1-19.3.4. DOI: 10.1109/IEDM.2010.5703391.
- [65] M.-H. Lin, M.-C. Wu, C.-Y. Huang, C.-H. Lin y T.-Y. Tseng, “High-speed and localized resistive switching characteristics of double-layer SrZrO_3 memory devices”, *Journal of Physics D: Applied Physics*, vol. 43, n.º 29, pág. 295404, jul. de 2010. DOI: 10.1088/0022-3727/43/29/295404.
- [66] J.-Y. Chen, C.-W. Huang, C.-H. Chiu, Y.-T. Huang y W.-W. Wu, “Switching kinetic of VCM-based memristor: evolution and positioning of nanofilament”, *Advanced Materials*, vol. 27, n.º 34, págs. 5028-5033, 2015.
- [67] M. Al-Kuhaili, “Optical properties of hafnium oxide thin films and their application in energy-efficient windows”, *Optical Materials*, vol. 27, n.º 3, págs. 383-387, 2004.

- [68] J. Gottmann y E. Kreutz, “Pulsed laser deposition of alumina and zirconia thin films on polymers and glass as optical and protective coatings”, *Surface and Coatings technology*, vol. 116, págs. 1189-1194, 1999.
- [69] M. Zukic, D. G. Torr, J. F. Spann y M. R. Torr, “Vacuum ultraviolet thin films. 1: Optical constants of BaF₂, CaF₂, LaF₃, MgF₂, Al₂O₃, HfO₂, and SiO₂ thin films”, *Appl. Opt.*, vol. 29, n.º 28, págs. 4284-4292, oct. de 1990. DOI: 10.1364/AO.29.004284.
- [70] S. M. Edlou, A. Smajkiewicz y G. A. Al-Jumaily, “Optical properties and environmental stability of oxide coatings deposited by reactive sputtering”, *Appl. Opt.*, vol. 32, n.º 28, págs. 5601-5605, oct. de 1993. DOI: 10.1364/AO.32.005601.
- [71] Y. Sorek, M. Zevin, R. Reisfeld, T. Hurvits y S. Ruschin, “Zirconia and Zirconia-ORMOSIL Planar Waveguides Prepared at Room Temperature”, *Chemistry of Materials*, vol. 9, n.º 3, págs. 670-676, 1997. DOI: 10.1021/cm960135x.
- [72] J. Jasieniak, J. Pacifico, R. Signorini, A. Chiasera, M. Ferrari, A. Martucci y P. Mulvaney, “Luminescence and Amplified Stimulated Emission in CdSe-ZnS-Nanocrystal-Doped TiO₂ and ZrO₂ Waveguides”, *Advanced Functional Materials*, vol. 17, n.º 10, págs. 1654-1662, 2007. DOI: <https://doi.org/10.1002/adfm.200600955>.
- [73] A. J. Waldorf, J. A. Dobrowolski, B. T. Sullivan y L. M. Plante, “Optical coatings deposited by reactive ion plating”, *Appl. Opt.*, vol. 32, n.º 28, págs. 5583-5593, oct. de 1993. DOI: 10.1364/AO.32.005583.
- [74] H. Okamoto, H. Obayashi y T. Kudo, “Carbon monoxide gas sensor made of stabilized zirconia”, *Solid State Ionics*, vol. 1, n.º 3-4, págs. 319-326, 1980.
- [75] N. Miura, M. Nakatou y S. Zhuiykov, “Impedancemetric gas sensor based on zirconia solid electrolyte and oxide sensing electrode for detecting total NO_x at high temperature”, *Sensors and Actuators B: Chemical*, vol. 93, n.º 1-3, págs. 221-228, 2003.

- [76] S. Capone, G. Leo, R. Rella, P. Siciliano, L. Vasanelli, M. Alvisi, L. Mirengi y A. Rizzo, “Physical characterization of hafnium oxide thin films and their application as gas sensing devices”, *Journal of Vacuum Science & Technology A*, vol. 16, n.º 6, págs. 3564-3568, 1998. DOI: 10.1116/1.580999.
- [77] B. H. Lee, L. Kang, R. Nieh, W.-J. Qi y J. C. Lee, “Thermal stability and electrical characteristics of ultrathin hafnium oxide gate dielectric reoxidized with rapid thermal annealing”, *Applied Physics Letters*, vol. 76, n.º 14, págs. 1926-1928, 2000. DOI: 10.1063/1.126214.
- [78] D. Wang, Q. Wang, A. Javey, R. Tu, H. Dai, H. Kim, P. C. McIntyre, T. Krishnamohan y K. C. Saraswat, “Germanium nanowire field-effect transistors with SiO₂ and high- κ HfO₂ gate dielectrics”, *Applied Physics Letters*, vol. 83, n.º 12, págs. 2432-2434, 2003. DOI: 10.1063/1.1611644.
- [79] M. Houssa, V. V. Afanas'ev, A. Stesmans y M. M. Heyns, “Variation in the fixed charge density of SiO_x/ZrO₂ gate dielectric stacks during postdeposition oxidation”, *Applied Physics Letters*, vol. 77, n.º 12, págs. 1885-1887, 2000. DOI: 10.1063/1.1310635.
- [80] C.-Y. Lin, S.-Y. Wang, D.-Y. Lee y T.-Y. Tseng, “Electrical Properties and Fatigue Behaviors of ZrO₂ Resistive Switching Thin Films”, *Journal of The Electrochemical Society*, vol. 155, n.º 8, H615, 2008. DOI: 10.1149/1.2946430.
- [81] Y. Wang, Q. Liu, S. Long, W. Wang, Q. Wang, M. Zhang, S. Zhang, Y. Li, Q. Zuo, J. Yang y M. Liu, “Investigation of resistive switching in Cu-doped HfO₂ thin film for multilevel non-volatile memory applications”, *Nanotechnology*, vol. 21, n.º 4, pág. 045 202, dic. de 2009. DOI: 10.1088/0957-4484/21/4/045202.
- [82] S. Yu, B. Gao, H. Dai, B. Sun, L. Liu, X. Liu, R. Han, J. Kang y B. Yu, “Improved Uniformity of Resistive Switching Behaviors in HfO₂ Thin Films with Embedded Al Layers”, *Electrochemical and Solid-State Letters*, vol. 13, n.º 2, H36, 2010. DOI: 10.1149/1.3267050.

- [83] H. Y. Lee, P. S. Chen, T. Y. Wu, Y. S. Chen, C. C. Wang, P. J. Tzeng, C. H. Lin, F. Chen, C. H. Lien y M. Tsai, “Low power and high speed bipolar switching with a thin reactive Ti buffer layer in robust HfO₂ based RRAM”, en *2008 IEEE International Electron Devices Meeting*, 2008, págs. 1-4. DOI: 10.1109/IEDM.2008.4796677.
- [84] T. S. Böske, J. Müller, D. Bräuhaus, U. Schröder y U. Böttger, “Ferroelectricity in hafnium oxide thin films”, *Applied Physics Letters*, vol. 99, n.º 10, pág. 102 903, 2011. DOI: 10.1063/1.3634052.
- [85] J. Müller, T. S. Böske, U. Schröder, S. Mueller, D. Bräuhaus, U. Böttger, L. Frey y T. Mikolajick, “Ferroelectricity in Simple Binary ZrO₂ and HfO₂”, *Nano Letters*, vol. 12, n.º 8, págs. 4318-4323, 2012, PMID: 22812909. DOI: 10.1021/nl302049k.
- [86] S. L. Weeks, A. Pal, V. K. Narasimhan, K. A. Littau y T. Chiang, “Engineering of Ferroelectric HfO₂-ZrO₂ Nanolaminates”, *ACS Applied Materials & Interfaces*, vol. 9, n.º 15, págs. 13 440-13 447, 2017, PMID: 28337909. DOI: 10.1021/acsmi.7b00776.
- [87] B. Gao, H. Zhang, S. Yu, B. Sun, L. Liu, X. Liu, Y. Wang, R. Han, J. Kang, B. Yu y col., “Oxide-based RRAM: Uniformity improvement using a new material-oriented methodology”, en *2009 Symposium on VLSI Technology*, IEEE, 2009, págs. 30-31.
- [88] H. Jiang, X. Y. Li, R. Chen, X. L. Shao, J. H. Yoon, X. Hu, C. S. Hwang y J. Zhao, “Bias-polarity-dependent resistance switching in W/SiO₂/Pt and W/SiO₂/Si/Pt structures”, *Sci. Rep.*, vol. 6, n.º 1, págs. 1-11, 2016.
- [89] C. Li y Q. Xia, “Three-Dimensional Crossbar Arrays of Self-rectifying Si/SiO₂/Si Memristors”, en *Handbook of Memristor Networks*, L. Chua, G. C. Sirakoulis y A. Adamatzky, eds. Cham: Springer International Publishing, 2019, págs. 791-813, ISBN: 978-3-319-76375-0.
- [90] X. Yan, Z. Zhou, B. Ding, J. Zhao e Y. Zhang, “Superior resistive switching memory and biological synapse properties based on a simple TiN/SiO₂/p-Si tunneling junction structure”, *J. Mater. Chem. C*, vol. 5, págs. 2259-2267, 9 2017.

- [91] X. Lian, X. Shen, J. Fu, Z. Gao, X. Wan, X. Liu, E. Hu, J. Xu e Y. Tong, “Electrical Properties and Biological Synaptic Simulation of Ag/MXene/SiO₂/Pt RRAM Devices”, *Electronics*, vol. 9, n.º 12, 2020, ISSN: 2079-9292.
- [92] G.-S. Park, Y. B. Kim, S. Y. Park, X. S. Li, S. Heo, M.-J. Lee, M. Chang, J. H. Kwon, M. Kim, U.-I. Chung y col., “In situ observation of filamentary conducting channels in an asymmetric Ta₂O_{5-x}/TaO_{2-x} bilayer structure”, *Nature Comm.*, vol. 4, n.º 1, págs. 1-9, 2013.
- [93] S. Kim, X. Liu, J. Park, S. Jung, W. Lee, J. Woo, J. Shin, G. Choi, C. Cho, S. Park, D. Lee, E. Cha, B. Lee, H. D. Lee, S. G. Kim, S. Chung y H. Hwang, “Ultrathin (<10nm) Nb₂O₅/NbO₂ hybrid memory with both memory and selector characteristics for high density 3D vertically stackable RRAM applications”, en *2012 Symposium on VLSI Technology (VLSIT)*, 2012, págs. 155-156.
- [94] J. Aziz, H. Kim, S. Rehman, M. F. Khan y D.-k. Kim, “Chemical Nature of Electrode and the Switching Response of RF-Sputtered NbOx Films”, *Nanomater.*, vol. 10, n.º 11, 2020, ISSN: 2079-4991.
- [95] M. D. Pickett, G. Medeiros-Ribeiro y R. S. Williams, “A scalable neuristor built with Mott memristors”, *Nat. Mater.*, vol. 12, n.º 2, págs. 114-117, 2013.
- [96] L. Chen, Y.-W. Dai, Q.-Q. Sun, J.-J. Gu, Y. Xu, S.-J. Ding y D. W. Zhang, “Bipolar resistive switching characteristics of atomic layer deposited Nb₂O₅ thin films for nonvolatile memory application”, *Curr. Appl. Phys.*, vol. 11, n.º 3, págs. 849-852, 2011, ISSN: 1567-1739.
- [97] K. M. Kim, J. Zhang, C. Graves, J. J. Yang, B. J. Choi, C. S. Hwang, Z. Li y R. S. Williams, “Low-Power, Self-Rectifying, and Forming-Free Memristor with an Asymmetric Programing Voltage for a High-Density Crossbar Application”, *Nano Lett.*, vol. 16, n.º 11, págs. 6724-6732, 2016, PMID: 27661260.
- [98] K. Kukli, M. Kemell, M. J. Heikkilä, H. Castán, S. Dueñas, K. Mizohata, M. Ritala y M. Leskelä, “Silicon oxide-niobium oxide mixture films and nanolaminates grown by atomic layer deposition

- from niobium pentaethoxide and hexakis(ethylamino) disilane”, *Nanotechnology*, vol. 31, n.º 19, pág. 195 713, feb. de 2020.
- [99] Z. Zhang, B. Gao, Z. Fang, X. Wang, Y. Tang, J. Sohn, H.-S. P. Wong, S. S. Wong y G.-Q. Lo, “All-Metal-Nitride RRAM Devices”, *IEEE Electron Dev. Lett.*, vol. 36, n.º 1, págs. 29-31, 2014.
- [100] T.-C. Chang, K.-C. Chang, T.-M. Tsai, T.-J. Chu y S. M. Sze, “Resistance random access memory”, *Mater. Today*, vol. 19, n.º 5, págs. 254-264, 2016, ISSN: 1369-7021.
- [101] H. Castán, S. Dueñas, H. García, Ó. G. Ossorio, L. A. Domínguez, B. Sahelices, E. Miranda, M. B. González y F. Campabadal, “Analysis and control of the intermediate memory states of RRAM devices by means of admittance parameters”, *J. Appl. Phys.*, vol. 124, n.º 15, pág. 152 101, 2018.
- [102] D. Lee, E. Cho, J. Lee, K. Jung, M. Jeong, S. Yamada, H. Hong, K. Lee, S. Heo, D. Ko y col., “Effective work function engineering for a TiN/XO (X = La, Zr, Al)/SiO₂ stack structures”, *Appl. Phys. Lett.*, vol. 108, n.º 21, pág. 212 102, 2016.
- [103] M. Yu, Y. Fang, Z. Wang, Y. Pan, M. Li, Y. Cai y R. Huang, “Self-selection effects and modulation of TaO_x resistive switching random access memory with bottom electrode of highly doped Si”, *J. Appl. Phys.*, vol. 119, n.º 19, pág. 195 302, 2016.
- [104] B. Singh, B. Mehta, D. Varandani, A. V. Savu y J. Brugger, “CAFM investigations of filamentary conduction in Cu₂O ReRAM devices fabricated using stencil lithography technique”, *Nanotechnology*, vol. 23, n.º 49, pág. 495 707, 2012.
- [105] C. Martínez-Domingo, X. Saura, A. Conde, D. Jiménez, E. Miranda, J. Rafí, F. Campabadal y J. Suñé, “Initial leakage current related to extrinsic breakdown in HfO₂/Al₂O₃ nanolaminate ALD dielectrics”, *Microelectronic engineering*, vol. 88, n.º 7, págs. 1380-1383, 2011.
- [106] M. Liu, G. He, L. Zhu, Q. Fang, G. Li y L. Zhang, “Microstructure and interfacial properties of HfO₂-Al₂O₃ nanolaminate films”, *Applied surface science*, vol. 252, n.º 18, págs. 6206-6211, 2006.

- [107] A. Gómez, H. Castán, H. García, S. Dueñas, L. Bailón, F. Campabadal, J. M. Rafí y M. Zabala, “Electrical characterization of high- κ based metal-insulator-semiconductor structures with negative resistance effect when using Al_2O_3 and nanolaminated films deposited on p-Si”, *Journal of Vacuum Science & Technology B*, vol. 29, n.º 1, 01A901, 2011. DOI: 10.1116/1.3521383.
- [108] F. Campabadal, J. M. Rafí, M. Zabala, O. Beldarrain, A. Faigón, H. Castán, A. Gómez, H. García y S. Dueñas, “Electrical characteristics of metal-insulator-semiconductor structures with atomic layer deposited Al_2O_3 , HfO_2 , and nanolaminates on different silicon substrates”, *Journal of Vacuum Science & Technology B*, vol. 29, n.º 1, 01AA07, 2011. DOI: 10.1116/1.3532544.
- [109] D. Cao, X. Cheng, L. Zheng, D. Xu, Z. Wang, C. Xia, L. Shen, Y. Yu y D. Shen, “Low-temperature plasma-enhanced atomic layer deposition of $\text{HfO}_2/\text{Al}_2\text{O}_3$ nanolaminate structure on Si”, *Journal of Vacuum Science & Technology B*, vol. 33, n.º 1, 01A101, 2015. DOI: 10.1116/1.4895010.
- [110] S. Persson, D. Wu, P.-E. Hellström, S.-L. Zhang y M. Östling, “Quantifying hole mobility degradation in pMOSFETs with a strained- $\text{Si}_{0.7}\text{Ge}_{0.3}$ surface-channel under an ALD $\text{TiN}/\text{Al}_2\text{O}_3/\text{HfAlO}_x/\text{Al}_2\text{O}_3$ gate stack”, *Solid-State Electronics*, vol. 48, n.º 5, págs. 721-729, 2004.
- [111] C. Mahata, Y.-C. Byun, C.-H. An, S. Choi, Y. An y H. Kim, “Comparative Study of Atomic-Layer-Deposited Stacked ($\text{HfO}_2/\text{Al}_2\text{O}_3$) and Nanolaminated (HfAlO_x) Dielectrics on $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ ”, *ACS Applied Materials & Interfaces*, vol. 5, n.º 10, págs. 4195-4201, 2013, PMID: 23611632. DOI: 10.1021/am400368x.
- [112] E. Cianci, A. Molle, A. Lamperti, C. Wiemer, S. Spiga y M. Fanciulli, “Phase Stabilization of $\text{Al}:\text{HfO}_2$ Grown on $\text{In}_x\text{Ga}_{1-x}\text{As}$ Substrates ($x = 0, 0.15, 0.53$) via Trimethylaluminum-Based Atomic Layer Deposition”, *ACS Applied Materials & Interfaces*, vol. 6, n.º 5, págs. 3455-3461, 2014, PMID: 24512108. DOI: 10.1021/am405617q.

- [113] C.-H. An, C. Mahata, Y.-C. Byun y H. Kim, “Atomic-layer-deposited $(\text{HfO}_2)_{1-x}(\text{Al}_2\text{O}_3)_x$ nanolaminate films on InP with different Al_2O_3 contents”, *Journal of Physics D: Applied Physics*, vol. 46, n.º 27, pág. 275 301, jun. de 2013. DOI: 10.1088/0022-3727/46/27/275301.
- [114] C. Mahata, Y. An, S. Choi, Y.-C. Byun, D.-K. Kim, T. Lee, J. Kim, M.-H. Cho y H. Kim, “Electrical properties of the $\text{HfO}_2\text{-Al}_2\text{O}_3$ nanolaminates with homogeneous and graded compositions on InP”, *Current Applied Physics*, vol. 16, n.º 3, págs. 294-299, 2016.
- [115] S.-G. Kim, C.-S. Hyun, D. Park, T.-H. Cho, J.-G. Suk, H.-S. Hong, K.-Y. Lee y K.-S. Oh, “Fully integrated 512 Mb DRAMs with HSG-merged-AHO cylinder capacitor”, *Solid-state electronics*, vol. 50, n.º 6, págs. 1030-1034, 2006.
- [116] O. G. Ossorio, E. Perez, S. Duenas, H. Castan, H. Garcia y C. Wenger, “Effective Reduction of the Progaming Pulse Width in Al:HfO₂-based RRAM Arrays”, en *2019 Joint International EUROSOI Workshop and International Conference on Ultimate Integration on Silicon, EUROSOI-ULIS 2019*, Grenoble, France: IEEE, abr. de 2019, págs. 1-4, ISBN: 9781728116587. DOI: 10.1109/EUROSOI-ULIS45800.2019.9041880.
- [117] G. Vinuesa, O. Ossorio, H. García, B. Sahelices, H. Castán, S. Dueñas, M. Kull, A. Tarre, T. Jogiaas, A. Tamm, A. Kasikov y K. Kukli, “Effective control of filament efficiency by means of spacer HfAlOx layers and growth temperature in HfO₂ based ReRAM devices”, *Solid-State Electronics*, vol. 183, pág. 108 085, 2021, ISSN: 0038-1101. DOI: <https://doi.org/10.1016/j.sse.2021.108085>.
- [118] W. Besling, E. Young, T. Conard, C. Zhao, R. Carter, W. Vandervorst, M. Caymax, S. De Gendt, M. Heyns, J. Maes y col., “Characterisation of ALCVD $\text{Al}_2\text{O}_3\text{-ZrO}_2$ nanolaminates, link between electrical and structural properties”, *Journal of Non-Crystalline Solids*, vol. 303, n.º 1, págs. 123-133, 2002.

- [119] D. Zhou, U. Schroeder, J. Xu, J. Heitmann, G. Jegert, W. Weinreich, M. Kerber, S. Knebel, E. Erben y T. Mikolajick, “Reliability of Al₂O₃-doped ZrO₂ high- κ dielectrics in three-dimensional stacked metal-insulator-metal capacitors”, *Journal of Applied Physics*, vol. 108, n.º 12, págs. 124 104, 2010. DOI: 10.1063/1.3520666.
- [120] D. Martin, M. Grube, W. Weinreich, J. Müller, W. M. Weber, U. Schröder, H. Riechert y T. Mikolajick, “Mesoscopic analysis of leakage current suppression in ZrO₂/Al₂O₃/ZrO₂ nano-laminates”, *Journal of Applied Physics*, vol. 113, n.º 19, págs. 194 103, 2013. DOI: 10.1063/1.4804670.
- [121] S. Knebel, U. Schroeder, D. Zhou, T. Mikolajick y G. Krautheim, “Conduction Mechanisms and Breakdown Characteristics of Al₂O₃-Doped ZrO₂ High- k Dielectrics for Three-Dimensional Stacked Metal-Insulator-Metal Capacitors”, *IEEE Transactions on Device and Materials Reliability*, vol. 14, n.º 1, págs. 154-160, 2014. DOI: 10.1109/TDMR.2012.2204058.
- [122] J. Meyer, P. Görrn, F. Bertram, S. Hamwi, T. Winkler, H.-H. Johannes, T. Weimann, P. Hinze, T. Riedl y W. Kowalsky, “Al₂O₃/ZrO₂ Nanolaminates as Ultrahigh Gas-Diffusion Barriers—A Strategy for Reliable Encapsulation of Organic Electronics”, *Advanced Materials*, vol. 21, n.º 18, págs. 1845-1849, 2009. DOI: <https://doi.org/10.1002/adma.200803440>.
- [123] S.-W. Seo, E. A. Jung, H. Chae y S. M. Cho, “Optimization of Al₂O₃/ZrO₂ nanolaminate structure for thin-film encapsulation of OLEDs”, *Organic Electronics*, vol. 13, págs. 2436-2441, 2012.
- [124] K. Kalantar-zadeh, J. Z. Ou, T. Daeneke, A. Mitchell, T. Sasaki y M. S. Fuhrer, “Two dimensional and layered transition metal oxides”, *Applied Materials Today*, vol. 5, págs. 73-89, 2016, ISSN: 2352-9407. DOI: <https://doi.org/10.1016/j.apmt.2016.09.012>.
- [125] W.-W. Zhang y M. Chen, “Thermodynamic modeling of the Co-Fe-O system”, *Calphad*, vol. 41, págs. 76-88, 2013, ISSN: 0364-5916. DOI: <https://doi.org/10.1016/j.calphad.2013.02.002>.

- [126] D. Erdem, N. S. Bingham, F. J. Heiligtag, N. Pilet, P. Warnicke, L. J. Heyderman y M. Niederberger, “CoFe₂O₄ and CoFe₂O₄-SiO₂ Nanoparticle Thin Films with Perpendicular Magnetic Anisotropy for Magnetic and Magneto-Optical Applications”, *Advanced Functional Materials*, vol. 26, n.º 12, págs. 1954-1963, 2016. DOI: <https://doi.org/10.1002/adfm.201504538>.
- [127] A. Grossi, C. Zambelli, P. Olivo, E. Miranda, V. Stikanov, C. Walczyk y C. Wenger, “Electrical characterization and modeling of pulse-based forming techniques in RRAM arrays”, *Solid-State Electronics*, vol. 115, págs. 17-25, 2016.
- [128] S. Balatti, S. Ambrogio, Z.-Q. Wang, S. Sills, A. Calderoni, N. Ramaswamy y D. Ielmini, “Understanding pulsed-cycling variability and endurance in HfO_x RRAM”, en *2015 IEEE International Reliability Physics Symposium*, IEEE, 2015, 5B-3.
- [129] C. Chen, A. Fantini, R. Degraeve, A. Redolfi, G. Groeseneken, L. Goux y G. S. Kar, “Statistical investigation of the impact of program history and oxide-metal interface on OxRRAM retention”, en *2016 IEEE International Electron Devices Meeting (IEDM)*, IEEE, 2016, págs. 4-6.
- [130] E. Pérez, A. Grossi, C. Zambelli, P. Olivo, R. Roelofs y C. Wenger, “Reduction of the cell-to-cell variability in Hf_{1-x}Al_xO_y based RRAM arrays by using program algorithms”, *IEEE Electron Device Letters*, vol. 38, n.º 2, págs. 175-178, 2016.
- [131] A. Grossi, C. Zambelli, P. Olivo, A. Crespo-Yepes, J. Martin-Martinez, R. Rodríguez, M. Nafria, E. Perez y C. Wenger, “Electrical characterization and modeling of 1T-1R RRAM arrays with amorphous and poly-crystalline HfO₂”, *Solid-State Electronics*, vol. 128, págs. 187-193, 2017.
- [132] C. Chen, A. Fantini, L. Goux, R. Degraeve, S. Clima, A. Redolfi, G. Groeseneken y M. Jurczak, “Programming-conditions solutions towards suppression of retention tails of scaled oxide-based RRAM”, en *2015 IEEE International Electron Devices Meeting (IEDM)*, IEEE, 2015, págs. 10-6.