

#### REGISTROS - REG

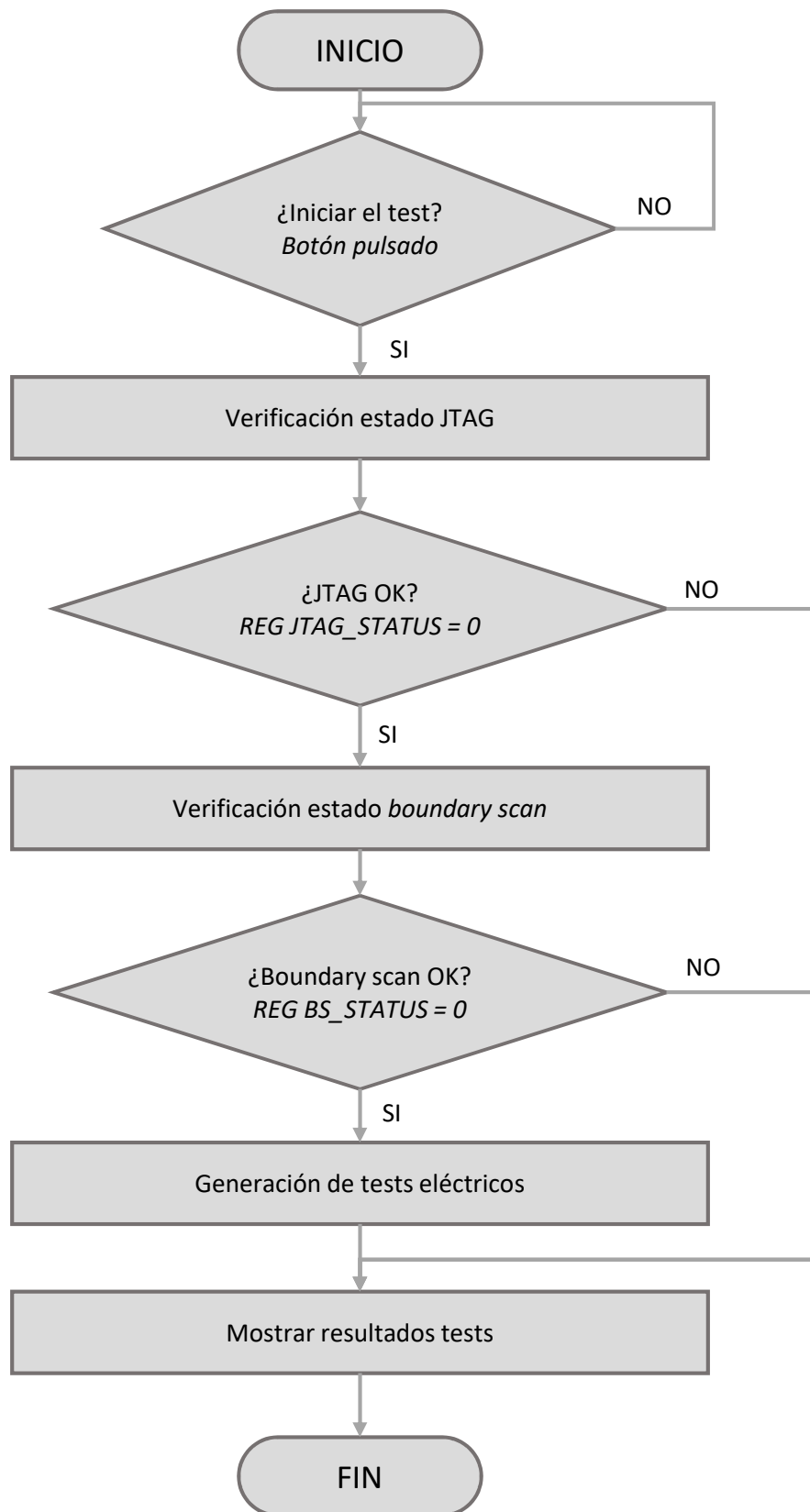
Nombre	Dimensión	Utilidad
TOTAL_BSC	1x¿?	Total de celds Boundary scan
TOTAL_NETS	1x¿?	Total de redes
IR_LENGTH	1x¿?	Longitud total de la cadena IR
JTAG_STATUS	1x1	Estado de la cadena JTAG
BS_STATUS	1x1	Estado de la cadena BS
OPEN_FAULTS	1xTOTAL_BSC	Indica OPEN en la subnet correspondiente a la BSC
IR_CAPT_OK	1xIR_LENGTH	Código correcto de IR al ejecutar CAPTURE IR tras Test Logic Reset
TOTAL_O_CELLS	1x¿?	Total de output cells (entradas a ICs)
TOTAL_I_CELLS	1x¿?	Total de input cells (salidas de ICs)
MAX_PAR_IN	1x¿?	Indica el máximo de input cells en paralelo
TOTAL_C_CELLS	1x¿?	Total de control cells (internas a los ICs)
O_CELLS_NETS	¿?xTOTAL_O_CELLS	Colum1: Red. Colum2: BSC tipo output. Ordenado por redes.
I_CELLS_NETS	¿?xTOTAL_I_CELLS	Colum1: Red. Colum2: BSC tipo input. Ordenado por redes.
C_CELLS_BSC	¿?xTOTAL_C_CELLS	Colum1: BSC controlada. Colum2: Enable BSC. Colum3: Valor enable
W1W0	1x1	Indica si se está realizando el test W0 o W1
STUCK_AT_1	1xTOTAL_O_CELLS	Indica subNETS con STUCK AT 1
STUCK_AT_0	1xTOTAL_O_CELLS	Indica subNETS con STUCK AT 0
SHORT_NETS	1x(TOTAL_NETS*(TOTAL_NETS-1)/2	Indica pares de redes con cortocircuito. Ej.: 1-2,1-3,1-4,2-3,2-4,3-4
POS_SHORT	1xTOTAL_O_CELLS	Posición del cortocircuito analizado

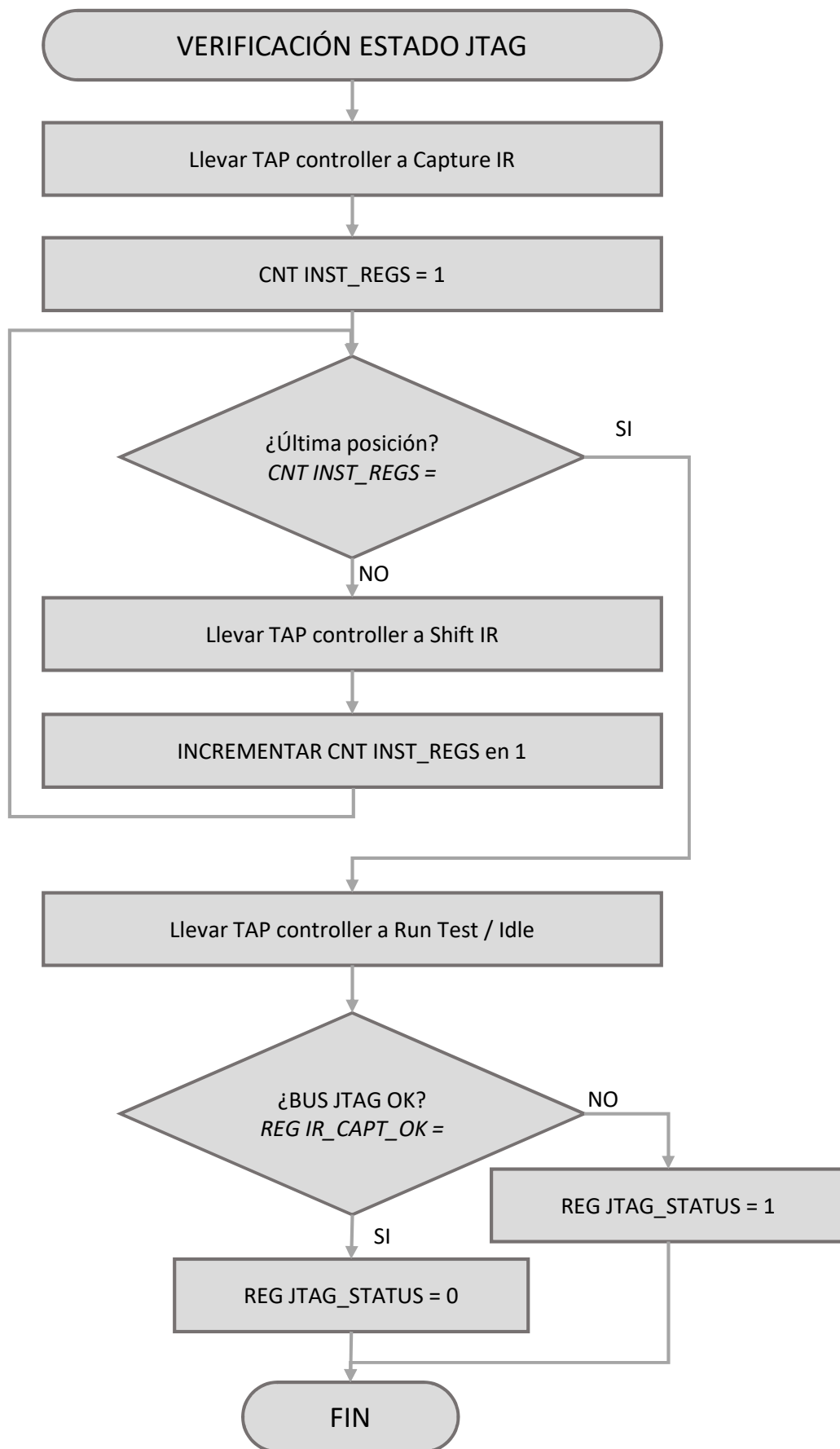
#### DESPLAZADORES - DSP

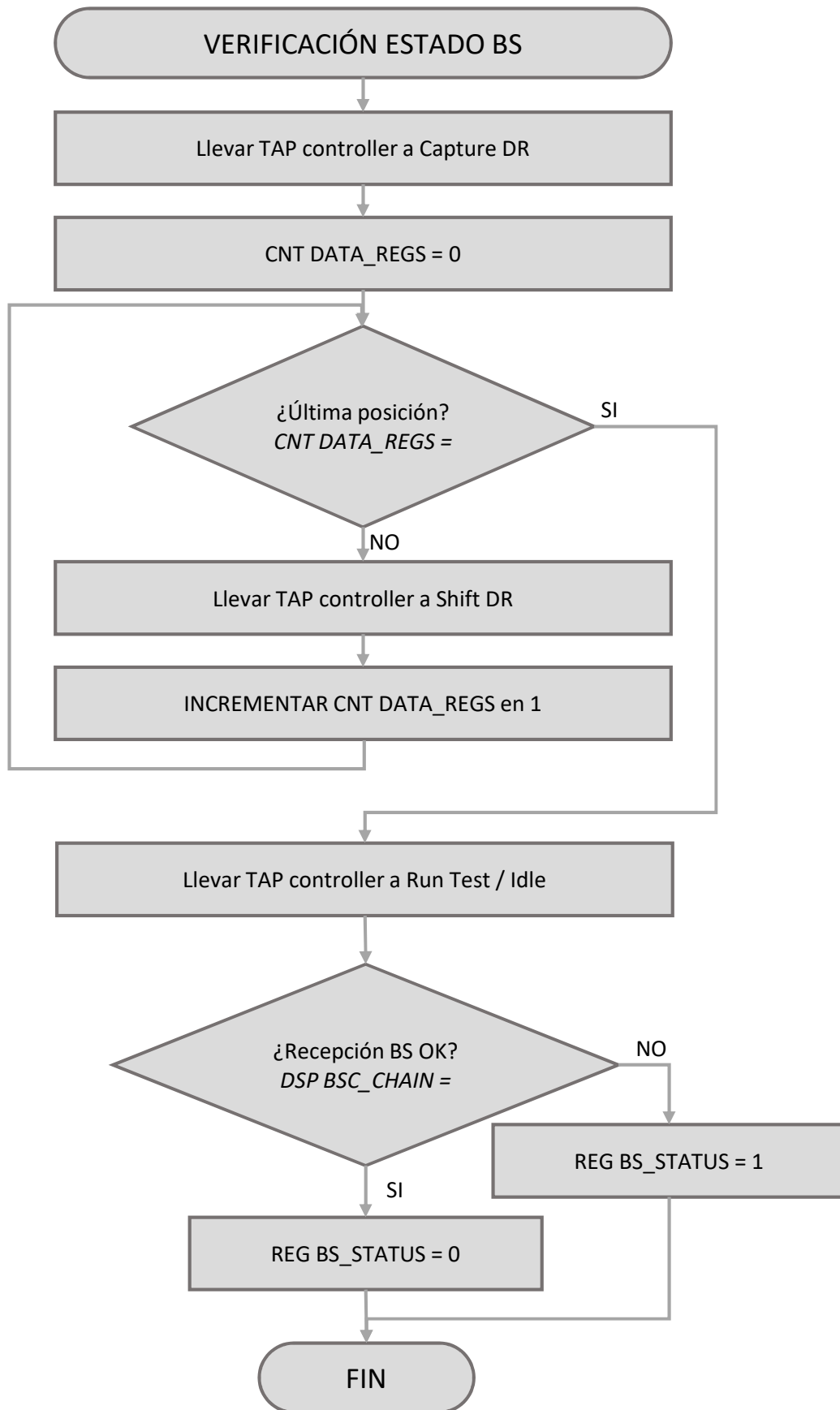
Nombre	Longitud	Utilidad
IR_CHAIN	1xIR_LENGTH	Cadena IR en FPGA
BSC_CHAIN	1xTOTAL_BSC	Cadena DR en FPGA
W1W0_NETS	TOTAL_NETS	Valores del test W1/W0 a realizar

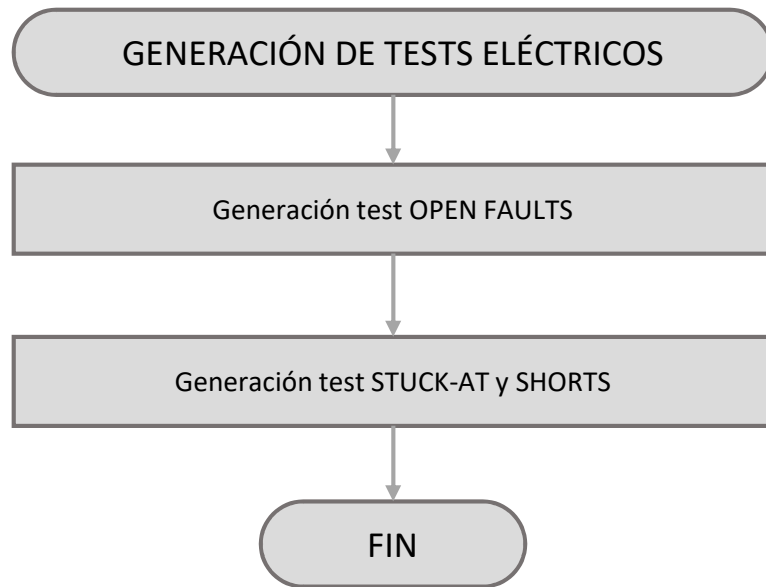
#### CONTADORES - CNT

Nombre	MAX_VALOR	Utilidad
FAULTS	TOTAL_BSC	Recorrer REG OPEN_FAULTS, REG STUCK_AT_1 y REG STUCK_AT_0
INST_REGS	IRs lenght	Recorrer SHIFT IR y EXIT IR correctamente
DATA_REGS	TOTAL_BSC	Recorrer SHIFT DR y EXIT DR correctamente
OUT_CELLS	TOTAL_O_CELLS	Recorrer output cells
IN_CELLS	TOTAL_I_CELLS	Recorrer input cells
CTRL_CELLS	TOTAL_C_CELLS	Recorrer control cells
PAR_I_CELLS	MAX_PAR_I_CELLS	Probar todos los input ante fallos tipo open
NET_REPS	MAX_PAR_IN	Contar apariciones de la net
NETS	TOTAL_NETS	Recorrer todas las redes
NET_GEN	TOTAL_NETS	Generar vectores STUCK AT y SHORT
COMP_OUT_CELLS	TOTAL_O_CELLS	Calcular posición del cortocircuito analizado









## GENERACIÓN TEST OPEN FAULTS

CNT PAR\_I\_CELLS = 1  
Reset a DSP BSC\_CHAIN  
SET REG OPEN\_FAULTS(CNT OUT\_CELLS)

¿Todos paralelos?  
*CNT PAR\_I\_CELLS >*

SI

NO

CNT NETS = 0

¿Quedan NETS?  
*CNT NETS <*

NO

SI

Incrementar el contador en 1

Iniciar contador de repeticiones e Input Cells  
*CNT NET\_REPS = 0*  
*CNT IN\_CELLS = 0*

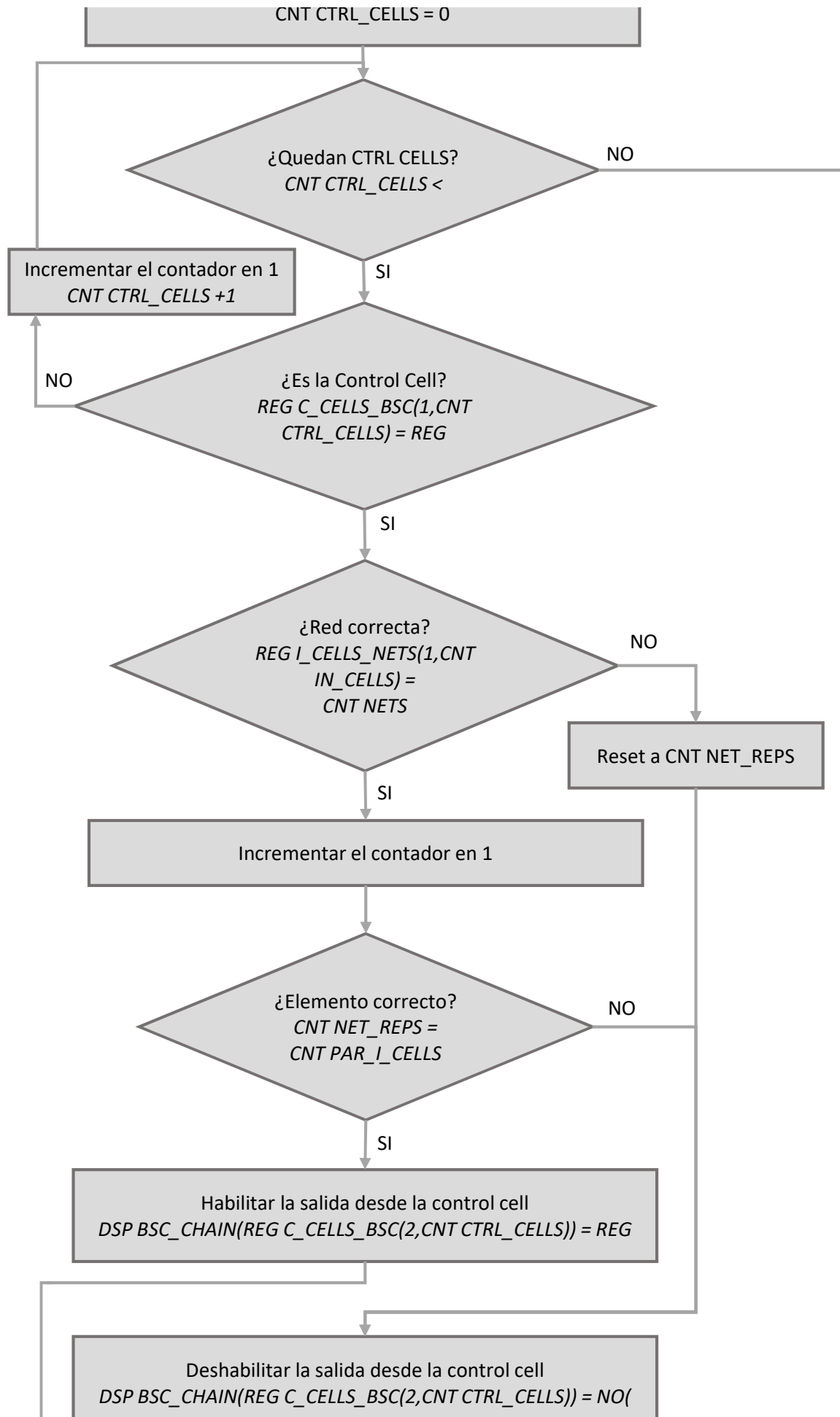
¿Quedan input cells?  
*CNT IN\_CELLS <*

NO

SI

Asignar 1 a la input cell

CNT IN\_CELLS = 0



Incrementar el contador en 1

Enviar vector y analizar respuesta OPENS 1

Incrementar el contador en 1

CNT PAR\_I\_CELLS = 1

¿Todos paralelos?  
*CNT PAR\_I\_CELLS >*

SI

NO

CNT NETS = 0

NO

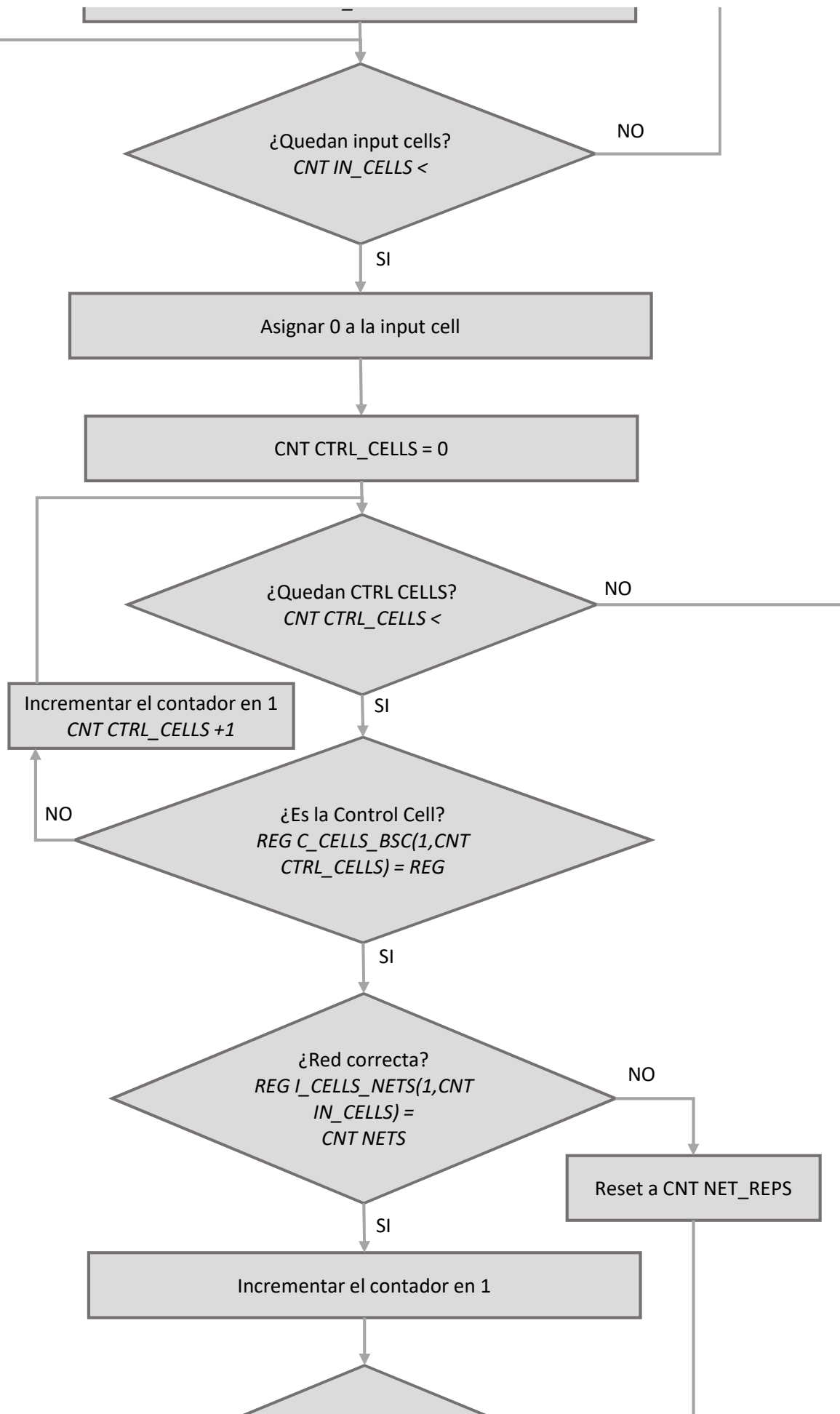
¿Quedan NETS?  
*CNT NETS <*

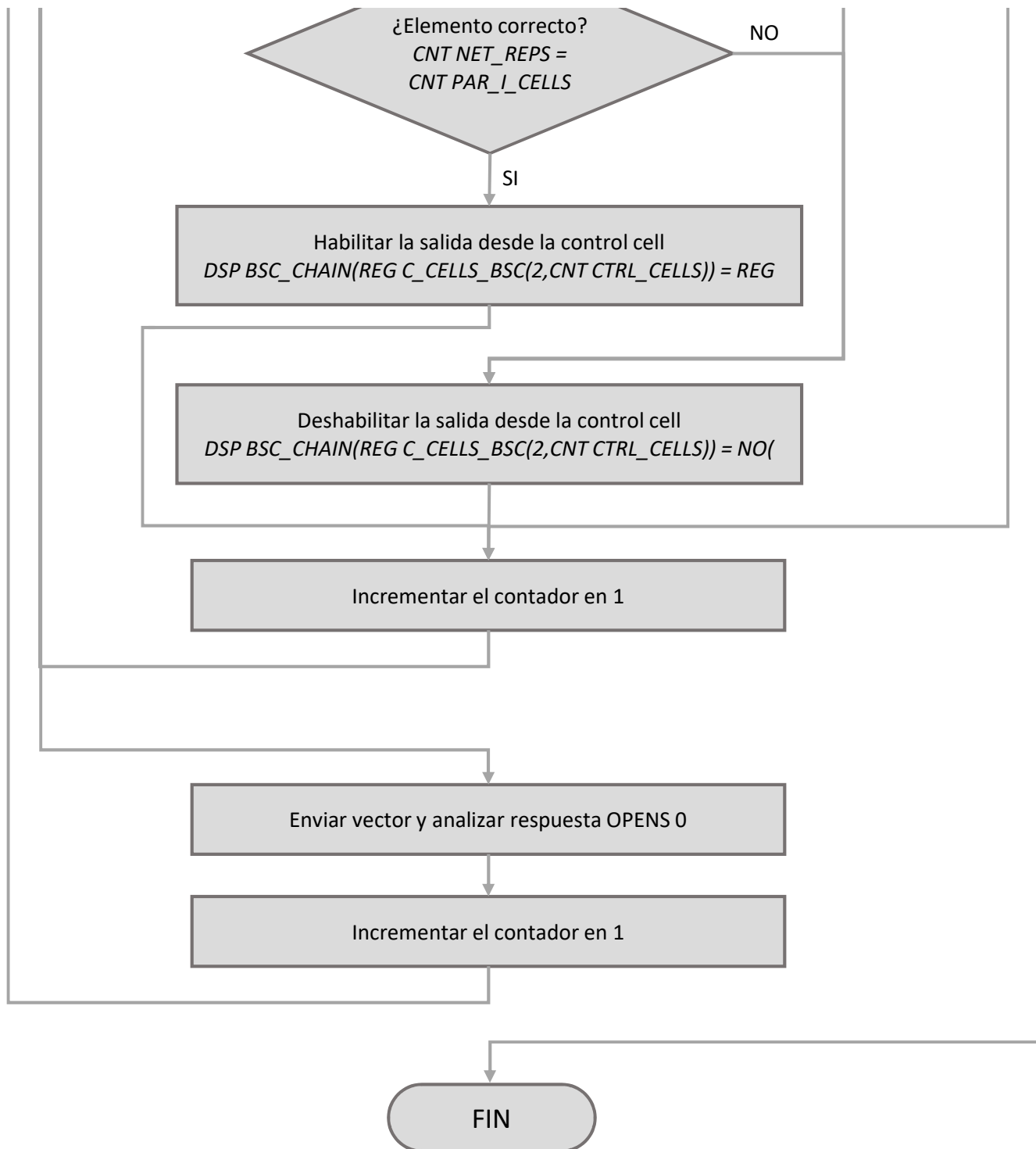
SI

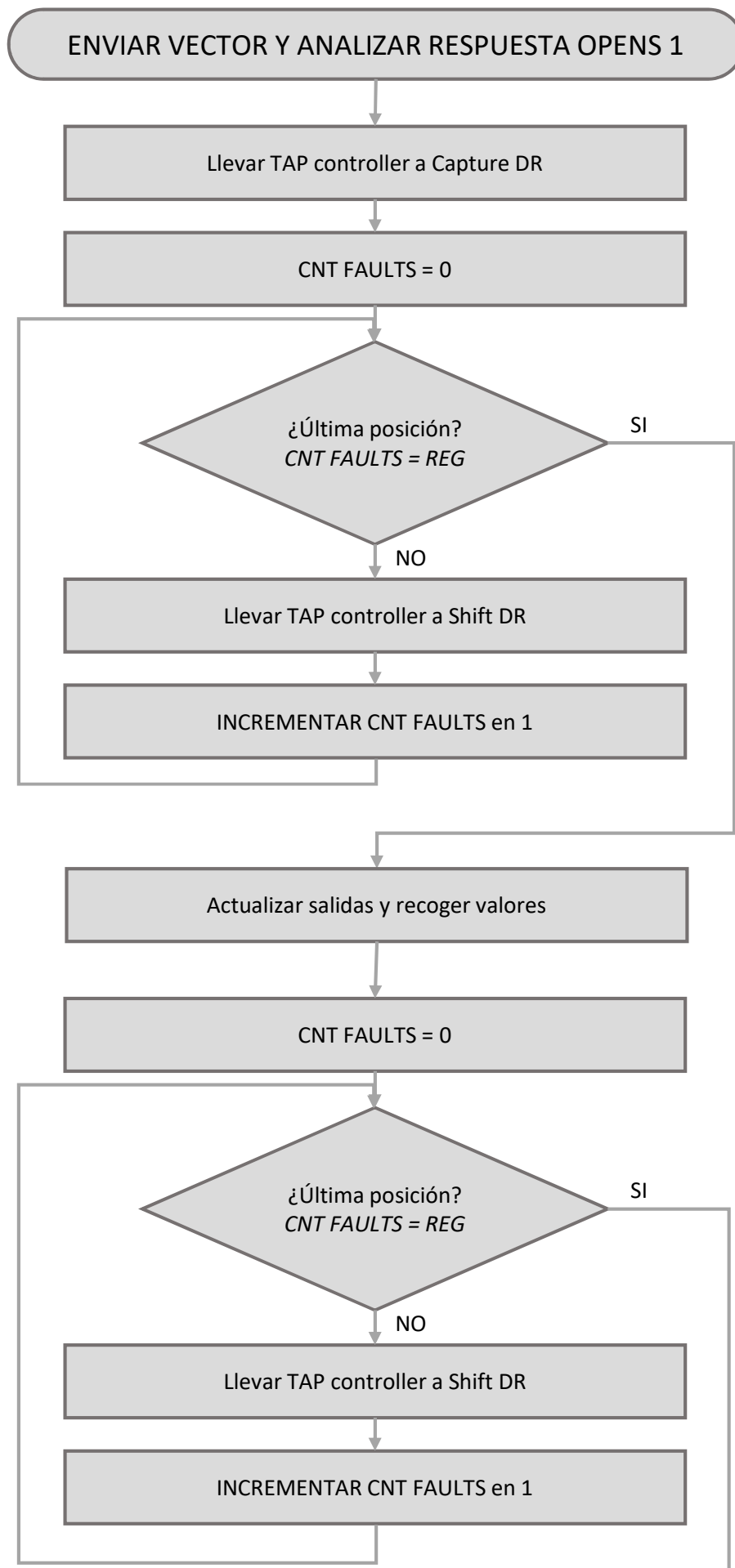
Incrementar el contador en 1

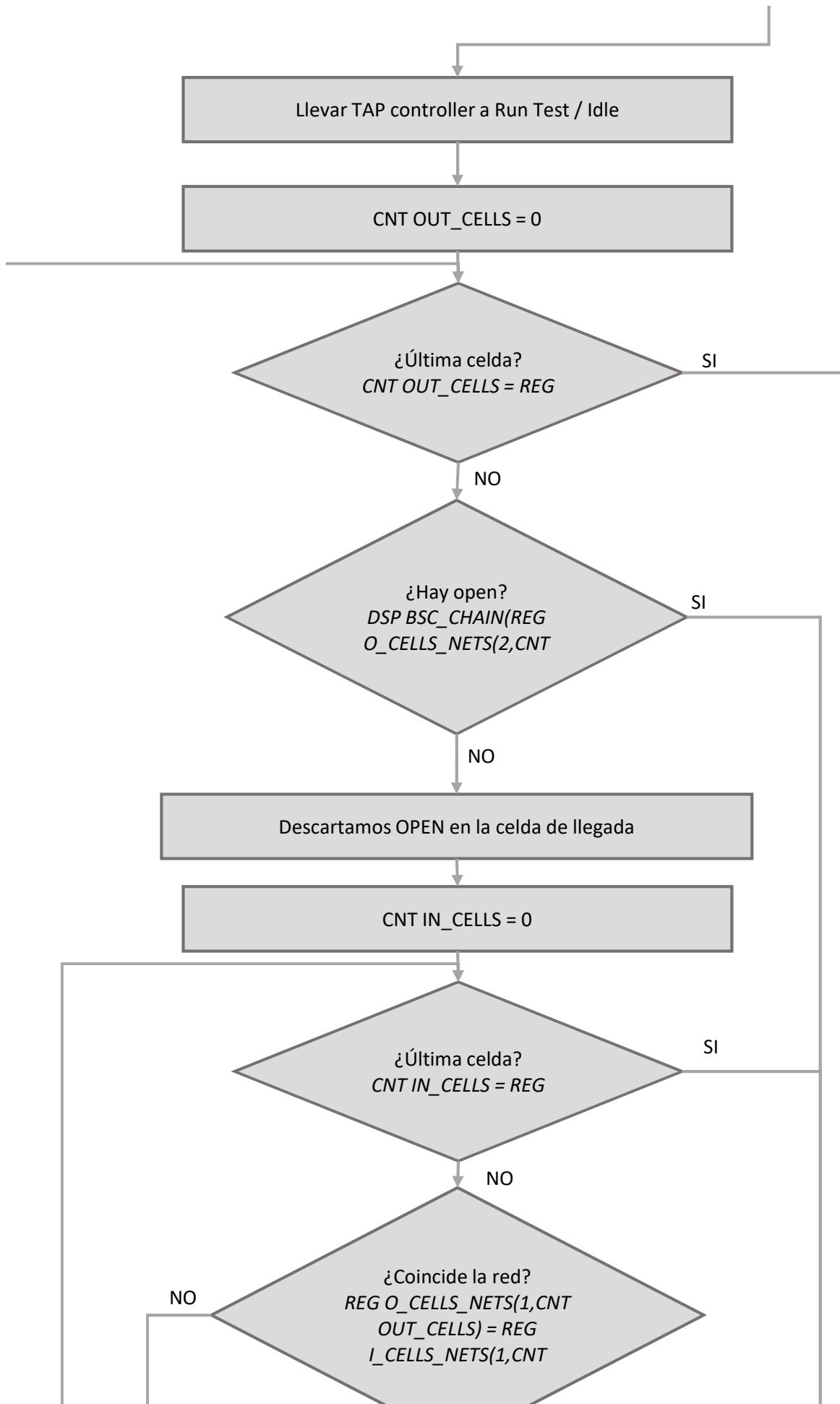
Iniciar contador de repeticiones e Input Cells  
*CNT NET\_REPS = 0*  
*CNT IN\_CELLS = 0*

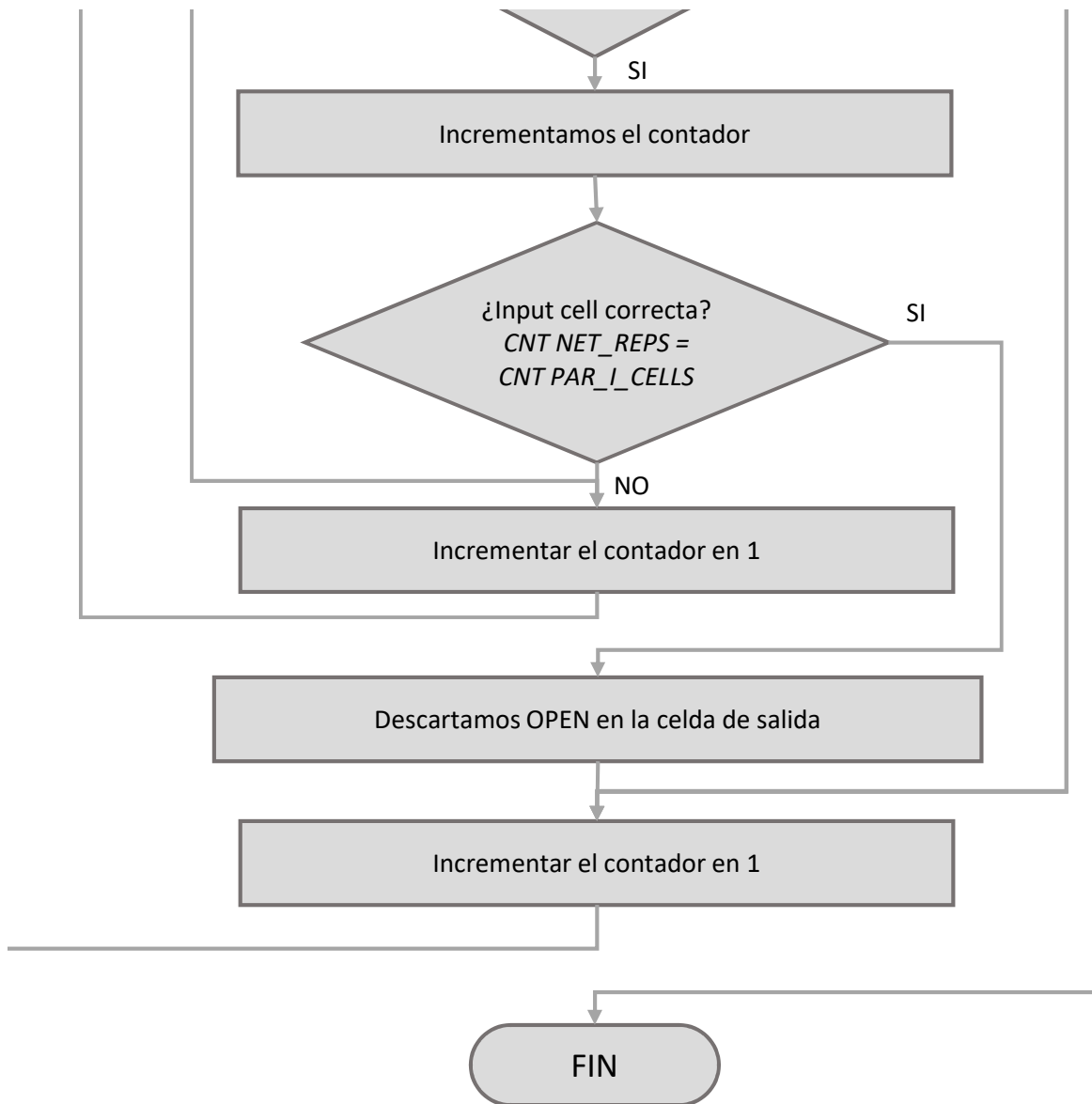


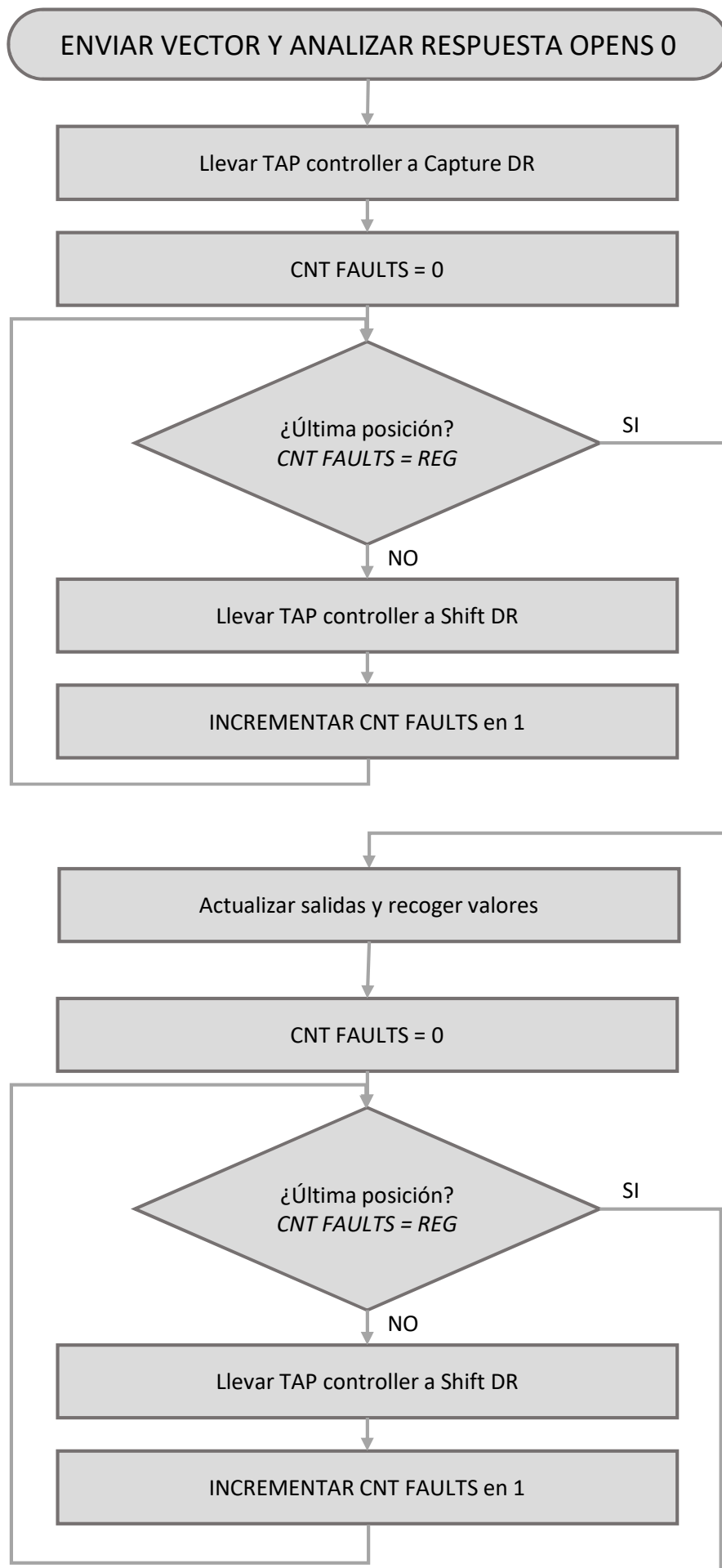


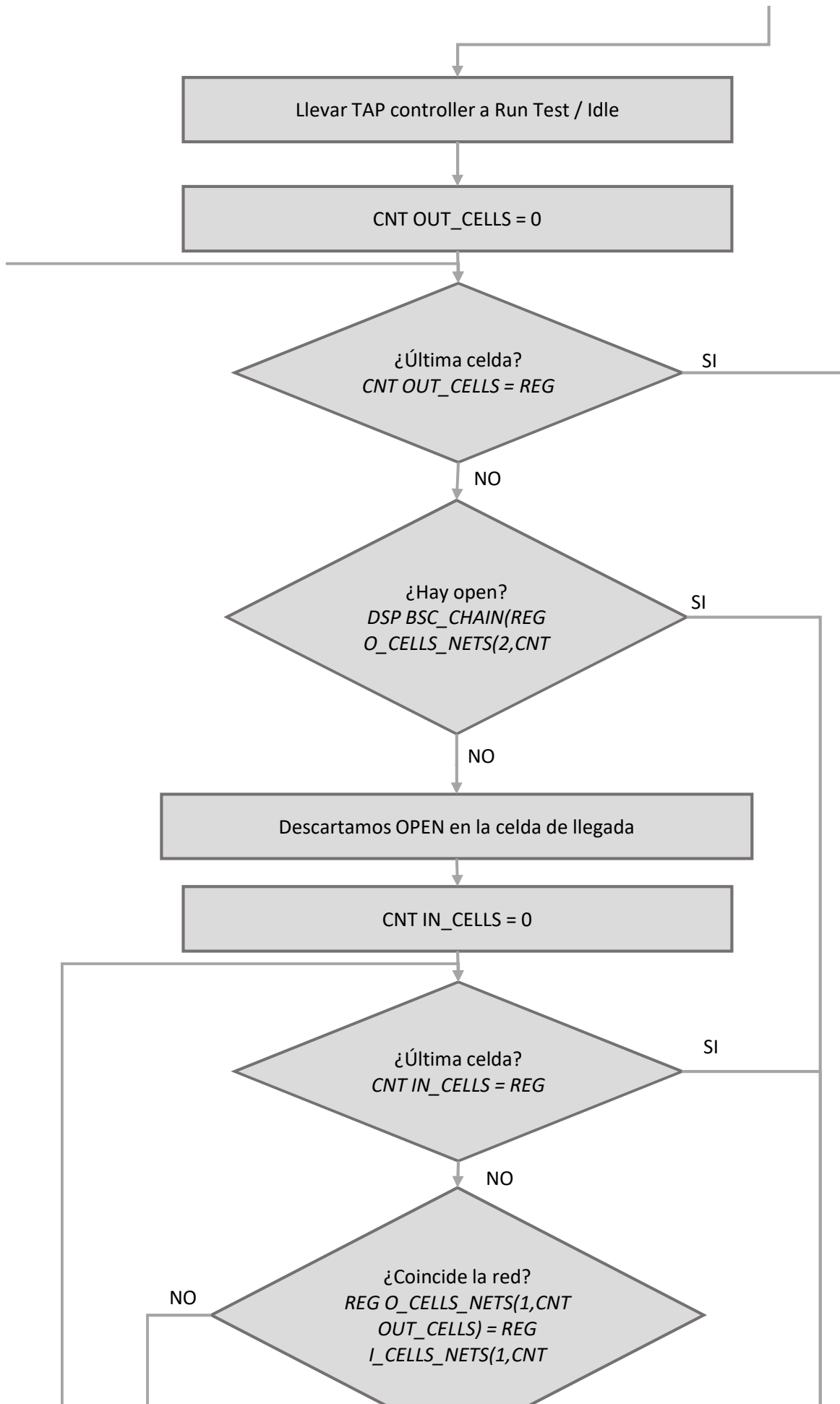


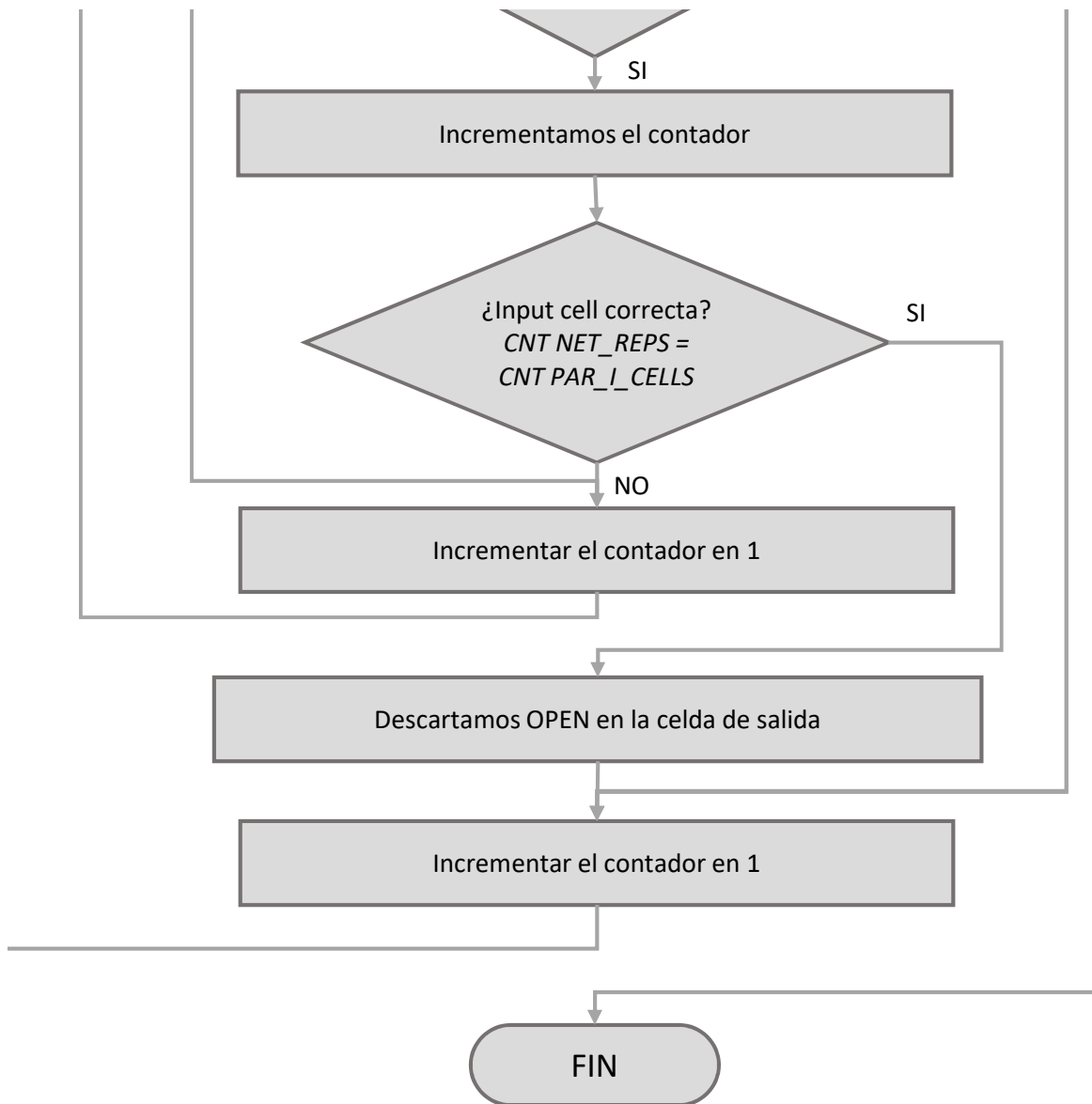














## GENERACIÓN TEST STUCK AT Y SHORTS

Presuponemos todos los fallos  
SET REG STUCK\_AT\_1, SET REG STUCK\_AT\_0, SET SHORT\_NETS

Iniciamos contador de input cells paralelas  
 $CNT\ PAR\_I\_CELLS = 1$

¿Todos paralelos?  
 $CNT\ PAR\_I\_CELLS >$

SI

NO

Comenzamos test Walking Zero  
 $REG\ W1W0 = 0, DSP\ W1W0\_NETS = 1$

Iniciamos contador

¿Quedan NETS?  
 $CNT\ NETS <$

NO

SI

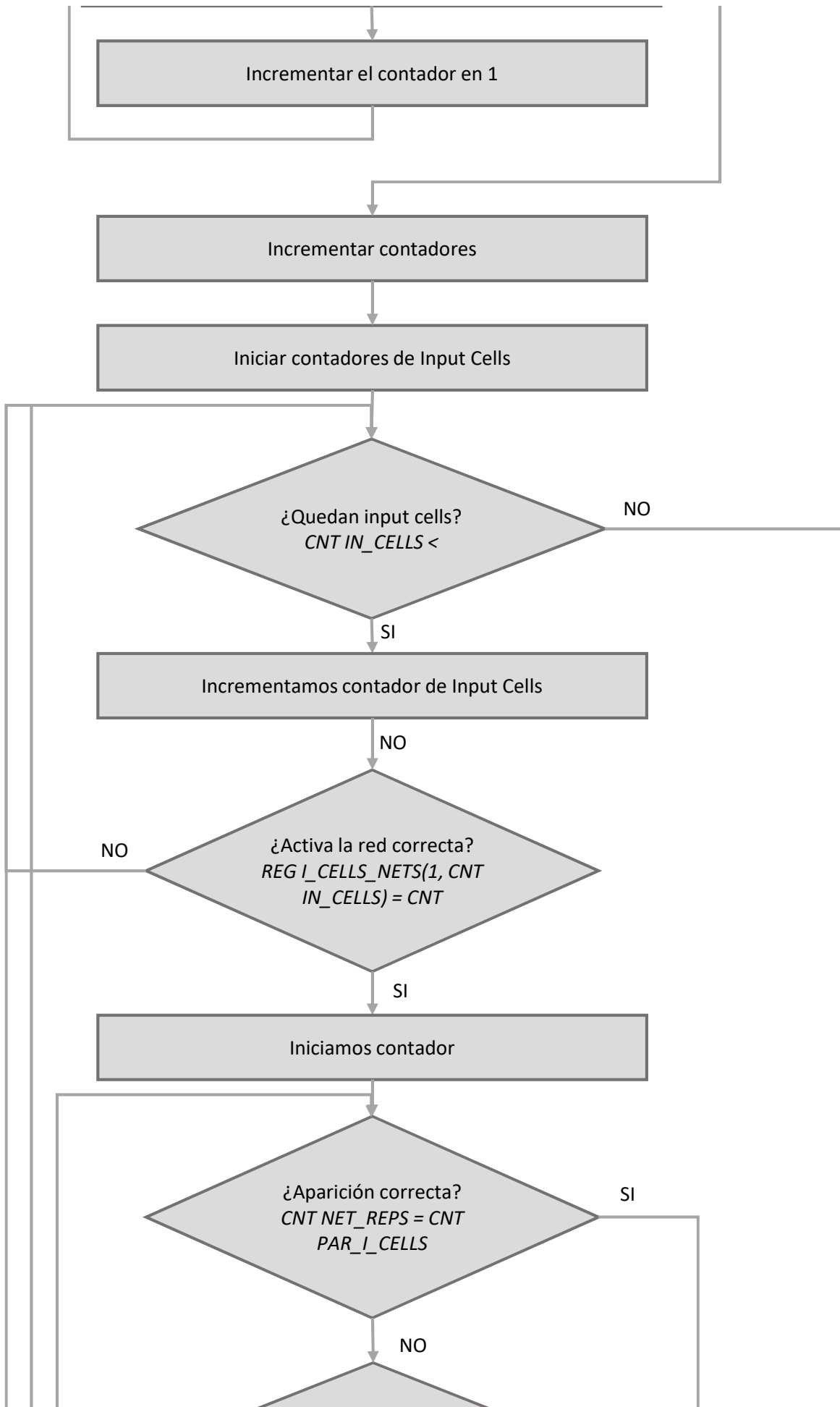
$CNT\ CTRL\_CELLS = 0, CNT\ NET\_GEN = 0$

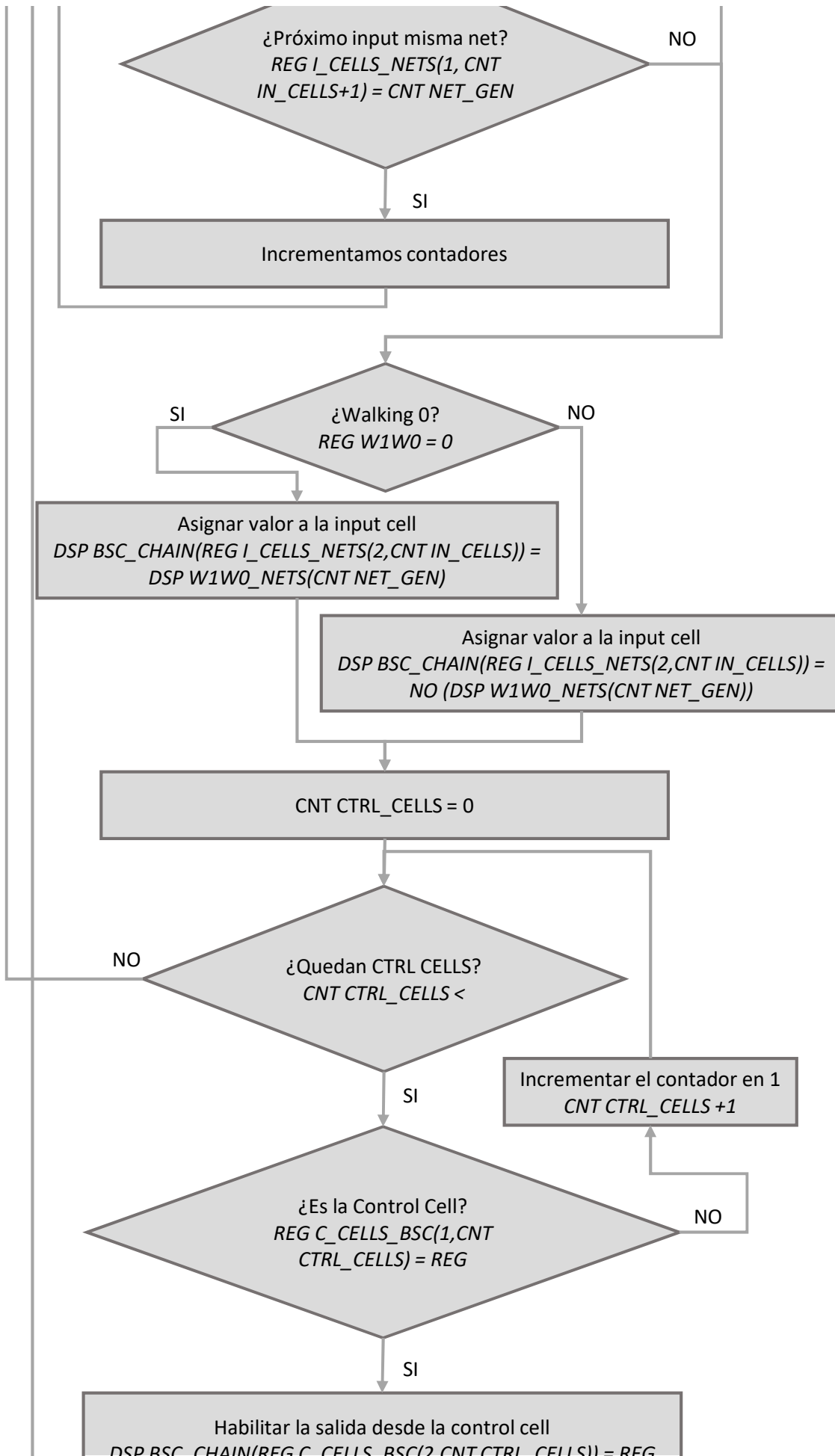
¿Quedan CTRL CELLS?  
 $CNT\ CTRL\_CELLS <$

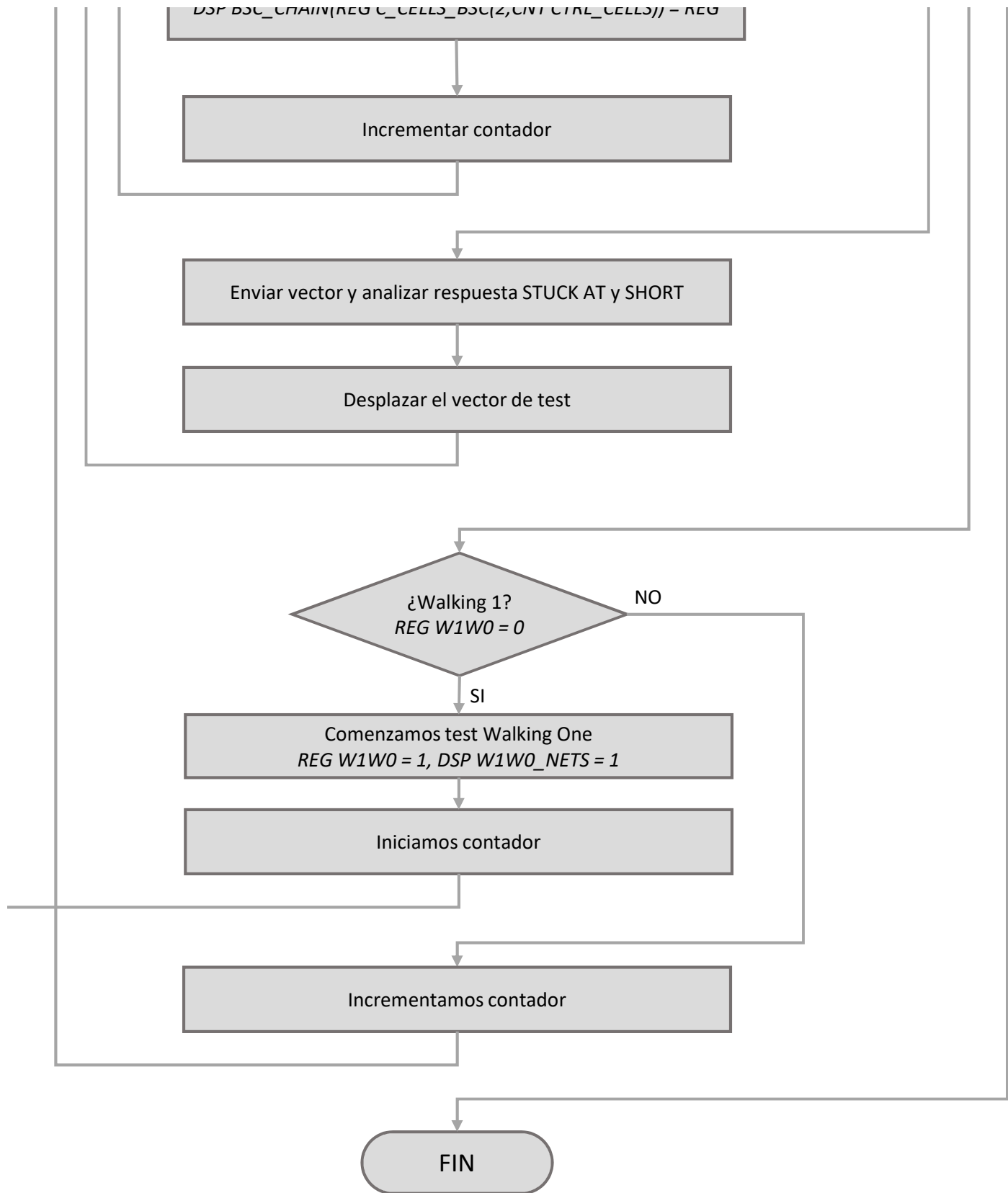
NO

SI

Deshabilitar la salida desde la control cell  
 $DSP\ BSC\_CHAIN(REG\ C\_CELLS\_BSC(2, CNT\ CTRL\_CELLS)) =$







ENVIAR VECTOR Y ANALIZAR RESPUESTA STUCK AT Y SHORT

Llevar TAP controller a Capture DR

CNT FAULTS = 0

¿Última posición?  
*CNT FAULTS = REG*

SI

NO

Llevar TAP controller a Shift DR

INCREMENTAR CNT FAULTS en 1

Actualizar salidas y recoger valores

CNT FAULTS = 0

¿Última posición?  
*CNT FAULTS = REG*

SI

NO

Llevar TAP controller a Shift DR

INCREMENTAR CNT FAULTS en 1

Llevar TAP controller a Run Test / Idle

