



Universidad de Valladolid

E. T. S. Ingeniería de Telecomunicaciones

Trabajo Fin de Grado

Grado en Ingeniería de Tecnologías Específicas de Telecomunicación

Mención en Sistemas Electrónicos

**Análisis de fenómenos de conmutación resistiva
unipolares y bipolares**

Autor:

Luis Antonio Domínguez López

Tutor:

Helena Castán Lanaspá

Agradecimientos

En primer lugar quiero dar las gracias a mis padres, siempre han estado ahí para todo lo que fuera necesario y con su ayuda siempre he conseguido sobreponerme a cualquier revés.

A mi tutora Helena y mis profesores Salva y Héctor, me han enseñado y apoyado muchísimo y me han dado la oportunidad de abrirme al mundo de la ciencia.

A mis compañeros José y Óscar, siempre dispuestos a echar una mano y a colaborar.

A Marcos Herrero y Diego Calvo sin su amistad y apoyo incondicional nada hubiera sido posible, siempre he podido contar con ellos.

Muchísimas gracias a todos.

Resumen

El fenómeno de conmutación resistiva consiste en el cambio súbito y no volátil de la resistencia eléctrica de una capa de material dieléctrico, como consecuencia de la aplicación de una tensión o corriente eléctricas. Este fenómeno está siendo objeto de una intensa investigación por su posible aplicación en dispositivos de memoria resistiva (ReRAM), basados en configuraciones metal-aislante-semiconductor (MIS) y metal-aislante-metal (MIM). En el presente trabajo se estudiará este fenómeno, así como, los equipos y montajes dedicados a este fin.

Abstract

The phenomenon of resistive switching consists of the sudden and non-volatile change of the electrical resistance of a layer of dielectric material, as a consequence of the application of an electric voltage or current. This phenomenon is undergoing intense research for its possible application in resistive memory devices (ReRAM), based on metal-insulator-semiconductor (MIS) and metal-insulation-metal (MIM) configurations. In the present work will be studied this phenomenon, as well as, the equipment and assemblies dedicated to this end.

*“If I have seen further it is by standing
on the shoulders of a giant”*

Isaac Newton

Índice general

I	Introducción y Objetivos	1
1.	Introducción	3
1.1.	Motivación y objetivos de este trabajo	5
1.1.1.	Objetivos	5
1.2.	Tipos de memorias	6
1.2.1.	Dispositivos de Almacenamiento Masivo	6
1.2.2.	Memorias de Acceso no Aleatorio	6
1.2.3.	Memorias de Acceso Aleatorio	7
1.3.	Bases de las memorias ReRAM	11
1.3.1.	Tipos de RS según su polaridad	12
1.3.2.	Materiales usados en ReRAMs	13
1.3.3.	Forming, SET Y RESET	16
1.4.	Memoria de metalización electroquímica	17
1.4.1.	Forming y SET	17
1.4.2.	RESET	19
1.5.	Memoria de cambio de valencia	19
1.5.1.	Forming	19
1.5.2.	SET y RESET	20
1.6.	Memoria termoquímica	21
1.6.1.	Forming y SET	21
1.6.2.	RESET	22
II	Procedimiento Experimental	23
2.	Instrumentos de Medida	25
2.1.	Mesa de puntas Cascade Microtech	25
2.2.	Microscopio Leica S4 E	27
2.3.	Criostato de nitrógeno líquido Oxford Instruments	28
2.3.1.	Bomba de vacío rotativa de una sola etapa	29
2.3.2.	Criostato Oxford Instruments Omicron Optistat DN2	29
2.4.	Controlador de temperatura Oxford Instruments ITC503	33

2.4.1.	Conexiones del calentador y del sensor	34
2.4.2.	Conector RS232	35
2.4.3.	Placa de control del calentador	35
2.4.4.	GPIB	35
2.5.	Wire-bonding tpt HB05	35
2.5.1.	Pantalla TFT	36
2.5.2.	Ruleta de control	37
2.5.3.	Generador de ultrasonidos	37
2.6.	Sistema de caracterización de semiconductores Keithley 4200-SCS	37
2.6.1.	Visión general del equipo	37
2.6.2.	Tipos de unidades	39
2.6.3.	Unidad SMU	41
2.6.4.	Unidad SMU con preamplificador 4200-PA	43
2.6.5.	Unidad GNDU	45
2.6.6.	Unidad CVU	47
2.6.7.	Paquete 4200-PIV-A	51
3.	Muestras Estudiadas	55
3.1.	Técnica ALD	55
3.2.	Muestras MIS	56
3.3.	Muestras MIM	58
4.	Montaje Experimental	59
4.1.	Preparación de las muestras	59
4.2.	Configuración del equipo Keithley 4200-SCS	60
4.3.	Mesa de puntas y equipo Keithley	61
4.4.	Criostato y equipo Keithley	64
4.5.	Aplicación KITE	67
4.5.1.	Interfaz KITE	67
4.5.2.	Proyectos en KITE	68
4.6.	Representación de resultados con OriginPro 9.0	75
5.	Resultados y discusión	77
5.1.	Pruebas y resultados obtenidos con muestras MIS	77
5.1.1.	Muestra 8343-3	77
5.1.2.	Muestra 8343-6	80
5.2.	Pruebas y resultados obtenidos con muestras MIM	81
5.2.1.	Muestra 8356-1	81

III Conclusiones	87
6. Conclusiones y Líneas Futuras	89
6.1. Objetivos Cumplidos	89
6.2. Competencias Adquiridas	89
6.3. Conclusiones	90
6.4. Líneas Futuras	90
IV Apéndices y Bibliografía	91
A. Publicaciones como coautor	93
Bibliografía	95

Índice de figuras

1.1. Relaciones entre magnitudes de un circuito eléctrico [2]	4
1.2. Estructura esquemática de la celda ReRAM	12
1.3. Posibles combinaciones de curvas I-V de Set y Reset [7]	13
1.4. Estructura ReRAM y estados de SET y RESET [10]	14
1.5. Forming y primeros ciclos de una muestra MIM formada por $Pt/Ta_2O_5 - TiO_2 - Ta_2O_5/RuO_x$ [11]	17
1.6. Operación de las celdas ECM [4]	18
1.7. Operación de las celdas VCM [4]	20
1.8. Operación de las celdas TCM [4]	22
2.1. Mesa de puntas Cascade Microtech	26
2.2. Esquema de la mesa de puntas Cascade Microtech	26
2.3. Detalle del pivote acoplador entre el equipo Keithley y la muestra	27
2.4. Visión general microscopio Leica S4 E [13]	28
2.5. Esquema de una bomba rotativa de una sola etapa	29
2.6. Criostato usado para la realización de los diferentes experimentos	30
2.7. Esquema del criostato de nitrógeno líquido [15]	31
2.8. Pines del sello del criostato [15]	32
2.9. Controlador de temperatura Oxford Instruments ITC503	33
2.10. Equipo de wire-bonding tpt HB05	36
2.11. Diagrama de bloques del analizador de semiconductores Keithley 4200-SCS	38
2.12. Configuración básica SMU	42
2.13. Conectores 4200-SMU	43
2.14. Unidad 4200-SMU con preamplificador 4200-PA	44
2.15. Conectores del preamplificador 4200-PA	45
2.16. Montaje del preamplificador en el equipo Keithley	46
2.17. Montaje del preamplificador de forma remota	46
2.18. Unidad GNDU	47
2.19. Conexiones de la unidad de tierra	48
2.20. Estructura de la unidad CVU	49
2.21. Diagrama de vectores y relaciones para el cálculo de impedancias	49
2.22. Modelos de medida simplificados	49

2.23. Ejemplo de la forma de onda con polarización DC	50
2.24. Ejemplo de barrido en DC	51
2.25. Ejemplo barrido en frecuencia	51
2.26. Terminales unidad 4200-PG2	52
2.27. Terminales unidad 4200-SCP2	53
3.1. Ciclo de ALD de Al_2O_3	56
3.2. Estructura muestra 8343-1	57
3.3. Estructuras muestras 8343 bicapa	58
3.4. Estructura muestra 8356-1	58
4.1. Muestras MIS y MIM preparadas para ser medidas	60
4.2. Configuración Keithley 4200-SCS/C	61
4.3. Conexiones con las puntas metálicas a los diferentes tipos de muestras	62
4.4. Conexión de la mesa de puntas con el equipo Keithley para medidas I-V	63
4.5. Conexión de la mesa de puntas con el equipo Keithley para medidas C-V y G-V	63
4.6. Colocación correcta del hilo	64
4.7. Muestra conectada por medio de la máquina de Wire-bonding	65
4.8. Conexión de las muestras al vástago del criostato	66
4.9. Conexiones entre el criostato y el analizador de semiconductores para la caracte- rización de las muestras	66
4.10. Interfaz de la aplicación KITE	68
4.11. Ventana de creación de un nuevo proyecto	69
4.12. Ventana para un nuevo Subsite	69
4.13. Ventana de propiedades de un Subsite	70
4.14. Ventana para la creación de un nuevo Device	71
4.15. Opciones de un Device	72
4.16. Ventana de configuración de un ITM	73
4.17. Proyecto utilizado para la realización de los diferentes experimentos	75
4.18. Diferencia en la representación de los datos	76
5.1. Proceso de electroforming en la muestra 8343-3	78
5.2. Test I-V realizados a las muestras 8343-3	79
5.3. Test G-V y C-V en SET realizados a las muestras 8343-3	79
5.4. Test G-V y C-V en RESET realizados a las muestras 8343-3	80
5.5. Test I-V realizados a las muestras 8343-6	80
5.6. Test I-V realizados a las muestras 8343-6	81
5.7. Proceso de electroforming en la muestra 8356-1	82
5.8. Ciclo marco de la muestra 8346-1	82
5.9. Ciclos marcos para la muestra 8356-1 a 150 K y 190 K	83
5.10. Control del proceso de SET de la muestra 8356-1	83
5.11. Control del RESET limitando la corriente de SET	84

5.12. Partes real e imaginaria del proceso de RESET en la muestra 8356-1	85
5.13. Lazos de susceptancia y conductancia durante ciclos de borrado acumulativos . .	86
5.14. Test de robustez: Señales conductanca y susceptancia correspondientes a los es- tados de SET y RESET durante 6000 ciclos consecutivos	86

Índice de tablas

1.1. Comparación entre memorias RAM convencionales y emergentes [7]	10
2.1. Conexiones de los pines del criostato [15]	32
2.2. Especificaciones para el termómetro de resistencia de platino [15]	32
2.3. Conexiones para diferentes tipos de sensores [16]	34
2.4. Rangos de fuentes y medidas de la unidad 4200-SMU	41
2.5. Voltajes y corrientes límites para el modelo 4200-SMU	42
2.6. Rangos de fuente y medidas de la unidad SMU con preamplificador	44
2.7. Características básicas unidad GNDU	47
2.8. Características de salida de los pulsos	52
2.9. Características temporales de los pulsos	53
2.10. Características de la unidad 4200-SCP2	53
4.1. Diferencias entre los ITMs y los UTMs	72
4.2. Funcionalidades en función del modo	74

Parte I

Introducción y Objetivos

Capítulo 1

Introducción

En el año 1971, el ingeniero Leon Ong Chua demostró de forma matemática los principios de la electrónica. Partiendo de las cuatro magnitudes que intervienen en un circuito eléctrico: voltaje, corriente, carga eléctrica y flujo magnético, Chua halló las relaciones que se producían entre ellas y así predijo que una de esas relaciones no se había encontrado experimentalmente. Las principales relaciones entre las magnitudes anteriores son:

- Carga eléctrica y corriente, ya que la corriente es causada por la variación de carga en el tiempo.
- Flujo magnético y voltaje, en este caso es el voltaje el que es causado por la variación de flujo.

Del resto de relaciones podemos observar que obtenemos los componentes básicos en electrónica:

- Resistencia, cuando pasa por ella una corriente obtenemos una variación de voltaje en sus extremos.
- Condensador, cuando ponemos una diferencia de potencial entre sus dos terminales nos encontramos con un almacenamiento de carga en su interior.
- Inducción, si a través de ella pasa una corriente se creará un flujo magnético.

Ya solo faltaba un dispositivo que uniese la carga eléctrica con el flujo magnético, el llamado memristor. El memristor se trata de un dispositivo capaz de recordar el estado físico en el que se encontraba en instantes pasados gracias al fenómeno en el cual esta basado, la conmutación resistiva. La palabra memristor viene por ello de *memoria + resistor*, por tanto, el nombre nos va a indicar que nos encontramos ante un tipo de dispositivo que podrá memorizar la resistencia eléctrica que presenta. [1]

La figura 1.1 resume las relaciones anteriores.

Como se puede apreciar en la figura 1.1 estos sistemas memristivos no solo abarcan los fenómenos en los que un dispositivo recuerda el estado de resistencia que presenta anteriormente,

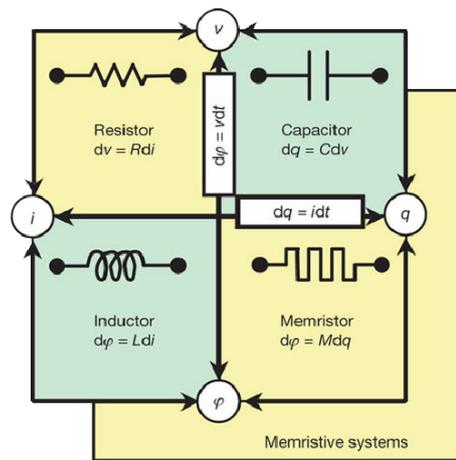


Figura 1.1: Relaciones entre magnitudes de un circuito eléctrico [2]

si no que también podemos encontrarnos con dispositivos que tengan memoria acerca de su estado inductivo, meminductores, o de su estado capacitivo, memcapacitores. Podremos ver el comportamiento de estos más adelante en la parte experimental de este trabajo.[1]

El fenómeno de conmutación resistiva consiste en el cambio súbito y no volátil de la resistencia eléctrica de una capa de material dieléctrico, como consecuencia de la aplicación de una tensión o corriente eléctrica. Esta no volatilidad hace que este dispositivo sea muy interesante para su uso como memorias, las denominadas memorias resistivas o más conocidas por su acrónimo ReRAM (*Resistive Random Access Memory*).

Por otra parte, atendiendo al hecho de que las memorias FLASH están llegando a su límite de escalabilidad, gran parte del esfuerzo en el mundo de la microelectrónica va dirigido a la investigación en nuevos tipos de memorias no volátiles que permitan una mayor escalabilidad y potencia. Estas memorias ReRAM se encuentran entre los mejores candidatos para en un futuro cercano sustituir a las actuales FLASH.

Actualmente las memorias FLASH tienen varias desventajas, como alto consumo de potencia en el funcionamiento, grandes tiempos de escritura y borrado, y que pueden ser usadas un número máximo de ciclos. Todo esto unido a que la escalabilidad de estas memorias está alcanzando su límite, hace que sea necesario el apostar por estas nuevas tecnologías de memorias no volátiles, tecnologías como RAMs ferroeléctricas (FRAM), RAMs de cambio de fase (PRAM) y las memorias en las que se basan este trabajo, las ReRAM.

Las ReRAM van a aportar velocidades de escritura y borrado mayores que las FLASH, del orden de nanosegundos y soportarán un mayor número de ciclos de escritura y borrado. Por otra parte, son compatibles con la tecnología CMOS, que es la que predomina fundamentalmente en la industria; además, el fenómeno en el que se apoyan las hace no volátiles, por lo que no se perderá la información almacenada. Otra de las ventajas que podemos encontrar es que van a necesitar un voltaje de operación mucho menor, por ello, la potencia consumida por el dispositivo se reducirá considerablemente. Por último, también es importante la idea de que es una tecnología multinivel, por lo que en una celda de memoria es posible almacenar más de un bit, haciendo el estudio de estas memorias muy interesante para el futuro de toda clase de

dispositivos electrónicos, como microprocesadores, aplicaciones *system-on-a-chip*, etc. [3]

En este trabajo caracterizaremos los fenómenos de conmutación resistiva en los que se basan este tipo de memorias y con ello intentaremos ver una posible viabilidad de estas.

En primer lugar, en el primer capítulo se plantearán las bases del fenómeno de conmutación resistiva. Posteriormente, se explicarán los diferentes equipos y montajes que han sido utilizados durante el análisis de las diferentes muestras a las que se les analizó su comportamiento, así como la formación de las muestras tratadas. A continuación se discutirán los resultados obtenidos y se retratarán las conclusiones obtenidas.

1.1. Motivación y objetivos de este trabajo

Gracias a los avances en materia de circuitos integrados logrados en las últimas décadas, se ha conseguido un importante salto en la capacidad de procesamiento de datos debido a memorias y procesadores cada vez más rápidos. Los avances alcanzados en las tecnologías de circuitos integrados en las últimas décadas nos han dado sistemas con poderosas capacidades de procesamiento debido a memorias y procesadores de alta velocidad y alta densidad. Además, los dispositivos electrónicos móviles portátiles dependen en gran medida del desarrollo de memorias de alta densidad, alta velocidad y baja potencia.

Por estos motivos el estudio de este tipo de tecnologías es tan importante para un avance en el futuro de la electrónica a corto plazo y esto hace que el objetivo sea el de desarrollar lo más rápidamente posible las memorias ReRAM.

1.1.1. Objetivos

Una vez explicados los motivos que llevan a la realización de este trabajo, se explicarán los objetivos que han sido perseguidos durante el desarrollo del mismo.

El objetivo principal en este proyecto ha sido el estudio y caracterización eléctrica de estructuras metal-aislante-metal (MIM, *metal-insulator-metal*) y metal-aislante-semiconductor (MIS, *metal-insulator-semiconductor*) que presentasen conmutación resistiva para su posible uso como memorias ReRAM.

Para llegar a alcanzar este objetivo principal se han ido completando una serie de objetivos intermedios que han permitido la consecución del objetivo global.

1. Estudio de los fundamentos en los que se basan las memorias ReRAM, así como resultados obtenidos para una mayor comprensión de los fenómenos que subyacen esta tecnología para, de este modo aplicar un protocolo para el estudio experimental de su comportamiento más eficiente.
2. Aprendizaje del manejo de los diferentes equipos de medida utilizados para el estudio de las muestras con las que se han trabajado así como un estudio de como han sido obtenidas las estructuras analizadas.

3. Caracterización eléctrica por medio de los equipos de medida presentes en el laboratorio y representación de los datos obtenidos.
4. Estudio de los resultados obtenidos para analizar el comportamiento de las muestras y ver así una posible viabilidad de las estructuras estudiadas.

1.2. Tipos de memorias

En este apartado haremos un repaso general acerca de los tipos de memorias existentes y en vías de desarrollo y con ello situaremos las memorias ReRAM en un contexto tecnológico global.

En primer lugar vamos a encontrarnos con 3 tipos de memorias, los dispositivos de almacenamiento masivo (MSD, *mass storage devices*), los dispositivos de acceso no aleatorio y los dispositivos de acceso aleatorio (*random access devices*).

1.2.1. Dispositivos de Almacenamiento Masivo

Son dispositivos pensados para un almacenamiento a largo plazo de una gran cantidad de información. La forma de acceso es secuencial, esto hace que, los tiempos para acceder dependan de la localización física de los datos relativos a la posición de las unidades de lectura/escritura.

Una de las clasificaciones más interesantes que podemos hacer para estos dispositivos es según su método de escritura:

- Media pregrabada: el proceso de almacenaje de información se hace durante el proceso de fabricación.
- De una sola escritura: puede ser grabada una vez por el usuario.
- Lectura/Escritura: puede ser grabada múltiples veces por el usuario. [4]

1.2.2. Memorias de Acceso no Aleatorio

Memorias de Acceso Secuencial

En este tipo de memorias no se especifica la dirección. Durante la escritura la información es introducida en la posición de la memoria en la que se conecten los terminales de entrada y se lee donde se conecten los terminales de salida, de esta forma se consigue que el tratamiento de la información introducida sea más sencillo.

Podemos distinguir principalmente 4 clases:

- Registros de desplazamiento: una orden de lectura o escritura desplaza la información una posición en la memoria. Pueden ser estáticos si pueden anularse los pulsos de desplazamiento o dinámicos si no pueden ser anulados.
- Memorias cola: la información escrita en primer lugar sale antes que la información introducida en ciclos posteriores, *First In-First Out* (FIFO).

- Memorias pila: en este caso la información que sale en primer lugar es la de la última operación de escritura realizada, *Last In-First Out* (LIFO).
- Memorias circulares: la información se desplaza de forma constante en la memoria si no se está ejecutando ninguna operación de entrada o salida de datos.[5]

Memorias Asociativas

O también llamadas *Content Addressable Memories* (CAM). Las memorias asociativas presentan una búsqueda de información durante la lectura algo diferente, ya que, no se indicará una posición de memoria y se pasará a leer su contenido, si no que se le pasará la información a la memoria y esta buscará si está contenida en alguna de sus posiciones. [5]

1.2.3. Memorias de Acceso Aleatorio

En este tipo de elementos las celdas de almacenamiento están organizadas en forma de matriz, lo que permite que haya un rápido acceso en paralelo por las líneas de la matriz a cualquier posición de la memoria. Están basadas en semiconductores, ya que, utilizan circuitos integrados basados en semiconductores para almacenar la información.

Podemos clasificar las memorias basadas en semiconductor según cuantas veces pueden ser sobrescritas en memorias de acceso aleatorio (*random access memories*, RAM) y memorias de solo lectura (*read-only memories*, ROM).

RAM

Se lee y escribe sin límite en el número de ciclos. En una clasificación aún más profunda podemos diferenciar memorias RAM volátiles y no volátiles, según la capacidad de retención que tengan.

Llamamos volátiles a aquellas que una vez la alimentación sea retirada, se pierde la información que tengamos. Dentro de las volátiles encontramos:

- SRAM (*Static RAM*): emplean *flip-flops* para diferenciar entre dos estados. Son memorias muy rápidas, con tiempos de escritura/borrado de 0.3 ns/0.3 ns. Se suelen utilizar como memorias cache donde el tiempo de acceso es crítico. Tienen un gran tamaño en comparación con el resto de tecnologías comentadas en este trabajo, puesto que, cada celda está formada por 6 transistores. Una de las ventajas que presentan las SRAM es que es diferencial, es decir, tenemos tanto el dato como el dato complementado en la celda. El proceso de lectura puede ser destructivo porque el dato puede ser cambiado durante esta operación de forma no intencionada. [6]
- DRAM (*Dinamic RAM*): usan una capacidad, en la que según la cantidad de carga que haya en ella tendremos un estado u otro. Este principio requiere que haya un refresco constante de la celda debido a que el dato puede perderse por corrientes de fuga del capacitor. En cuanto al tamaño son más pequeñas que las SRAM debido a que usan un solo

transistor por celda, la dificultad esta en hacer un capacitor suficientemente grande en cuanto a capacidad pero que este ocupe el menor espacio posible. Debido al uso de un solo transistor por celda, solo contamos con el dato y no con el dato complementado. La lectura es destructiva, ya que, se moverá carga de la capacidad y por ello necesitaremos un amplificador sensor al no hacer una lectura completa para que el dato no sea destruido por una descarga del capacitor profunda. No obstante, esto no es demasiado problemático debido al refresco constante de la celda. Puede llegar a los 3×10^{16} ciclos de lectura/escritura. Son utilizadas como memorias principales donde la capacidad es vital para el almacenamiento y procesamiento temporal de la información. [6]

Dentro de las no volátiles tenemos una gran variedad atendiendo al fenómeno físico en el que se basen. Muchas de ellas son tecnologías que no estan todavía maduras y necesitan seguir siendo estudiadas. Suelen estar basadas en materiales electrónicos nuevos que no utilizan las tradicionales tecnologías de semiconductores. Las principales tecnologías que podemos distinguir son:

- Memorias ferroeléctricas (*ferroelectric memories*, FRAM): cuando un campo eléctrico suficientemente fuerte ($E > E_c$, siendo E_c el campo coercitivo) es aplicado a un material ferroeléctrico, se produce un cambio en la polarización ferroeléctrica del material que se comporta de forma histérica. Lo que nos encontraremos será un lazo de polarización frente al campo eléctrico con lo que se obtienen 2 estados diferenciados, y esta es la base de las memorias FRAMs. Este tipo de memorias apareció en la década de 1980, algunos años después de las memorias FLASH. Tienen grandes ventajas, como el bajo consumo y una alta velocidad de escritura.

Sin embargo, no se ha alcanzado hasta ahora la densidad de integración esperada. Esto es debido a que las FRAMs actuales tienen una celda formada por 1 transistor y 1 capacitor, y estos tienen un límite en su escalado con los que el tamaño de la celda es grande comparado con las memorias FLASH o DRAM. Por ello, es necesario la implementación de condensadores 3D para no aumentar el tamaño lateral del condensador pero sí su área y con ello obtener la polarización requerida para retener la información.

- Memorias de cambio de fase (*phase-change memories*, PRAM): están sustentados en materiales de cambio de fase, como los calcogenuros ¹, los cuales tienen la capacidad de la transición de fase reversible entre las fases amorfa y cristalina del material debido al calentamiento Joule. Este cambio de fase hace que cambie la resistencia así como la reflectividad. A diferencia del almacenamiento óptico, la temperatura a la que opera puede estar por encima de la temperatura ambiente, por ejemplo unos 85 °C en un chip dentro de un ordenador. La celda de memoria de cambio de fase guarda la información en la fase del material y necesita ser programada y leída por un dispositivo de acceso que suministre los pulsos de corriente que sean requeridos y esté en serie con la celda PRAM.

¹Los calcogenuros son unos compuestos los cuales tienen un anión formado por un elemento del Grupo 16 (Anfígeno) y un elemento metálico de carácter electropositivo. Los calcogenuros son derivados de sulfuros, seleniuros y telurios.

La llamada operación RESET será la que necesite de una corriente mayor desde el dispositivo de acceso, en esta operación, se produce una fusión y extinción de una fracción sustancial del material de cambio de fase para conmutar la celda PRAM al estado de alta resistencia. La operación contraria será la de cristalización (o SET) requiere pulsos de corriente más pequeños aunque estos deben ser largos.

La idea de usar este método como memoria se remonta 40 años atrás, sin embargo la tecnología no estaba lo bastante evolucionada con respecto a la calidad del material y al consumo de potencia, por estos motivos no se pudo llevar a cabo su comercialización. El progreso conseguido en el desarrollo de materiales de cambio de fase han hecho que se vuelva a retomar la investigación en este tipo de memorias. Ya se han conseguido fabricar PRAMs de 512 MB usando una tecnología de 40 nm. y se espera que las PRAMs reemplacen a las memorias NOR-FLASH en un futuro cercano.

- Memorias magnéticas (*magnetic memories*, MRAM): se piensa que pueden llegar a sustituir a memorias como las SRAM o las FLASH. Hay 2 tipos principales de memorias magnéticas: MRAMs de escritura de campo y MRAMs de transferencia de spin (STTMRAM). En las primeras, cada celda de memoria se escribe con un campo magnético alrededor de la línea de corriente. Actualmente estas memorias están en producción llegando hasta los 16 megabit, sin embargo, su principal problema es la alta corriente de escritura, que hace que sea muy difícil de escalar.

Las STTMRAMs apoyadas en la corriente polarizada de un spin tienen una buena proyección de futuro. No obstante hay 2 aspectos que son preocupantes. La relación OFF/ON debe aumentar a medida que la tensión de la línea de bits se hace más baja, y también la energía disipada durante la operación es algo elevada.

- Memorias resistivas (*resistance memories*, ReRAM): Las memorias resistivas incluyen todos los tipos de memorias que usan dos o más estados de resistencia distintivos como los números binarios '0' y '1'. Por lo tanto, PRAMs y MRAMs en principio podrían ser considerados como memorias resistivas, no obstante el comportamiento no es el mismo. Los pioneros llamaron a este tipo de memoria ReRAM sin especificar el mecanismo.

Los materiales para ReRAMs cubren todos los materiales que exhiben conmutación resistiva no volátil, donde la conmutación se hace mediante campos eléctricos, que no sean calcogenuros superiores de tipo de cambio de fase.

El conmutador resistivo en cada célula de memoria de un ReRAM de tipo 1 transistor 1 resistencia (1T1R) consiste en una capa de conmutación y un electrodo superior (TE) y un electrodo inferior (BE) que encierran una capa intermedia donde se produce la conmutación. Esta célula de conmutación que se comporta como un condensador se caracteriza por dos estados de resistencia distintivos: un estado de alta resistencia (*high resistance state*, HRS) y un estado de baja resistencia (*low resistance state*, LRS). Mediante la aplicación de una tensión y una corriente determinados a la célula, se puede lograr una conmutación reversible entre el HRS y el LRS. Una vez que el estado ha sido cambiado, la célula retiene

Tabla 1.1: Comparación entre memorias RAM convencionales y emergentes [7]

Tipo	Memoria volátil		Memoria no volátil		Memorias no volátiles emergentes			
	SRAM	DRAM	NOR-FLASH	NAND-FLASH	MRAM	PRAM	FRAM	RRAM
Elementos de celda	6T	1T1C	1T	1T	1(2)T1R	1T1R or 1D1R	1T1C	1T1R or 1D1R
Celda	Cerrojo	Condensador de pila	Puerta flotante/trampas de carga	Puerta flotante/trampas de carga	Magnetoresistencia	Cambio de fase	Cambio de polarización	Cambio de resistencia
Mínimo tamaño de celda	140F ²	6F ²	10F ²	5F ²	20F ²	4,8(4)F ²	22F ²	4F ²
Tiempo de escritura/borrado	0.3ns/ 0.3ns	<10ns/ <10ns	1ms/ 10ms	1ms/ 0.1ms	10ns/ 10ns	20ms/ 50ns	10ns/ 10ns	5ns/ 5ns
Robustez (ciclos)	>3 × 10 ¹⁶	>3 × 10 ¹⁶	>10 ⁵	>10 ⁵	>3 × 10 ¹⁶	10 ⁸	10 ¹⁴	>10 ¹⁰
Aplicación	Caché	Memoria principal	Almacenamiento	Almacenamiento	Almacenamiento	Almacenamiento	Almacenamiento	Almacenamiento/ Memoria principal

el nivel de resistencia particular durante un largo tiempo.

La conmutación resistiva reversible ya fue observada 4 décadas atrás en varios óxidos binarios como Nb_2O_5 , Al_2O_3 , SiO_2 y TiO_2 . La investigación actual en conmutación resistiva empezó a principios de este milenio.

Los resultados provocaron que se retomase con gran interés la conmutación resistiva en óxidos para su aplicación en los ReRAM, ya que, esta línea había sido parada durante más de tres décadas. Esta atención inspiró una gran investigación sobre la conmutación resistiva en diversos óxidos, no sólo los óxidos de tipo perovskita, sino también los óxidos metálicos de transición binarios (TMO) y los óxidos dieléctricos de alta k con una banda de gap ancha. Un gran número de trabajos sobre conmutación resistiva se ocupan de un gran número de materiales con diferentes funcionalidades, por ejemplo: dieléctricos, paraeléctricos, ferroeléctricos, ferromagnéticos y semiconductores. Los materiales con propiedades contrastantes, es decir, diferentes funcionalidades, muestran una conmutación resistiva universal. Este tipo de universalidad hace que la comprensión de los fenómenos sea complicada.

Las memorias resistivas tales como PRAMs y ReRAMs están, debido a su comportamiento físico, más libres de problemas de escala que la memorias basadas en capacitor tales como DRAMs y FRAMs. Los ReRAMs pasivos basados en cruces de arrays parecen lograr una regla de diseño $4F^2$ debido a la falta de selectores de celda MOSFET. Cuando la velocidad de operación de ReRAMs aumente, las DRAM podrían ser reemplazadas, lo que permitiría a los sistemas encender y apagar sin reiniciar. Por otra parte, las ReRAM podrían llegar a sustituir a los discos duros una vez que alcancen períodos de vida comparables.[4, 7]

La tabla 1.1 nos ofrece un resumen de la clasificación de las memorias de acceso aleatorio.

ROM

Los ciclos de lectura/escritura son limitados. La información que necesite ser almacenada se debe grabar durante el proceso de fabricación, mediante el uso de máscaras. Si nos fijamos en si las memorias ROM pueden ser reprogramadas, nos encontramos con:

- OTPROM (*one-time programmable* ROM): como su nombre indica es un tipo de ROM que no puede volver a ser programada.
 - EPROM (*erasable programmable* ROM): en este caso la memoria si puede ser reprogramada de diferentes formas:
 1. EPROM (*Erasable Programmable* ROM): puede ser grabada un gran número de veces. Para el proceso de borrado es necesario exponer la memoria a rayos ultra-violeta, lo que conlleva que el tiempo de borrado sea importante (del orden de minutos).
 2. EEPROM (*Electrically Erasable Programmable* ROM): el borrado en este caso se hace de forma eléctrica, aunque algo mas lento que en las memorias RAM, pudiendo llegar a hacerse 1000000 de veces. La celda de memoria la forman 2 transistores MOSFET. Para trabajar con este tipo de ROM son necesarias tensiones mayores.
 3. FLASH: al igual que las memorias EEPROM su contenido puede ser borrado de forma eléctrica, no obstante, difieren en el hecho de que el borrado debe hacerse por bloques completos en vez de un valor concreto, como pasaba con las anteriores. Esto hace que memorias de una mayor capacidad puedan ser creadas. Cada celda de memoria esta compuesta por un transistor MOSFET (oxide–semiconductor field-effect-transistor) con una puerta flotante adicional. El tiempo de operación de una memoria FLASH es mucho mas lenta que la de un DRAM (tiempos de escritura/borrado: 1 ms/0.1 ms).
- [8]

1.3. Bases de las memorias ReRAM

En este apartado veremos las bases en cuanto a materia de compuestos que forman las celdas de las ReRAM, así como, los procesos en general por los que obtenemos los estados diferenciados en la memoria.

Atendiendo a la figura 1.2 podemos ver el esquema de la estructura que conformará las celdas de la ReRAM. Vemos que se trata de una estructura sencilla compuesta por electrodos a ambos lados de una capa activa donde se producirá principalmente el fenómeno del cambio de resistencia del material que afectará al comportamiento de toda la celda. Posteriormente indicaremos los materiales con los que se puede observar RS y con los que se fabricarán estas estructuras. Las ReRAMs pueden ser integradas en crossbar arrays fácilmente gracias a que su tamaño de celda es pequeño, de $4F^2$, siendo F el tamaño característico mínimo. Además todavía podríamos reducir más el tamaño mediante arquitecturas tridimensionales, de esta forma obtenemos una relación de $4F^2/n$, siendo n el número de capas apiladas.

Como ya se ha comentado las ReRAM basan su funcionamiento en la conmutación de la resistencia del material desde un estado de alta resistividad a uno de baja o viceversa, este comportamiento se muestra cuando un voltaje determinado es aplicado. Al estado de alta resistividad le llamaremos OFF mientras que, cuando la resistencia que presenta la celda es baja llamaremos a ese estado ON. El estado de ON será asociado a ser un “1” lógico y el de OFF será un “0”. Los cambios de HRS a LRS lo llamaremos SET o de escritura y para la transición

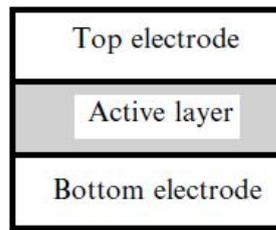


Figura 1.2: Estructura esquemática de la celda ReRAM

contraria llamaremos a este proceso RESET o de borrado, los cuáles comentaremos más en profundidad más adelante.

1.3.1. Tipos de RS según su polaridad

Observando la polaridad en la cual encontramos los procesos de SET y RESET podemos hablar de 2 tipos de conmutación resistiva, unipolar y bipolar. La unipolar es aquella en la que la conmutación de HRS a LRS y de LRS a HRS ocurren para un voltaje de una misma polaridad, o bien positivo o bien negativo, pero no ocurre por tanto en la otra polaridad. De esta forma solo podemos manejar la amplitud que introducimos a la muestra. Por otra parte, la conmutación resistiva puede ser bipolar, esto significa que las transiciones entre estados de ON a OFF y viceversa se producirán a polaridades opuestas de voltaje, teniendo así 2 variables: la amplitud del voltaje introducido así como su polaridad.

Estos 2 efectos podemos apreciarlos en la figura 1.3 donde están definidos los voltajes umbrales donde se producen los estados de SET (f_{set}) y de RESET (f_{reset}).

Tanto en el caso unipolar como en el bipolar, obtendremos al menos 2 estados bien diferenciados en la memoria. Estos 2 estados los obtendremos por medio de un cambio en el estado de los materiales que forman la estructura de la celda, en concreto el cambio que hará que la memoria este en HRS o LRS se producirá mayoritariamente en la capa activa, que estará compuesta por uno o varios materiales dieléctricos, de forma que al aplicar un voltaje determinado se creará una unión desde el TE hasta el BE que hará que la resistencia de la estructura sea menor (LRS), la cual no se romperá a menos que otra tensión (o bien de la misma polaridad en el caso unipolar o de diferente en el caso bipolar) sea aplicada a la muestra, obteniendo así de nuevo una estructura con una gran resistencia (HRS) con respecto al otro estado. Es importante destacar que tanto el estado de HRS como el de LRS no son destruidos con el tiempo si no que será un agente externo el que intencionadamente cambie entre los 2 estados, por tanto hablamos de que el proceso es no volátil.

Existe un caso especial en el que el SET o el RESET no se producen siempre a una misma polaridad, si no que estos procesos se pueden producir en cualquier polaridad, este tipo de conmutación resistiva es denominada apolar.

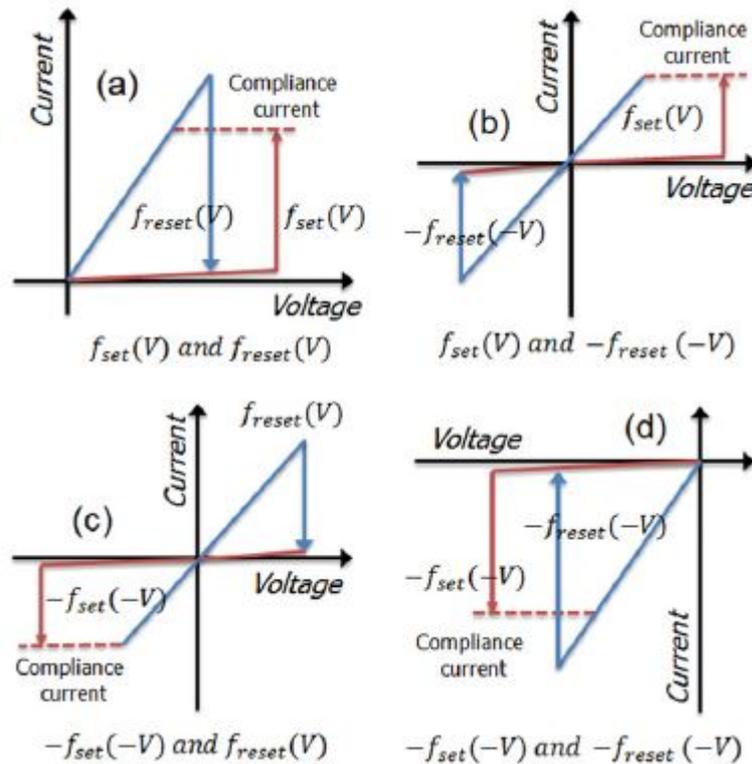


Figura 1.3: Posibles combinaciones de curvas I-V de Set y Reset [7]

1.3.2. Materiales usados en ReRAMs

La conmutación resistiva ha sido observada en materiales inorgánicos, orgánicos e híbridos orgánicos e inorgánicos. En los materiales inorgánicos el RS está relacionado con la formación y la ruptura de filamentos conductores que proceden de la migración iónica. Para los materiales orgánicos la conmutación en la resistencia del material suele estar debida a la transferencia de carga inducida por campo eléctrico para materiales orgánicos. Como material activo se usarán dos materiales diferentes, uno donador de electrones y otro aceptador, o un material que tenga una parte donadora y otra aceptadora. Con la aplicación de un campo eléctrico externo podemos inducir la transferencia de electrones entre donante y aceptador. Las cargas quedarán atrapadas en esa capa activa de espesor de nanómetros haciendo de esa forma que convirtamos el material en un interruptor que podemos manejar externamente. Cuando la película activa está hecha de materiales orgánicos / poliméricos y sus compuestos, puede tener una alta flexibilidad mecánica. Los dispositivos electrónicos flexibles tienen una aplicación importante en algunas áreas, tal como electrónica plegable. Además de la aplicación de memoria, la combinación de ReRAMs con otros dispositivos electrónicos puede conducir a nuevas funciones. Por ejemplo, una ReRAM flexible combinado con un diodo emisor de luz en serie puede usarse como papeles electrónicos. [9]

La figura 1.4 muestra la estructura esquemática y el funcionamiento de un dispositivo ReRAM. El dispositivo consiste en una capa aislante, normalmente un óxido metálico (MeOx), interpuesto entre un electrodo superior (TE) y un electrodo inferior (BE), ambos generalmente constituidos por capas o pilas metálicas (figura 1.4 (a)).

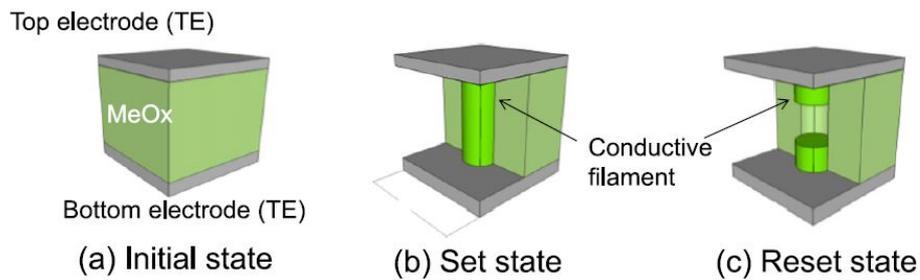


Figura 1.4: Estructura ReRAM y estados de SET y RESET [10]

Con ello tendríamos una estructura metal-aislante-metal (MIM). Otras veces la estructura se modifica de forma que en el BE nos encontramos con un material semiconductor, como por ejemplo el silicio, obteniendo una estructura de metal-aislante-semiconductor (MIS). La mayoría de los materiales van a presentar un comportamiento de conmutación resistiva filamentar, es decir, el elemento formado en el material que hace que cambie la resistencia del material es un filamento conductor entre los 2 electrodos. No obstante, no es la única. También podemos encontrar que este RS puede ser de tipo no filamentar, en este caso encontraremos una estructura diferente en el estado de LRS, pudiendo observar por ejemplo que la unión entre los 2 electrodos se produce mediante un volúmen, sin embargo, la diferencia en los mecanismos de formación de la unión para RS filamentar o no filamentar todavía no han sido probados.

Ahora nos centraremos en los materiales que pueden componer la capa donde se produce el fenómeno de conmutación resistiva, la capa de dieléctrico. Veremos materiales como óxidos, calcogenuros y materiales basados en carbono (orgánicos).

Conmutación resistiva en óxidos

- TMOs binarios

El fenómeno de RS en óxidos metálicos es conocido desde los años 60. Podemos encontrar conmutación resistiva en óxidos de elementos de periodo 4 como TiO_2 , VO_2 , Cr_2O_3 , MnO_x , FeO_x , CoO_x , NiO y Cu_xO , de periodo 5 como Nb_2O_5 o de periodo 6 como TaO_x y WO_x .

- TMOs complejos de tipo Perovskita

Este tipo de compuestos exhiben una gran abanico de funcionalidades como ferroeléctrico, magnetoresistencia o conmutación resistiva.

- Óxidos dieléctricos de alta k con banda de gap grande

En este caso podemos mencionar dieléctricos que presentan conmutación resistiva tales como Al_2O_3 y Gd_2O_3 . El compuesto Al_2O_3 se ha estudiado de diferentes maneras:

1. Con electrodos inertes: como Pt y Au, mostraban poca estabilidad de los voltajes donde se producen el SET y RESET, así como una diferencia pequeña entre HRS y LRS.

2. Con electrodos de Al: en este caso tanto comportamiento unipolar como bipolar puede ser observado en la estructura.
3. Con electrodos reactivos con oxígeno: como Ti. El electrodo de Ti se forma sobre una película de Al_2O_3 usando un proceso de deposición ex situ. Una fina capa de hidróxido de aluminio en la superficie es probable que se forme con la exposición al aire húmedo de una película de Al_2O_3 . La capa de hidróxido de aluminio puede convertirse en una capa de Al_2O_3 con la oxidación de la capa de metal reactiva al oxígeno posteriormente depositada. Por lo tanto, el electrodo de Ti que crece sobre la capa de hidróxido de aluminio se oxida a TiO_2 o al óxido de Ti inferior. Los óxidos de TiO_2 y Ti más bajos son también materiales de conmutación resistivos, de manera que la capa de óxido interfacial de Ti en esta célula de conmutación puede contribuir a la conmutación resistiva.

Conmutación resistiva en calcogenuros superiores

Aquí están contenidos calcogenuros como sulfuros, telurios o seleniuros, aunque solamente tenemos que centrarnos en los que tienen un comportamiento de cambio resistivo no los que conllevan un cambio de fase. Podemos incluir algunos sulfuros amorfos como As_2S_3 o Sb_2S_3 , y sulfuros con estructura cristalina como CdS y PbS que muestran un comportamiento bipolar. En la superficie de estos sulfuros se podían apreciar como pequeñas burbujas en la superficie después de la conmutación que indicaban donde se había formado el filamento conductor. También podemos encontrar telurios amorfos como In_2Te_3 y As_2Te_3 , o cristalinos como $ZnTe$. En el caso de los seleniuros amorfos destacan $GeSe$ y $GeSe_xTe_{1-x}$ con comportamiento unipolar en los que la presencia de un filamento conductor puede ser observado.

Conmutación resistiva en materiales basados en carbono

Se ha registrado conmutación resistiva en capas de óxido de grafeno en sistemas con electrodos de difusión como Cu y en electrodos reactivos con oxígeno como Al .

1. En electrodos de difusión, la mayoría de capas dieléctricas permiten a los iones de Cu difundirse a través de éstas mostrando un comportamiento bipolar debido a la formación y ruptura de un filamento conductor de iones de Cu . Por ello, en este caso la película de óxido de grafeno sirve como medio de difusión de cationes, además de hacer de separación entre los 2 electrodos. Por tanto el RS no puede ser considerado como una propiedad de la capa de óxido de grafeno.
2. En electrodos reactivos al oxígeno, el cambio de resistencia es atribuido a la capa de Al_2O_3 formada entre el electrodo y el óxido de grafeno.

También una película con un electrodo de W se ha probado como material con conmutación unipolar. El mecanismo que se sugiere que interviene es la formación y ruptura de filamentos conductores de tipo sp^2 en la matriz de carbono de tipo sp^3 . La mayoría de materiales orgánicos

se utilizan con electrodos de Al , por lo que se piensa que el efecto de conmutación puede venir dado por la interfaz AlO_x más que por el material orgánico. [7]

1.3.3. Forming, SET Y RESET

En esta sección nos centraremos en los diferentes procesos de forming, de set y de reset, viendo cual es su comportamiento en la celda de memoria.

- El forming es el proceso por el que formamos la unión entre el electrodo superior e inferior en la muestra. Este proceso se le suele llamar electroforming, ya que el forming se hará por medio de la aplicación de un voltaje o corriente en la celda ReRAM. Se realiza al principio del todo, cuando la muestra esta “virgen” y todavía no muestra el proceso de conmutación resistiva. Con el forming lo que conseguimos es que la celda empiece a tener este comportamiento, creando una primera unión de baja resistencia, por lo que los voltajes o corriente aplicados serán mayores que los que llevan la memoria a estado de SET y RESET. Ya que es la formación de una unión conductora se dará para la misma polaridad que el estado de SET tanto en unipolares como bipolares. Una vez realizado el forming ya no se puede volver al estado en que la celda no presentaba conmutación resistiva, el forming es irreversible en ese sentido.
- En el proceso de SET llevamos la celda de HRS a LRS por medio de la creación de una unión entre el TE y el BE con una alta conductividad. Esta unión puede ser de 1 dimensión o de 2 dimensiones, según sea filamentar o en área. Para que se produzca este proceso es necesario que la celda de memoria esté en un estado de baja conductividad o HRS, es decir, que el filamento conductor entre los electrodos no exista, al menos completo. En ese momento pondremos un voltaje determinado con lo que fomentaremos su creación. Este filamento no desaparecerá con el tiempo, con lo que tenemos un estado estable y no volátil. Como ya hemos comentado esta unión puede ser revertida con el correspondiente voltaje.
- El proceso de RESET es el contrario al de SET. En este caso la celda pasa de LRS a HRS por medio de la destrucción, total o parcial, de la unión entre el TE y el BE previamente hecha en el proceso de forming o de SET. Por tanto, antes de hacer el RESET la muestra estará en un estado de alta conductividad. Este estado también es no volátil y para pasar de nuevo al estado de SET un voltaje tendrá que ser introducido. [3]

Podemos ver estos procesos en el ejemplo de la figura 1.5, realizados en una muestra MIM a temperatura ambiente.

Una vez vistas las características generales de forming, SET y RESET, pasamos a ver los tipos de RS que existen en función del proceso que da lugar a que haya conmutación resistiva.

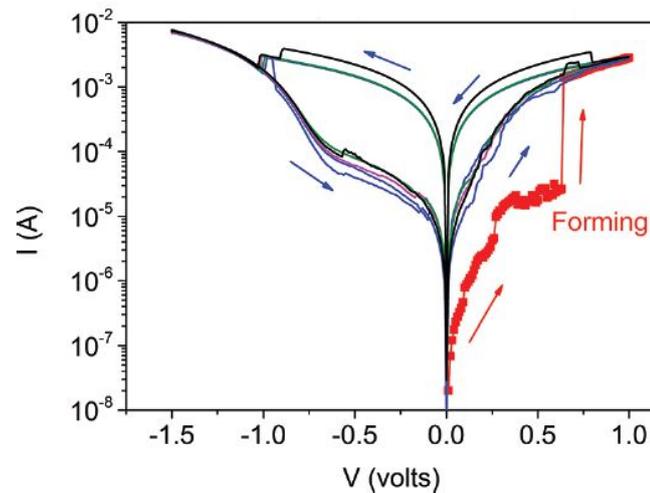


Figura 1.5: Forming y primeros ciclos de una muestra MIM formada por $Pt/Ta_2O_5 - TiO_2 - Ta_2O_5/RuO_x$ [11]

1.4. Memoria de metalización electroquímica

También llamadas de Puente Conductor o celdas de metalización programable. El modo básico de funcionamiento puede ser observado en la figura 1.6, donde se puede apreciar una gráfica I-V. La celda consiste en un electrodo hecho a partir de un electrodo metálico activo electroquímicamente, como Ag o Cu, el otro electrodo sería también metálico pero en este caso inerte, como Pt, Ir, Au o W, entre medias de ambos electrodos habría una fina capa conductora de iones del metal activo. Esta capa puede ser un electrolito sólido que contiene cationes del metal o como aislante, dopado con cationes del metal. Como ya se ha hablado anteriormente, hay una larga lista de materiales en los cuales se ha encontrado este tipo de memoria si se depositan en una capa mediante “*sputtering*”, ALD (*Atomic Layer Deposition*) o CSD (*Chemical Solution Deposition*). [4, 3]

En el HRS de la celda no hay electrodeposición del metal activo en el inerte (A), esta en estado de OFF. Durante el proceso de SET (B - C), una tensión positiva es aplicada al electrodo activo, en este caso el compuesto por Ag y este se oxida en iones Ag^+ que derivarán hacia el electrodo inerte debido al campo eléctrico. Siendo el electrodo inerte el cátodo, se produce una reducción electroquímica y una electrocristalización de Ag en la superficie del electrodo inerte. Este proceso tiene como resultado la creación de un filamento de Ag que crece hacia el electrodo activo hasta que se produzca un contacto eléctrico con el otro electrodo, lo que nos dará el estado de ON (D). Para resetear la muestra el voltaje aplicado será de una polaridad opuesta, lo que hace que se disuelva el filamento anteriormente creado (E), llevando de nuevo la celda al estado de OFF (A).

1.4.1. Forming y SET

El proceso de SET sigue estos pasos consecutivos:

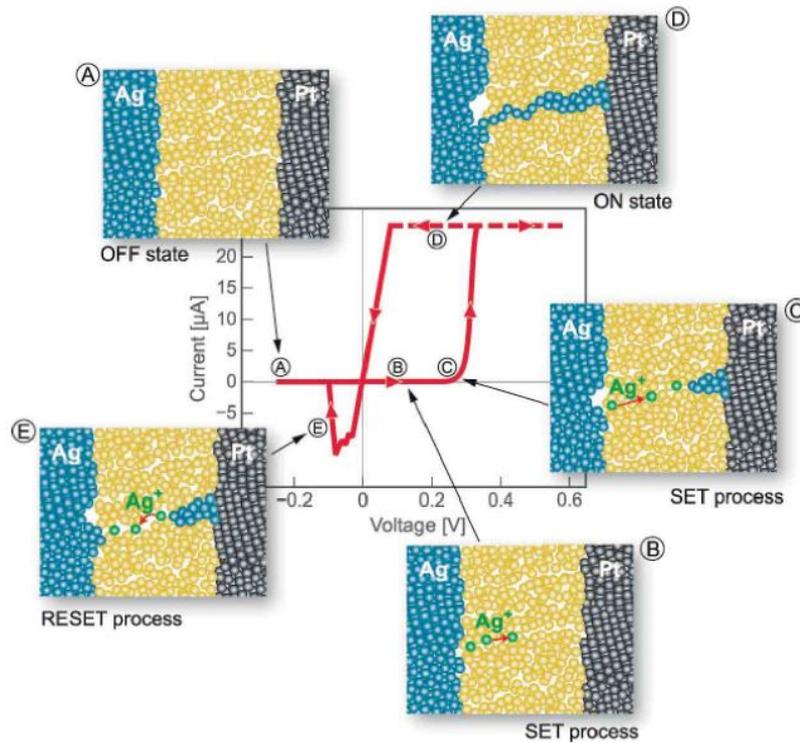


Figura 1.6: Operación de las celdas ECM [4]

1. Oxidación del ánodo y disolución del metal de acuerdo con la reacción:



donde M^{z+} representa los cationes del metal en la capa de electrolito sólida.

2. Se produce una migración de los cationes M^{z+} a través de la capa de electrolito sólida debido a la acción de un campo eléctrico intenso, la migración de estos cationes puede verse facilitada por diversos defectos en la estructura de la celda.
3. Reducción y electrocristalización del metal activo en la superficie del electrodo inerte siguiendo la reacción de deposición catódica:



4. El proceso de electrocristalización lleva a la formación de un filamento conductor que crece en la dirección del electrodo activo, hasta que se forme un contacto eléctrico con una resistencia R_{ON} limitado por la corriente límite (I_{cc} o $I_{compliance}$).

Generalmente el contacto eléctrico viene dado por un solo filamento conductor, aunque en un primer momento se vayan creando varios filamentos, cuando el primer filamento haga contacto el voltaje caerá y se alcanzará la corriente límite. El diámetro del filamento y lo fuerte que sea el

contacto eléctrico puede ser controlado por el nivel de I_{cc} que sea elegido. Esto hace que este tipo de celdas presente la posibilidad de una programación multinivel, ya que existe la posibilidad de elegir la R_{ON} , que viene dado por el estado del filamento.

1.4.2. RESET

El proceso de RESET depende del SET establecido anteriormente. Se pueden distinguir los siguientes pasos dentro del proceso de RESET:

1. La conducción electrónica del filamento metálico dará lugar a que se produzca el efecto Joule siendo la parte con más temperatura la más estrecha del filamento, que será la más cercana al electrodo activo. En la superficie del filamento en contacto con el electrolito que le rodea se producen procesos de disolución y redeposición electroquímica, que llevan a la disolución del filamento. Este proceso tendrá más fuerza en la parte más caliente del filamento.
2. Una vez que el filamento rompe, el proceso electroquímico empieza a dominar el mecanismo de RESET, disolviendo la parte de filamento restante en contacto con el electrodo inerte. Mientras el gap sea pequeño puede haber corrientes de túnel.
3. En una última fase, se produce una completa disolución del filamento restante y del resto de filamentos que se hayan podido formar durante el proceso de SET. De esta forma volvemos a llegar al estado de OFF. [4]

1.5. Memoria de cambio de valencia

Para este tipo de celdas de memoria, la estructura MIM está compuesta por una interfaz activa, electrodo activo, donde el proceso de conmutación tiene lugar, una capa intermedia de conducción iónico-electrónica y un electrodo ohmico al otro lado. En este caso nos centraremos en una capa intermedia de óxido conductor tipo n , aunque puede haber variantes en este material. En la figura 1.7 se muestra una curva I-V típica.

En el estado de OFF, el filamento está formado por un óxido conductor tipo n y una barrera de potencial. Cuando aplicamos una tensión de SET negativa, las vacantes de oxígeno son atraídas desde el óxido del filamento hacia la barrera, lo que hace que la longitud y la anchura de la barrera decrezcan debido a un proceso local de reducción, que lleva a la celda a un estado de ON. Para el proceso de RESET se aplica un voltaje positivo al electrodo activo, lo que hace que las vacantes de oxígeno sean repelidas produciendo una reoxidación local que vuelve a hacer que la celda esté en OFF.

1.5.1. Forming

La tensión necesaria para hacer el forming es mayor que con la que luego haremos los SETs. Dependiendo del metal que componga el electrodo, el forming será posible para ambas polaridades. El proceso conlleva la oxidación del metal. Típicamente no es uniforme y lleva a la

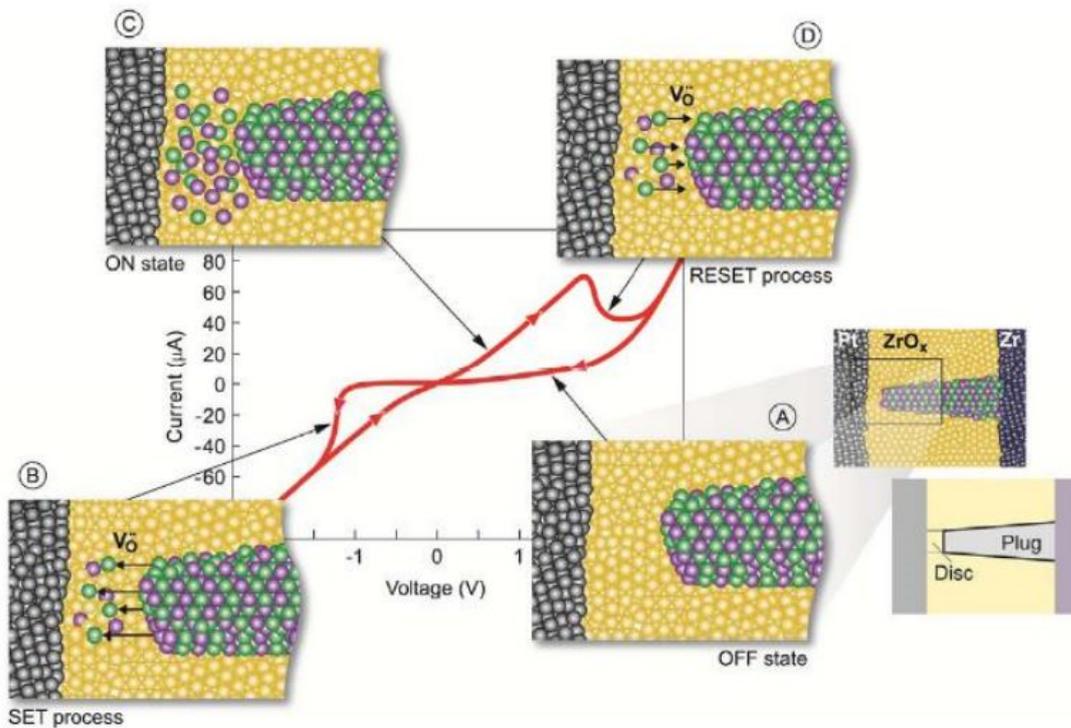


Figura 1.7: Operación de las celdas VCM [4]

formación de filamentos conductores tipo n . Durante el forming habrá unas altas temperaturas locales debido a las corrientes que se concentran en esa zona y a los altos voltajes que se dan. Esto puede acelerar el proceso de forming dando lugar a cambios en la morfología de la celda. El voltaje de forming necesario es menor cuanto más fina sea la capa de óxido.

1.5.2. SET y RESET

El proceso redox que tiene lugar durante el proceso de forming hace que haya una conexión tipo n que será un filamento deficiente en oxígeno. Los procesos de SET y RESET tendrán lugar en la parte de la barrera de potencial. El tamaño del filamento quedará determinado por las condiciones de forming y tendrá influencia en los parámetros eléctricos de los procesos de SET y RESET. En el estado de OFF la resistencia de la celda será en su mayor parte la que tiene esa barrera de potencial y en menor medida la parte del filamento que sigue formado. En este estado de OFF hay una barrera de energía significativa debido a que esta zona está oxidada.

Durante el SET los iones de oxígeno son apartados de la zona de barrera de potencial. Esta extracción lleva a la reducción de esta zona, lo que resulta en un decremento de la anchura de la barrera. En el estado de ON como consecuencia hay un incremento de la conducción iónica. En ON la resistencia estará determinada por la resistencia de la barrera de potencial, ahora reducida, y la resistencia del filamento. Esta última no será muy grande debido a que el óxido conductor representará un semiconductor.

En el proceso de RESET, los iones de oxígeno son atraídos a la zona de la barrera, llevando

la celda al estado de OFF de nuevo. [4, 3]

1.6. Memoria termoquímica

En las celdas de memoria termoquímica los procesos termoquímicos tienen más fuerza que los electroquímicos y por ello la conmutación suele tener un carácter unipolar. Durante la conmutación, los gradientes de temperatura que se producen dan lugar a variaciones locales estequiométricas y reacciones redox y esto hace que haya un cambio en la conductividad electrónica. La conmutación en este tipo de memorias suelen ser observadas en óxidos metálicos que muestran una gran resistividad en el estado más oxidado y menor en el estado reducido, como por ejemplo: ZrO_x , TiO_x , Fe_2O_3 o Al_2O_3 . En este caso el metal usado para el electrodo superior puede ser distinto, a diferencia de lo que pasaba en las memorias de cambio de valencia que era requerida una asimetría.

Podemos ver una curva I-V característica de estas memorias en la figura 1.8.

Durante el forming hay un aumento de corriente debido a una ruptura termoeléctrica y a la creación de un filamento conductor en la celda. El proceso está limitado por I_{cc} , controlando así la resistencia en ON. Cuando ocurre el ciclo de RESET la corriente límite es superada por un pico de corriente que disuelve parcialmente el filamento conductor. El estado de ON en la celda muestra una relación lineal entre corriente y tensión, debido al filamento conductor metálico formado. En el caso del estado OFF la relación corriente tensión puede llegar a ser incluso exponencial debido a un comportamiento semiconductor de este estado. Esta relación puede ser atribuida a una alta densidad de defectos profundos en la banda de gap.

1.6.1. Forming y SET

El forming comienza con el mecanismo de conducción de la muestra aún virgen. El voltaje aplicado y la corriente que se deriva por ello, se traducen en calentamiento Joule. Ya que la conductividad de la muestra sin estresar se activa térmicamente, al calentarse aumenta más la corriente, lo que lleva a una ruptura termoeléctrica. Este suceso está caracterizado por una descarga del canal en la que la temperatura es elevada, lo que lleva a reacciones redox locales y que forman el filamento conductor. El gradiente de temperatura entre el filamento caliente y la región que lo rodea resulta en una fuerte termodifusión, que conlleva que haya una difusión de aniones de oxígeno fuera de la zona del filamento y difusión de cationes en sentido contrario. La formación de este filamento lleva la celda al estado de ON, y tan pronto como es alcanzada la corriente límite el voltaje cae haciendo que la temperatura local baje, manteniendo ese estado ON estable.

El voltaje necesario para los SETs siguientes es menor que para el forming, ya que el RESET no disolverá por completo el filamento. Lo que hace que al haber menos distancia entre el filamento restante y el electrodo la tensión necesaria para activar la ruptura termoeléctrica se vea reducida, aunque el proceso es muy similar al forming.

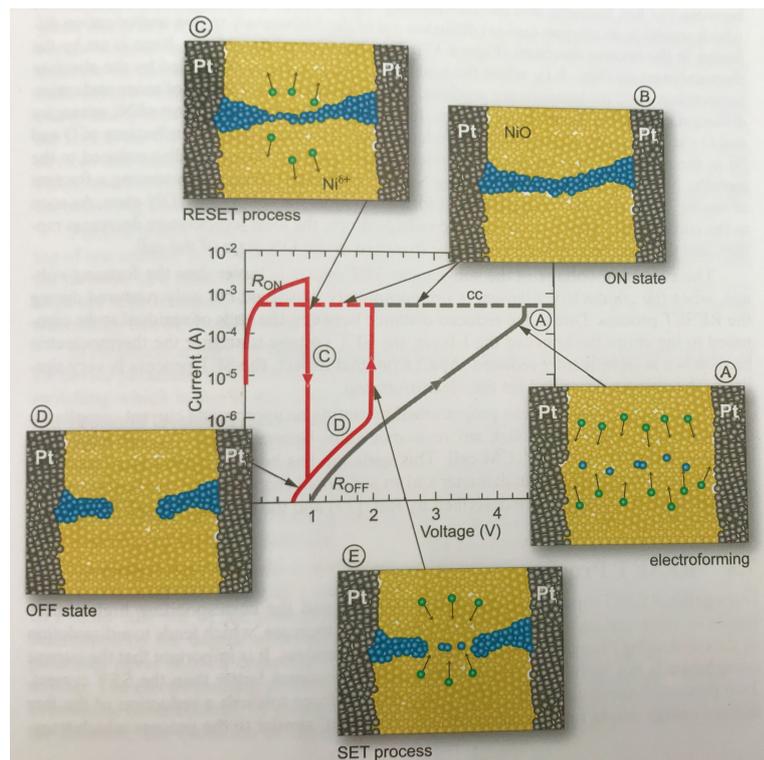


Figura 1.8: Operación de las celdas TCM [4]

1.6.2. RESET

En la operación de RESET, la tensión aplicada y la corriente dan lugar de nuevo al efecto Joule con lo que la temperatura se incrementa y, por ello, el filamento conductor se disuelve debido a procesos activados térmicamente. La temperatura alcanzada durante el RESET es menor que la de SET, ya que, aunque la corriente es mayor el voltaje aplicado es bastante menor. [4, 3]

Parte II

Procedimiento Experimental

Capítulo 2

Instrumentos de Medida

En este capítulo pasaremos a describir el equipamiento con el que se ha hecho la caracterización eléctrica de cada una de las muestras medidas. Se abordarán los equipos desde el punto de vista de sus características eléctricas y su funcionalidad.

Los equipos con los que se trabajó principalmente y que permitieron la caracterización eléctrica de las muestras fueron: el sistema de caracterización de semiconductores Keithley 4200-SCS y la mesa de puntas Cascade Microtech junto con el microscopio Leica, el criostato de nitrógeno líquido Oxford Instruments Omicron Optistat DN2 junto con el controlador de temperatura Oxford Instruments ITC503 para la conexión y medida de las muestras, y el aparato de *wire-bonding* tpt HB05 junto con microscopio Leica para colocar los cables necesarios para poder hacer medidas en el criostato.

2.1. Mesa de puntas Cascade Microtech

La mesa de puntas Cascade Microtech se trata de un equipo que podremos conectar directamente a las muestras y hacer las medidas deseadas sobre estas. Este equipo junto con el microscopio Leica S4 E podemos verlos en la figura 2.1.

En la figura 2.1 se observa que la mesa de puntas tiene una superficie plana donde poner las muestras a medir, justo debajo del microscopio Leica con el que podremos ver con precisión para ajustar las puntas y colocarlas exactamente encima de los electrodos que tenga la muestra. Las puntas serán las que por un lado irán conectadas directamente a la muestra y por el otro la conexión irá cableada al sistema de caracterización de semiconductores Keithley 4200-SCS.

Las partes que conforman esta estación son la base, etapa, soporte de platina, platina, soporte de microscopio y soporte de dispositivo bajo test (DUT) y podemos distinguirlas en el esquema de la figura 2.2.

Sin embargo la parte que realmente será importante será los dispositivos que nos permitan las medidas de las diferentes estructuras MIM o MIS que coloquemos en el soporte de dispositivo bajo test. Estos dispositivos serán las puntas metálicas por las que aplicaremos las diferentes corrientes y voltajes desde el sistema de caracterización de semiconductores Keithley 4200-SCS. Para ello, pondremos un pivote acoplador en la parte de la platina de la plataforma de medida



Figura 2.1: Mesa de puntas Cascade Microtech

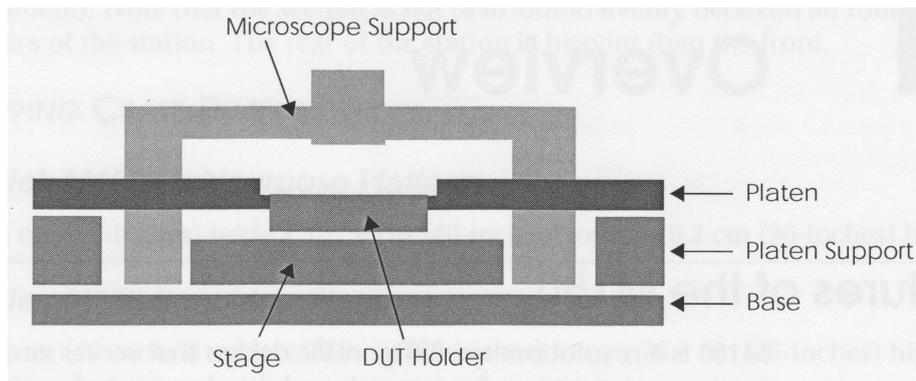


Figura 2.2: Esquema de la mesa de puntas Cascade Microtech

donde por una parte podremos las puntas metálicas de Ni y por el otro lo conectaremos al Keithley. Estos pivotes quedarán fijados fuertemente a la platina metálica por medio de imanes, que podremos activar o desactivar para mover estas sujeciones fácilmente. Además de servir de interfaz de conexión entre el sistema donde se realizarán las medidas y la muestra a analizar, cada pivote nos permitirá mover de forma controlada, con las 3 ruletas que presenta, la punta que estará en contacto con las obleas. De esta forma no serán necesario ajustarlas de forma manual, lo que podría hacer que se ensuciase la muestra en cuestión. Observamos este pivote con las ruedas que nos permitirán mover en los ejes X , Y y Z en la figura 2.3. [12]

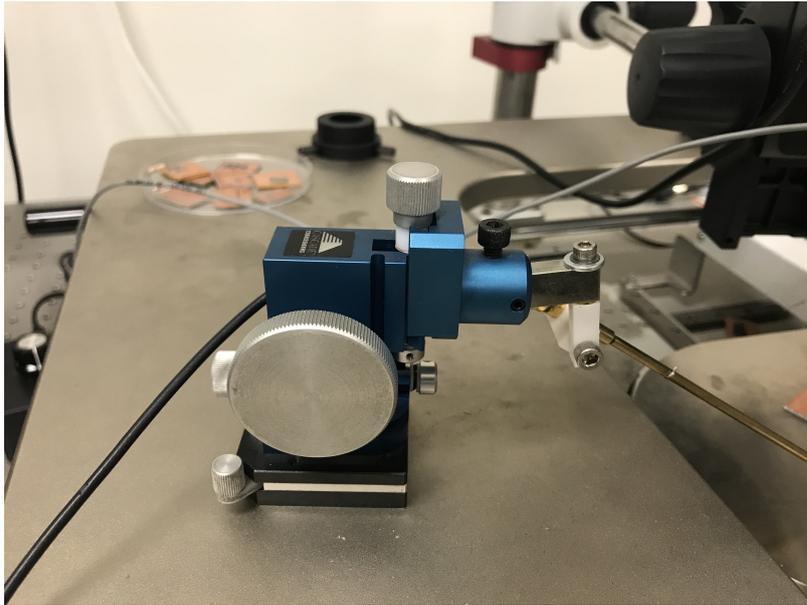


Figura 2.3: Detalle del pivote acoplador entre el equipo Keithley y la muestra

2.2. Microscopio Leica S4 E

El microscopio Leica S4 E es un instrumento óptico de precisión que facilita mediante dispositivos de aumento la observación de objetos y detalles de las diferentes muestras que vayan a ser medidas. Se utilizará junto con la mesa de puntas y la máquina de wire-bonding debido a que trabajaremos directamente con las muestras, conectándolas directamente las puntas o bien haremos conexiones para su posterior uso, este trabajo será a la escala de micrometros, por ello será completamente necesario el uso de este aparato. El microscopio Leica consta de un sistema óptico formado por dos trayectorias de rayos convergentes de 12° . Para una mayor facilidad en su uso vienen incluida una fuente de luz fría, con lo que, lo que veamos no tendrá distorsiones debido a la luz con la que trabajemos. Esta fuente de luz está construida con un material disipador de electrostática, con resistencia superficial de $2 \times 10^{11} \frac{\Omega}{\text{cuadrado}}$, para un tiempo de descarga < 2 segundos, 1000 V a 100 V. Otra utilidad que posee es que lleva integrado un tubo para vídeo/fotografía que permite el montaje rápido y sencillo de una cámara digital.

En cuanto a las características básicas que podemos resaltar podemos ver:

- Zoom: 6.3:1
- Aumento: 6.3x - 40x
- Ángulo de observación: 38°

En la figura 2.4 tenemos una visión general de las partes que conforman este microscopio: Los elementos de mando y funciones del equipo estándar son los siguientes:

1. Cambiador de aumentos, botón de mando derecho con escala de aumentos
2. Tope para limitación del zoom

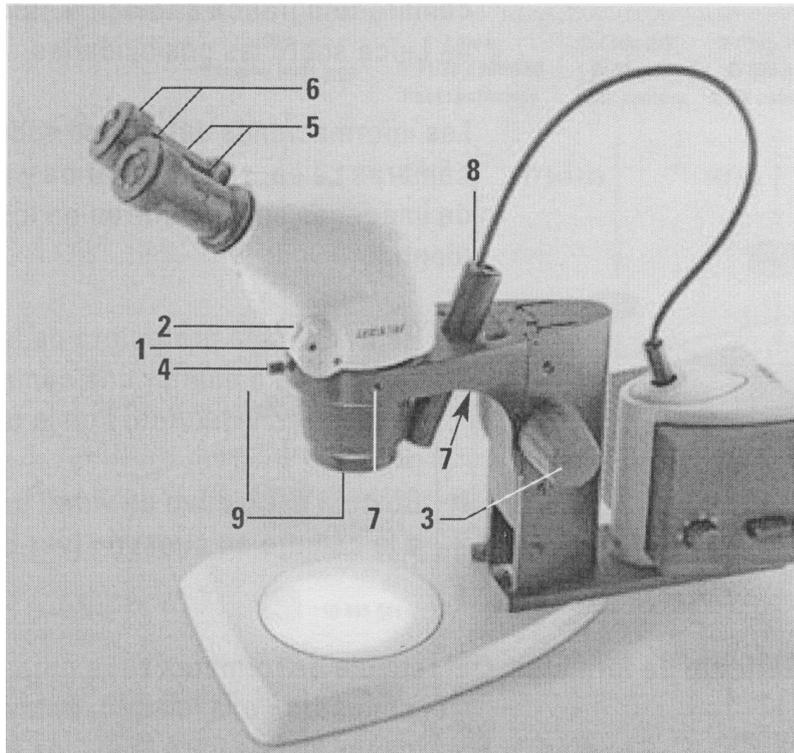


Figura 2.4: Visión general microscopio Leica S4 E [13]

3. Mando de enfoque
4. Tornillo de fijación
5. Tubos ajustables: distancia interpupilar ajustable de 55 - 75mm
6. Oculares
7. Rosca para fijar el brazo de la lámpara
8. Abertura para introducir el conductor de luz universal
9. Rosca para el objetivo adicional/vidrio de protección del objetivo

En cuanto al manejo, para enfocar hay que subir/bajar el microscopio mediante el mando de enfoque hasta el punto de interés en que la muestra se encuentre en el foco del objetivo, esa será la distancia de trabajo. El cambio de aumento de zoom podemos hacerlos sin escalonamientos, teniendo por tanto una continuidad mientras ajustamos el microscopio.[13]

2.3. Criostato de nitrógeno líquido Oxford Instruments

El criostato de nitrógeno líquido es un dispositivo en el que vamos a introducir, en la cámara interior, una muestra de la estructura a medir para que así la aislemos durante el proceso del exterior, obteniendo de esta forma una mayor precisión además de evitar agentes externos, como

polvo, luz o la temperatura exterior, que puedan modificar las medidas que se realicen y por tanto los resultados finales.

Para poder medir con este sistema vamos a necesitar a parte del criostato una bomba de vacío que, en este caso, es del tipo rotativa de una sola etapa.

2.3.1. Bomba de vacío rotativa de una sola etapa

La función de un sistema de vacío es reducir la presión en el espacio de vacío hasta un punto en el que el aislamiento térmico sea suficientemente bueno para permitir que el helio líquido se mantenga en el recipiente. En un sistema típico la presión cae a 10^{-5} mbar o menos.

En los criostatos que contienen sólo nitrógeno líquido, la superficie más fría está a 77 K, que está por encima de la temperatura para un crioprotector efectivo en una superficie metálica. Si el criostato no es bombeado continuamente por un sistema de bombeo externo, se monta una bomba de sorción en el depósito de nitrógeno líquido para mantener la integridad del vacío. De vez en cuando hay que limpiarlo calentándolo a una temperatura de alrededor de 100 °C y bombeando el espacio de vacío. Esta bomba echa el aire a una presión muy baja cuando se enfría con nitrógeno líquido. La bomba utilizada se puede ver en la figura 2.5

Posee una presión de base de entre 10^{-2} y 10^{-3} mbar, una presión de trabajo máxima de 1 bar durante un periodo de limitado y de unos pocos cientos de mbar de forma continua y un desplazamiento de aproximadamente $5 \text{ m}^3 / \text{hora}$. [14]

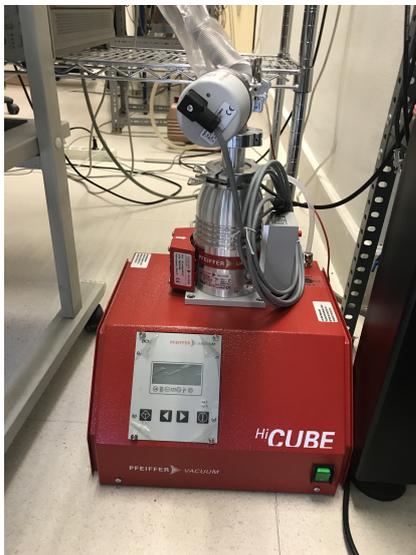


Figura 2.5: Esquema de una bomba rotativa de una sola etapa

2.3.2. Criostato Oxford Instruments Omicron Optistat DN2

En la figura 2.6 se muestra el criostato que fue usado en el laboratorio. Como ya se ha comentado, estos sistemas sirven para hacer unas medidas de las muestras mucho más exactas evitando agentes externos. Además de hacer mejores medidas, también nos da la posibilidad de

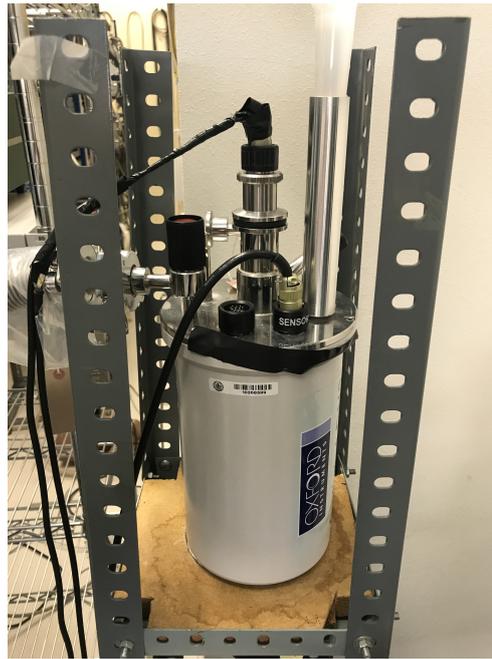


Figura 2.6: Criostato usado para la realización de los diferentes experimentos

hacerlas a diferentes temperaturas, gracias al nitrógeno líquido y al controlador de temperatura para ajustar exactamente los grados Kelvin a los que queremos para hacer el experimento.

En este tipo de criostato, el depósito de helio está rodeado por un depósito de nitrógeno líquido, o por un escudo enfriado por este depósito. El recipiente de nitrógeno líquido está unido térmicamente al cuello del recipiente de helio para formar una barrera térmica al calor conducido desde la temperatura ambiente. También con un calentador interno que nos ayudará a hacer vacío. En la figura 2.7 se vislumbra la estructura que tiene este tipo de criostato.

La muestra irá en la cámara más interna, dentro del escudo de nitrógeno líquido. Donde habrá una resistencia de calefacción y por medio del calentamiento por efecto Joule de esta, manejado con el controlador de temperatura ITC503 de Oxford Instruments, situaremos la temperatura en los grados Kelvin deseados. Este aparato será necesario, ya que si hemos puesto nitrógeno líquido en el criostato la temperatura bajaría hasta la temperatura del nitrógeno, no hasta la que necesitamos, de ahí que la resistencia tenga que calentarse. Podremos hacer un seguimiento de la temperatura en el interior de la cámara mediante una resistencia de Pt . La medida de la temperatura sigue la ecuación 2.1. [15]

$$T(K) = 0,0014R^2 + 2,32R + 29,15 \quad (2.1)$$

Lógicamente si no hubiera nitrógeno en el criostato y el controlador de temperatura estuviera apagado, la temperatura a la que estarían las muestras dentro sería la temperatura de la habitación. El proceso por el que colocamos las diferentes muestras dentro del criostato será explicado más adelante.

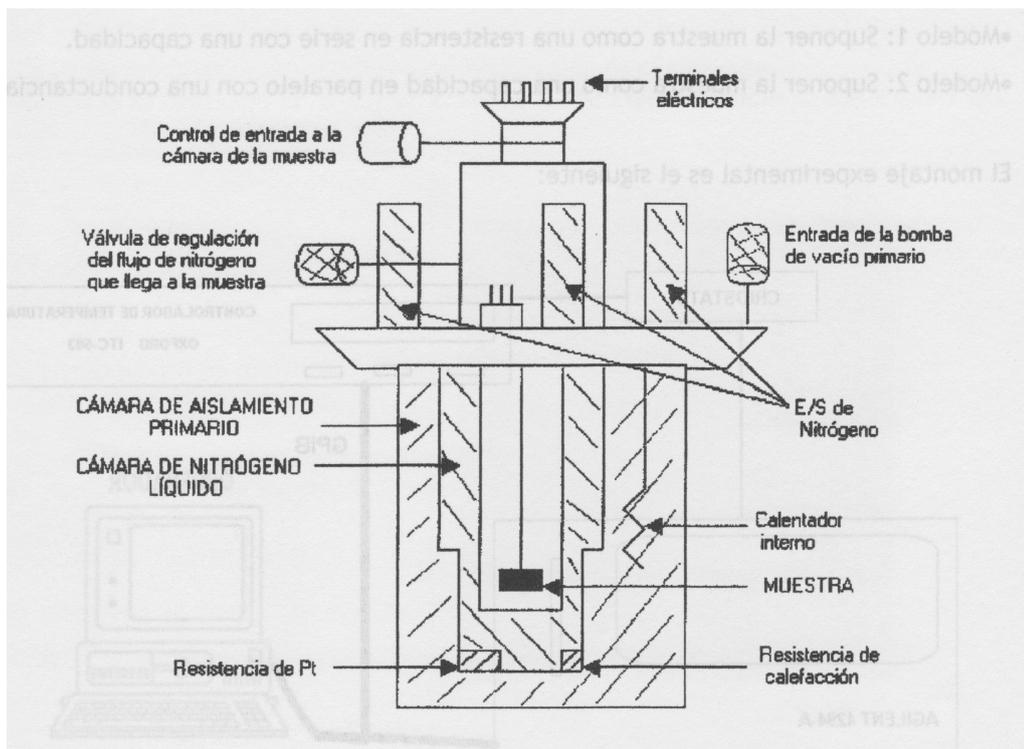


Figura 2.7: Esquema del criostato de nitrógeno líquido [15]

Conexiones eléctricas en el criostato

El criostato está provisto de un sello de diez contactos en la placa superior. Esto se utiliza para la conexión al intercambiador de calor de espacio de muestra. El intercambiador de calor está equipado con un termómetro y calentador. Los pines del criostato vienen representados en la figura 2.8 y su conexionado en la tabla 2.1.

Termómetro de resistencia de Pt

El termómetro de resistencia de platino es un sensor de temperatura en miniatura industrial de bajo costo, adecuado para el uso criogénico en el rango de 70 a 900 K.

Las especificaciones de este termómetro se muestran en la tabla 2.2

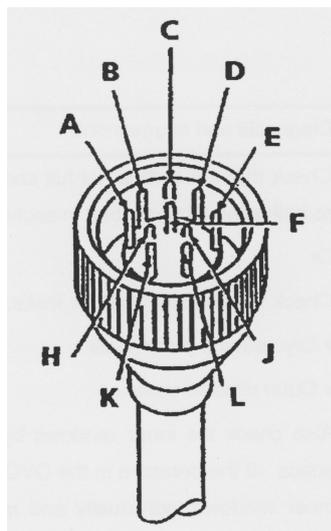


Figura 2.8: Pines del sello del criostato [15]

Tabla 2.1: Conexiones de los pines del criostato [15]

Pin	Función	
A	Calentador del intercambiador de calor (20 Ω nominales)	
B		
C	V+	Termómetro de Pt
D	V-	
E	I+	
F	I-	
H	Libre	
J	Libre	
K	Calentador Sorb	
L		

Tabla 2.2: Especificaciones para el termómetro de resistencia de platino [15]

Rango de temperatura	70-900 K
Resistencia	100 Ω a 273 K, 138.5 Ω a 373 K
Estabilidad por año	130 mK
Reproducibilidad	60 mK
Resistencia nominal a 0° C	100 Ω

2.4. Controlador de temperatura Oxford Instruments ITC503

ITC503 es un controlador de temperatura de laboratorio de alto rendimiento, con una serie de características específicamente destinadas para su uso en aplicaciones criogénicas. El ITC503 se utilizará para controlar la temperatura del criostato y con ello la de la muestra, cuyas propiedades se están investigando en función de la temperatura. Como ya hemos comentado habrá un sensor, la resistencia de Pt , con el que podremos monitorizar la temperatura, y una resistencia de calefacción y una cámara con N_2 líquido para su enfriamiento, por lo que puede variar la temperatura. Todo ello ya se ha explicado que estará dentro de un criostato que dará aislamiento térmico para la muestra respecto de su entorno.

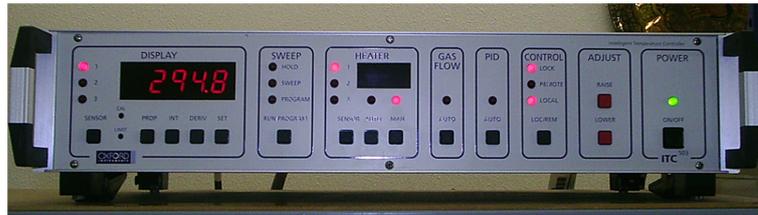


Figura 2.9: Controlador de temperatura Oxford Instruments ITC503

ITC503 es un instrumento basado en un microprocesador y controlado por un programa operativo contenido en una memoria programable (EPROM). Este programa se conoce como el *firmware* ITC503. El ITC503 básico incluye un solo canal de entrada para un sensor, aunque es posible añadir otros dos canales de entrada independientes para sistemas que comprendan más de un sensor.

Para uso en aplicaciones criogénicas ITC503 puede aceptar una amplia gama de sensores de temperatura diferentes y puede proporcionar hasta 80W de potencia de calefacción. Además, contiene una lógica interna para accionar una válvula motorizada, como una bomba de vacío, como medio de controlar el enfriamiento de la muestra en un criostato de flujo continuo. ITC503 muestra la temperatura de la muestra en una pantalla de cuatro dígitos y medio, lo que nos proporciona un rango de -19999 a +19999.

En el caso de rangos criogénicos, las temperaturas se muestran en Kelvin y la pantalla tiene capacidad para mostrar un rango de forma automática, para mostrar temperaturas bajas a una mayor precisión. Con un sensor apropiado el controlador de temperatura puede proporcionar una resolución de pantalla de 1mK para temperaturas por debajo de 20K, aunque no será necesario en nuestro estudio.

El funcionamiento manual del controlador se realiza mediante pulsadores del panel frontal y leds de estado asociados. El control y la supervisión remota de la computadora son posibles mediante interfaces RS232 (Serial) o GPIB (IEEE-488) integradas.

Si se produce un fallo en el sensor o en el propio controlador, el controlador incorpora una serie de características de seguridad para evitar daños al sistema. Cuando se instalan tres sensores, todos se supervisan continuamente para detectar sobrettemperatura, independientemente de qué sensor o sensores se seleccionan para control y visualización. Los datos de calibración del sensor y muchos de los parámetros de funcionamiento del controlador se mantienen en una memoria

no volátil, que se conserva cuando el controlador está desconectado.

El controlador ITC503 ofrece una selección automática de los parámetros de control apropiados (valores PID) para el funcionamiento a lo largo de su rango de trabajo, además de poder ser ajustados manualmente. [16]

2.4.1. Conexiones del calentador y del sensor

Se hacen mediante un conector tipo D de 9 pines en el panel trasero. La conexiones de los pines son las mismas para cada canal y las conexiones del calentador estan en paralelo en cada canal. Las conexiones a los pines son:

1. Entrada alta
2. Entrada baja
3. Entrada GND (unida al pin 2 y aislada de la fuente GND)
4. Fuente de corriente +ve
5. Fuente de corriente -ve
6. Salida del calentador +ve
7. Salida del calentador +ve
8. Entrada baja para termopares de unión de referencia de temperatura ambiente
9. Conexión a la tierra del chasis

Las conexiones entre al conector y el sensor varían en función del tipo de conector, tal y como se muestran en la tabla 2.3.

Tabla 2.3: Conexiones para diferentes tipos de sensores [16]

	Termopar	Resistencia metálico	Resistencia de Ge/Carbono	Diodo de Si/GaAs
Entrada alta	V+	V+	V-	V-
Entrada baja	V-	V-	V+	V+
Corriente +ve	n/c	I+	I+	I+
Corriente -ve	n/c	I-	I-	I-

Para mejorar una compensación precisa la unión de referencia del termopar debe estar a la misma temperatura por tanto, el cable entre el sensor y el controlador de temperatura debe ser un cable de compensación de termopar.

Las conexiones de entrada estan aisladas eléctricamente de la tierra del controlador y del chasis; y las del calentador estan aisladas de la entrada de tierra, de la tierra del controlador y del chasis. Todas estas conexiones están capacitativamente acopladas a la tierra del chasis con capacitores de 50V, por lo que no deben tomarse más de 50V del potencial de tierra. También hay aislamiento térmico entre los diferentes canales.

2.4.2. Conector RS232

El enlace de datos bidireccional en serie desde el ordenador se hace mediante un conector tipo D de 25 pines. Los umbrales de voltaje para los datos transmitidos y recibidos son:

- Tx de datos en alta $> +5,5V$
- Tx de datos en baja $< -5,5VV$
- Rx de datos en alta $< +2,6V$
- Rx de datos en baja $> +1,4V$

2.4.3. Placa de control del calentador

El ITC estándar tiene una sola salida de calentador. Por lo tanto, sólo se puede conectar un calentador y no es posible controlar un cambio de calentador desde un ordenador. La placa de control del calentador permite conectar hasta tres calefactores independientes y estos pueden ser conmutados, ya que el sensor está conmutado, bajo control manual o por ordenador.

2.4.4. GPIB

Las conexiones al PIB se hacen mediante un conector D de 24 pines, cuyas conexiones siguen el estandar IEEE-488.1. Es capaz de generar peticiones de servicio y responder a los comandos de sondeo en serie y de borrado del dispositivo.

Podemos ver la circuitería de la interfaz GPIB y del resto de partes que componen el controlador de temperatura en el manual de usuario proporcionado por el fabricante para una mayor información. [16]

2.5. Wire-bonding tpt HB05

El HB05 es un dispositivo que permite conectar cables de forma ultrasónica. Para su manejo dispone de un mando para el movimiento horizontal de alta precisión y una palanca con la que regular la altura, en combinación con un control digital de todos los parámetros, como la fuerza, el ultrasonido, el tiempo y la temperatura, los cuales podemos monitorizar por medio de una pantalla TFT de 4". El equipo en cuestión se puede ver en la imagen 2.10. [17]

Este modelo emplea el método de unión por ultrasonidos que depende principalmente de 4 variables para conectar 2 metales:

- Fuerza: se introduce para estimular el flujo plástico (deformación) y el acoplamiento entre la herramienta de unión, el alambre y el sustrato.
- Ultrasonido: El lavado ultrasónico (63 kHz) desplaza los contaminantes de la superficie y fuerza el acoplamiento de metal a metal.



Figura 2.10: Equipo de wire-bonding tpt HB05

- Tiempo: el tiempo para el proceso de unión se establece en una duración suficiente para causar la difusión del estado sólido. En este equipo esta entre 20 y 999 milisegundos.
- Calor: solo usado para el alambre de oro. Elimina los contaminantes de la superficie para así tener conexiones más fuertes.

Las partes principales de este sistema son:

- Pantalla TFT de 4"
- Ruleta de control
- Bobina de alambre
- Punta de unión
- Microscopio Leica
- Palanca (para manejar el eje Z de la punta para hacer las uniones)

2.5.1. Pantalla TFT

La pantalla nos dará información acerca de los parámetros y el estado del proceso de cableado. Podemos encontrar información acerca del tipo de bonding que estamos haciendo, el estado de la pinza que sujeta el alambre, la temperatura de la unión y los parámetros para la unión del cable (ultrasonidos, tiempo de *bonding*, fuerza de la unión en gramos o tipo de unión).

Además de la pantalla incluye en el mismo módulo una ruleta con la que modificar el parámetro seleccionado y un botón con el que abrir y cerrar la pinza que sujeta el hilo.

2.5.2. Ruleta de control

Tiene los botones de reseteo de la operación de unión, activar los ultrasonidos para que cables atascados se suelten, y otros dos para controlar que se mueva hacia arriba o abajo el hilo. El hilo que manejaremos en este caso es hilo de aluminio de $25 \mu\text{m}$ de grosor.

2.5.3. Generador de ultrasonidos

El generador de ultrasonidos aplica una frecuencia de 62 kHz al transductor a la potencia que se haya fijado por pantalla. El ultrasonido está solo activo durante la fase de unión. El sistema cuenta con sistema PLL que controla la frecuencia durante esta operación y que optimiza la frecuencia automáticamente dependiendo del dispositivo con el que se trabaje.

La potencia de los ultrasonidos es de hasta 2 W y la fuerza de la unión esta entre los 15 y 130 gramos.

La base de trabajo debe estar a una altura de 76 mm, ya que a esa altura la potencia ultrasónica y la fuerza de unión son más efectivas debido a que el transductor esta en paralelo a la superficie y la herramienta de unión esta completamente vertical. Por tanto la distancia entre la mesa y la superficie en la que se vaya a poner el cable debe de ser fijada a esta altura.

En caso de que la superficie esté más elevada, la unión quedará afectada cuando la herramienta de unión toque la superficie. Por ello, los mejores resultados se obtienen entre los 76 y 78 mm. Por encima de 78 mm la potencia de los ultrasonidos y la fuerza de la unión son menos efectivos y probablemente estos parámetros tengan que ser incrementados, ya que la punta para hacer la unión no esta en perpendicular a la muestra y el transductor no esta tampoco en horizontal. Si la superficie esta a menos de 76 mm, el proceso de unión se activará automáticamente a los 75,5 mm aunque no se este tocando la superficie, lo que hace que sea imposible de realizar la unión. [17]

2.6. Sistema de caracterización de semiconductores Keithley 4200-SCS

El sistema de caracterización de semiconductores Keithley 4200-SCS es el equipo más importante para el análisis de las diferentes muestras estudiadas. Gracias a él fueron posibles la obtención de las diferentes curvas experimentales con las que se han podido caracterizar las estructuras investigadas. En este punto se pretende dar una visión de este equipo y de sus características, no obstante, para un mayor conocimiento del mismo consultar el manual completo del equipo que contiene toda la información *hardware* y *software*. [18]

2.6.1. Visión general del equipo

El equipo Keithley es un sistema automatizado que permite hacer medidas I-V, C-V y G-V para la caracterización de dispositivos semiconductores. Permite tanto la medida con un barrido en voltaje o corriente como medidas pulsadas. El sistema esta sustentado sobre una arquitectura

PC y puede ser manejado desde las diferentes aplicaciones que tiene, las cuales estan intaladas en un sistema operativo *Microsoft Windows*. Las diferentes medidas se hacen mediante las llamadas unidades SMUs (*Source-Measure Units*), cuyas capacidades pueden ser ampliadas por medio de componentes externos.

Los componentes principales del Modelo 4200-SCS y los componentes externos típicos soporados se ilustran en la figura 2.11.

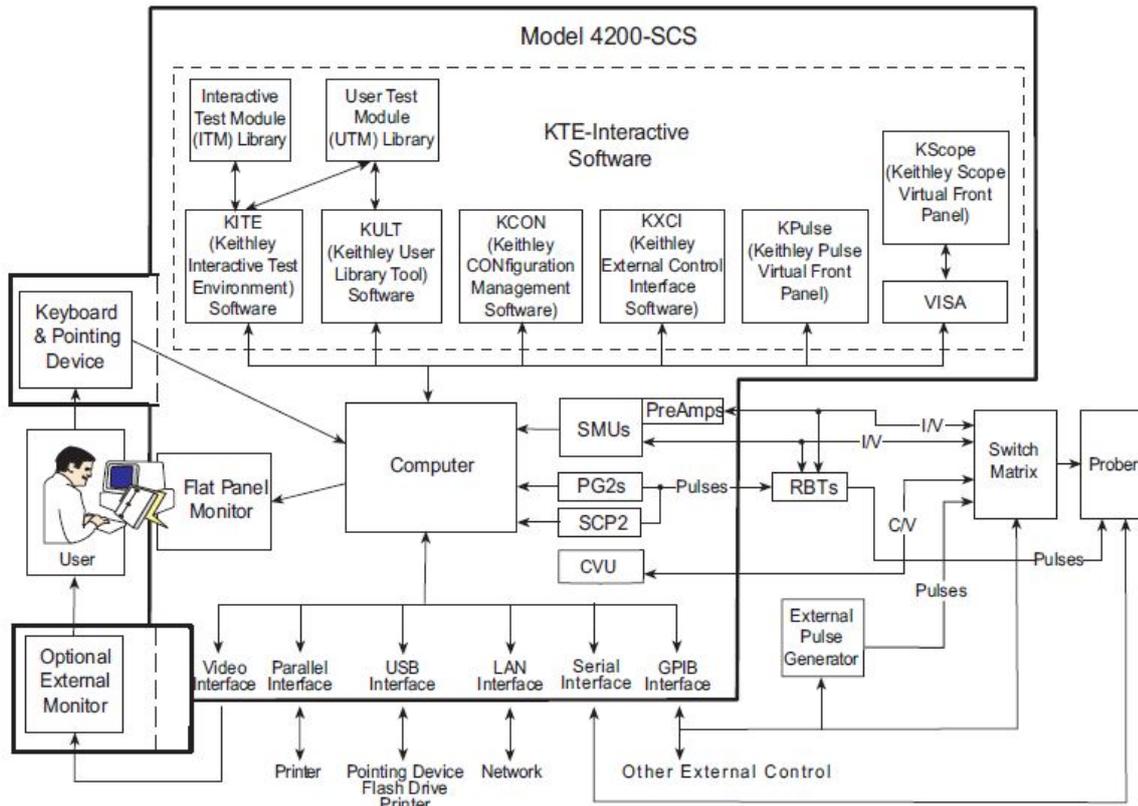


Figura 2.11: Diagrama de bloques del analizador de semiconductores Keithley 4200-SCS

El grupo de aplicaciones con las que se maneja el analizador de semiconductores se llama *KTE Interactive Software*, y la componen los siguientes programas:

- **KITE (Keithley Interactive Test Environment):** es la herramienta principal del Keitley, con ella podemos manejar el equipo creando y realizando los diferentes expermientos para caracterizar el dispositivo.
- **KULT (Keithley User Library Tool):** permite la creación de programas en lenguaje C que se integrarán dentro del entorno KITE. Con ellos podremos manejar el instrumental del equipo, tanto interno como externo.
- **KCON (Keithley CONfiguration):** permite definir la configuración de instrumentos GPIB externos e internos, además de proveer funciones de diagnostico y de solución de problemas.

- KXCI (*Keithley External Control Interface*): aplicación con la que podemos controlar de forma remota las SMUs, el generador de pulsos, etc, mediante la interfaz GPIB o Ethernet.
- KPulse: herramienta con la que podemos configurar directamente la unidad de pulsos del equipo.
- KScope: permite la configuración directa de la unidad de osciloscopio del Keitley.

En cuanto a las características hardware generales podemos destacar:

- 8 ranuras para módulos: estas ranuras servirán para ampliar unidades con diferentes funcionalidades al equipo, estas pueden ser SMUs, unidades de pulsos...
- Display: para la visualización del sistema tenemos según el modelo: un display de 12.1 pulgadas incluido en el equipo (modelo 4200-SCS/F) u otro que necesite de un monitor externo (modelo 4200-SCS/C) conectado mediante VGA.
- Ordenador: gobierna el funcionamiento del equipo. Se trata de un ordenador compatible con IBM PC que corre sobre *Microsoft Windows XP Professional*.
- Interfaz GPIB (IEEE-488): permite el control de dispositivos externos conectados mediante GPIB o ser controlado de forma remota.
- Puertos RS-232 y paralelo: interfaz para el manejo de periféricos como una mesa de puntas, una impresora, un plotter...
- Conector LAN: conexión Ethernet, por tanto para una conexión a una red local.
- Puertos USB: 4 puertos USB 2.0 que proveen una interfaz para periféricos como impresoras, memorias flash, escáner, discos duros externos...

2.6.2. Tipos de unidades

El equipo Keithley cuenta con 8 ranuras para añadir diferentes unidades según la funcionalidad que necesitemos en cada caso. Los tipos de unidades que podemos encontrar según su funcionalidad son:

- Source-Measure Unit (SMU): el módulo fundamental del equipo, son unidades de tipo aplicación-medida cuyas operaciones fundamentales de medida son:
 - Se aplica una fuente de tensión y se mide corriente/voltaje
 - Se aplica una corriente y se mide voltaje/corriente

La fuente del SMU puede ser configurada de forma que se haga un barrido o de forma escalonada tanto para la aplicación de voltajes como de corrientes. También se puede configurar para obtener un voltaje o corriente de alimentación constante.

El modelo de SMU 4200 que podemos conectar a nuestro equipo aplica un voltaje máximo de 210 V, una corriente máxima de 105 mA y una potencia máxima de 2.2 W. Para el modelo 4210, es un modelo de mayor potencia, la corriente que puede proporcionar es de 1.05 A y es capaz de manejar una potencia máxima de 22 W. Estos 2 modelos de esta unidad pueden ser conectadas en cualquier combinación hasta un total de 8 unidades entre ambas.

Podemos añadir una serie de preamplificadores en función de la medida que se vaya a realizar, con ello obtendremos 5 rangos para bajas corrientes de aplicación-medida. Sin el preamplificador podemos tener un rango de 100 nA y una resolución de 100 fA; no obstante, si añadimos el preamplificador podremos disponer también de los rangos de 10 nA, 1 nA, 100 pA, 10 pA y 1 pA. Los preamplificadores pueden quitarse de la parte trasera del equipo y montarlos cerca de la muestra que vamos a medir para así reducir los efectos negativos que puede tener poner cables largos, como la adicción de ruido o producir alguna oscilación, de esta forma mejoramos la calidad de la medida.

También contaremos con una unidad de tierra GNDU que nos proporcionará un método mas conveniente para hacer conexiones a tierra, de esta forma eliminamos el uso de una SMU con ese propósito.

- Pulse Source-Measure Unit: el modelo 4200-SCS incluye 4 ranuras para unidades generadoras de pulsos. En el laboratorio contamos con la unidad 4205-PG2. Se trata de un generador de pulsos de canal dual que provee pulsos de hasta 20 ns de ancho o $\pm 20V$ de amplitud de pulso.

También dispone de una tarjeta con la que incluir una unidad de osciloscopio (digital storage oscilloscope, DSO). Es una unidad de canal dual también que pueden hacer medidas en tiempo (frecuencia, tiempos de subida y bajada,...) y en voltaje (amplitud, amplitud pico a pico,...). Hay 2 modelos diferentes, el modelo 4200-SCP2 o el 4200-SCP2HR, siendo este último el que nos proporciona una mayor resolución (16 bits) así como una tasa de muestreo también mayor (2.5 GS/s). Podremos configurar y controlar esta tarjeta mediante la interfaz gráfica de usuario KScope.

- Capacitance-Voltage Unit: el Keithley 4200-SCS incluye ya una unidad de este tipo, la 4200-CVU. Se trata de una tarjeta de medida de impedancias multifrecuencias, desde 10 kHz a 10 MHz. La señal que se usa para los experimentos de medida es una señal AC que va desde los 10 mV RMS hasta los 100 mV RMS, a la cual podemos añadir una señal DC desde -30 V a +30 V.

La unidad CVU aplica una señal AC que cruza a través del dispositivo que estamos midiendo (Dispositive Under Test, DUT) y luego mide la corriente AC resultante y su diferencia de fase, a partir de estos datos se obtendrán la capacitancia y la conductancia.

Tabla 2.4: Rangos de fuentes y medidas de la unidad 4200-SMU

Función (fondo de escala/resolución)	Rangos	Función (fondo de escala/resolución)	Rangos
Rangos de fuente de corriente	105 nA / 5 pA 1.05 μ A / 50 pA 10.5 μ A / 500 pA 105 μ A / 5 nA 1.05 mA / 50nA 10.5 mA / 500nA 105 mA / 5 μ A	Rangos de medida de corriente	105 nA / 1pA 1.05 μ A / 10 pA 10.5 μ A / 100 pA 105 μ A / 1 nA 1.05 mA / 10 nA 10.5 mA / 100 nA 105 mA / 1 μ A
Rangos de fuente de voltaje	210 mV / 5 μ V V 2.1 V / 50 μ V 21V / 500 μ V 210 V / 5 mV	Rangos de medida de voltaje	210 mV / 1 μ V 2.1 V / 10 μ V 21 V / 100 μ V 210 V / 1 mV

2.6.3. Unidad SMU

Ahora pasaremos a explicar más a fondo la unidad principal del equipo Keithley, como ya se ha comentado nos permitirá hacer operaciones de aplicación y medida básicas. La unidad de la que disponemos en el laboratorio y con la cual se hicieron las medidas es la 4200-SMU. Los rangos de corrientes y voltajes que pueden ser aplicados y medidos podemos verlos en la tabla 2.4.

La configuración básica del circuito de la SMU se muestra en la figura 2.12. Se trata básicamente de una fuente de corriente o tensión, dependiendo de la función escogida, en serie con un medidor de corriente y conectado en paralelo con un medidor de voltaje. Los valores que podemos meter por la fuente podemos limitarlos manualmente en un valor para así no dañar la muestra con la que estemos trabajando, los llamaremos $I_{compliance}$ para el valor límite de corriente y $V_{compliance}$ para la limitación en voltaje.

Hay dos tipos de limitación: real y rango. Dependiendo de cuál sea el valor más bajo, la salida se bloqueará en el ajuste del límite programado (límite real) o en el valor de límite máximo posible para el rango de medición fijo (límite de rango). Esta acción de bloqueo limita la potencia que se puede suministrar al dispositivo.

Los rangos límites para corriente y voltaje vienen descritos en la tabla 2.5.

Terminales y conectores

La localización y configuración de los terminales en la unidad 4200-SMU se pueden apreciar en la figura 2.13.

- Terminal FORCE: es un conector triaxial usado para aplicar la señal SMU FORCE a la muestra en la configuración en la que no usamos un preamplificador. Se puede observar que el pin central es FORCE, el anillo interior es el de GUARD y el exterior sería el circuito COMMON.

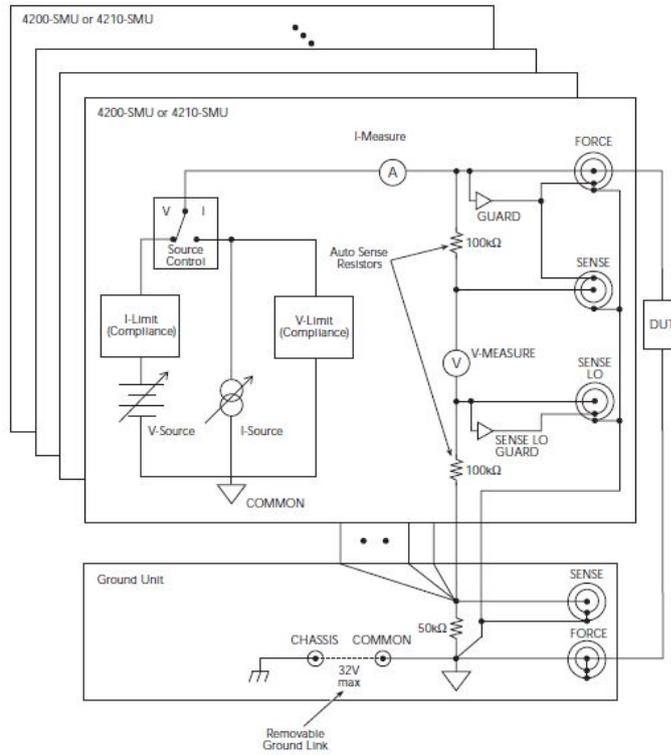


Figura 2.12: Configuración básica SMU

Tabla 2.5: Voltajes y corrientes límites para el modelo 4200-SMU

Rango de medida de corriente	Valor límite máximo	Valor límite mínimo
100 nA	± 105 nA	± 10 nA
1 μA	± 1.05 μA	± 100 nA
10 μA	± 10.5 μA	± 1 μA
100 μA	± 105 μA	± 10 μA
1 mA	± 1.05 mA	± 100 μA
10 mA	± 10.5 mA	± 1 mA
100 mA	± 105 mA	± 10 mA
Rango de medida de voltaje	Valor límite máximo	Valor límite mínimo
200 mV	± 210 mV	± 20 mV
2 V	± 2.1 V	± 200 mV
20 V	± 21 V	± 2 V
200 V	± 210 V	± 20 V

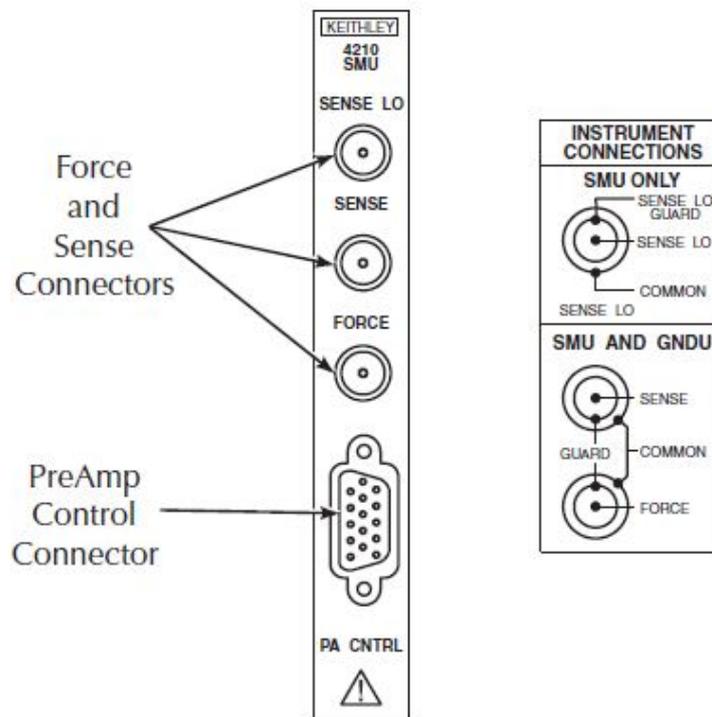


Figura 2.13: Conectores 4200-SMU

- Terminal SENSE: también se trata de un conector triaxial usado para aplicar la señal SMU SENSE a las muestras en una configuración de sensor remota cuando el preamplificador no está siendo usado. El pin central es el de SENSE y los anillos interior y exterior como en el caso anterior. Este terminal no es necesario que esté conectado a la muestra para que la SMU funcione correctamente, ya que el sensor remoto es automático.
- Terminal SENSE LO: se trata de un conector triaxial para insuflar la señal SMU SENSE LO a la muestra en una aplicación de sensor remoto para temperatura. El pin central es SENSE LO, el anillo interior es el de SENSE GUARD y el exterior sería el circuito COMMON.
- Terminal PA CNTRL: es un conector tipo D de 15 pines que provee la alimentación y las conexiones de señal para el preamplificador 4200-PA, el preamplificador puede ser montado y conectado directamente sobre la SMU o puede ser conectado por medio de un cable cuando es una conexión remota.

2.6.4. Unidad SMU con preamplificador 4200-PA

En la tabla 2.6 podemos ver el resumen de los rangos de fuentes y de medidas que podemos tener si añadimos al sistema el preamplificador. Como se puede observar el preamplificador permite ampliar los rangos en 5 décadas, hasta 1 pA en el caso del fondo de escala de la corriente. La configuración básica sería la de la figura 2.14.

Tabla 2.6: Rangos de fuente y medidas de la unidad SMU con preamplificador

Función(fondo de escala/resolución)	Rangos	Función(fondo de escala/resolución)	Rangos
Rangos de fuente de corriente	1.05 pA / 50 aA 10.5 pA / 500 aA 100.5 pA / 5 fA 1.05 nA / 50 fA 10.5 nA / 500 fA 105 nA / 5 pA 1.05 μ A / 50 pA 10.5 μ A / 500 pA 105 μ A / 5 nA 1.05 mA / 50 nA 10.5 mA / 500 nA 105 mA / 5 μ A	Rangos de medida de corriente	1.05 pA / 10 aA 10.5 pA / 100 aA 100.5 pA / 1 fA 1.05 nA / 10 fA 10.5 nA / 100 fA 105 nA / 1 pA 1.05 μ A / 10 pA 10.5 μ A / 100 pA 105 μ A / 1 nA 1.05 mA / 10 nA 10.5 mA / 100 nA 105 mA / 1 μ A
Rangos de fuente de voltaje	210 mV / 5 μ V 2.1 V / 50 μ V 21 V / 500 μ V 210 V / 5 mV	Rangos de medida de voltaje	210 mV / 1 μ V 2.1 V / 10 μ V 21 V / 100 μ V 210 V / 1 mV

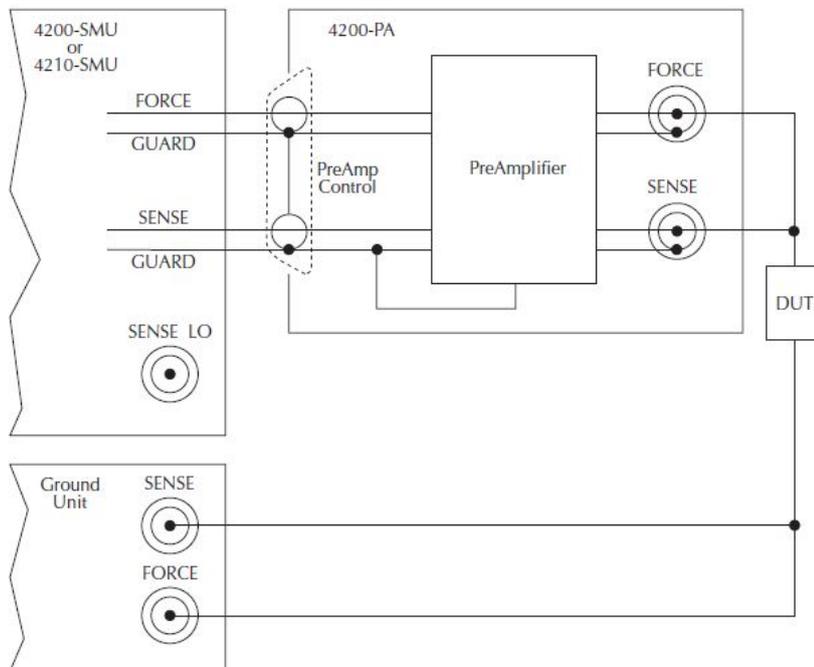


Figura 2.14: Unidad 4200-SMU con preamplificador 4200-PA

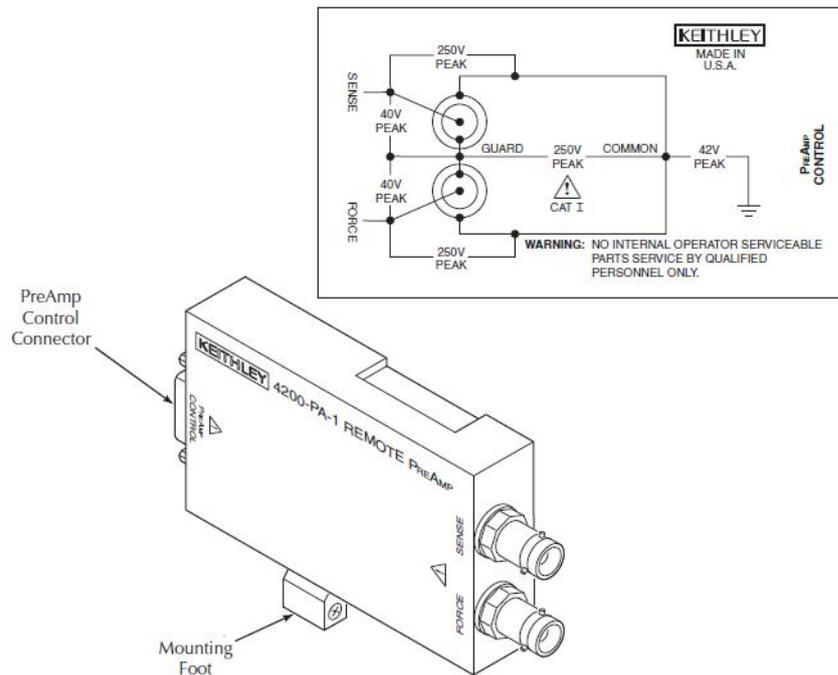


Figura 2.15: Conectores del preamplificador 4200-PA

Terminales y conectores del preamplificador

Las localizaciones y configuraciones de los terminales del preamplificador se muestran en la figura 2.15. Los valores máximos de voltaje entre las señales de varios preamplificadores son los siguientes: entre COMMON y el chasis 32 V, entre GUARD y COMMON 250 V, y entre SENSE o FORCE y GUARD 40 V.

En el caso de tener un preamplificador los terminales serían:

- Terminal FORCE: es igual al terminal FORCE de la unidad 4200-SMU.
- Terminal SENSE: también igual al terminal con el mismo nombre de la SMU.
- Conector de preaplificador CONTROL: conecta con SMU PA CNTRL de la SMU y provee de alimentación y conexiones de señal desde la unidad SMU al preamplificador.

El preamplificador puede ir montado de dos maneras diferentes, en la parte trasera del propio equipo Keithley o de forma remota cerca de la muestra tal como muestran las imagenes 2.16 y 2.17.

2.6.5. Unidad GNDU

La unidad de tierra proporciona un acceso adecuado para el circuito COMMON, el cual es la señal de tierra en las medidas y que es compartida por todo el instrumental conectado al equipo Keithley. Además el terminal GNDU SENSE permite que haya acceso a las señales SMU SENSE LO. En la figura 2.18 se puede ver la unidad GNDU, además de sus características en la tabla 2.7.

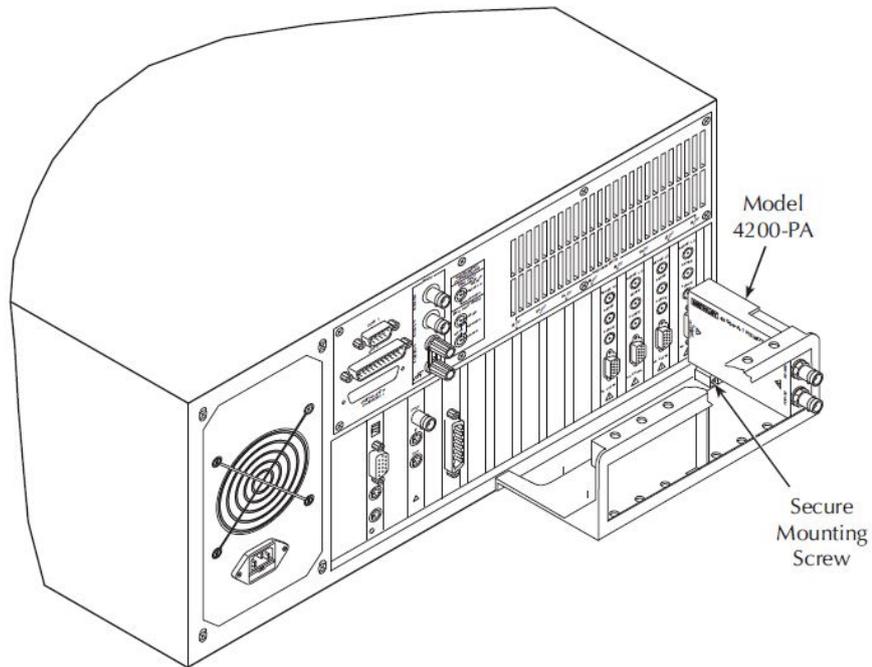


Figura 2.16: Montaje del preamplificador en el equipo Keithley

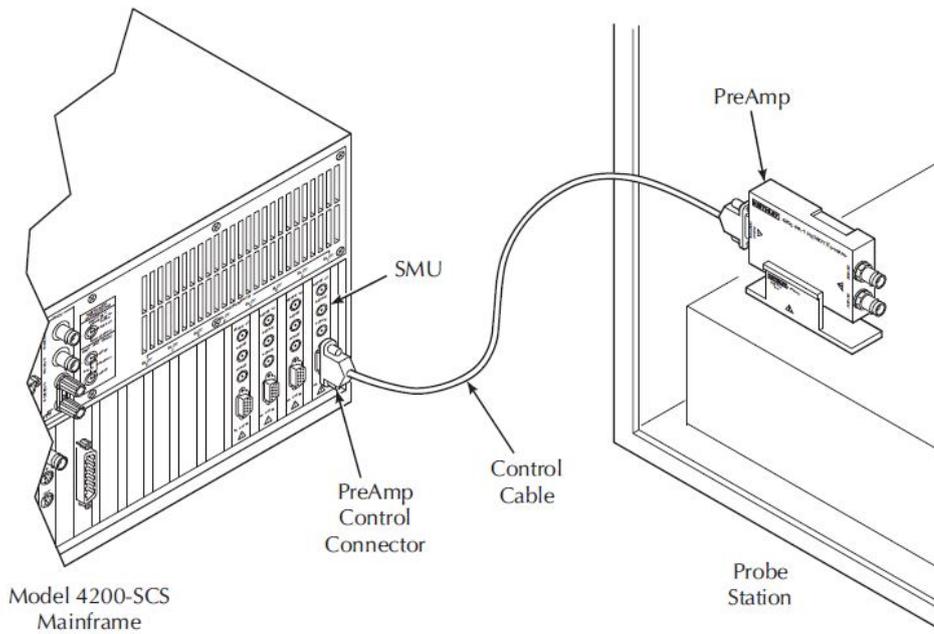


Figura 2.17: Montaje del preamplificador de forma remota

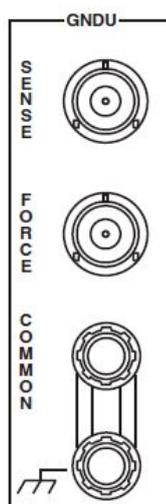


Figura 2.18: Unidad GNDU

Tabla 2.7: Características básicas unidad GNDU

Características	Descripción
Corriente máxima (conector triaxial FORCE)	2.6 A
Corriente máxima (conector COMMON)	9 A
Resistencia máxima del cable FORCE	1 Ω
Resistencia máxima del cable SENSE	10 Ω

Conexiones de la unidad GNDU

La figura 2.19 muestra cuales son las conexiones de la unidad de tierra con las señales de las SMU. La señal GNDU FORCE es el circuito COMMON, el terminal GNDU SENSE esta conectado a cada señal SMU SENSE LO mediante una resistencia. Cuando la señal GNDU SENSE esta conectada a un dispositivo, todas las medidas estarán hechas respecto a esta conexión.

- Terminales FORCE y SENSE: serán de la misma forma que en los casos anteriores.
- Terminal COMMON: es la unión que da acceso al circuito COMMON.

2.6.6. Unidad CVU

Se trata de una tarjeta de medición de impedancia de varias frecuencias (10 kHz a 10 MHz) que se instala en el propio Keithley 4200-SCS. La señal de test AC (entre 10 mV RMS y 100 mV RMS) puede estar polarizada en tensión continua de -30 V a +30 V. La unidad CVU mide la impedancia introduciendo una tensión alterna a través del dispositivo que se vaya a medir (DUT) y después mide la corriente alterna resultante y la diferencia de fase. La capacitancia y la conductancia son parámetros derivados de la impedancia y fase medidas.

La medición de impedancia en AC (ZDUT) del dispositivo se realiza mediante el suministro de una tensión de test AC a través de la alimentación del dispositivo y mide los valores de tensión

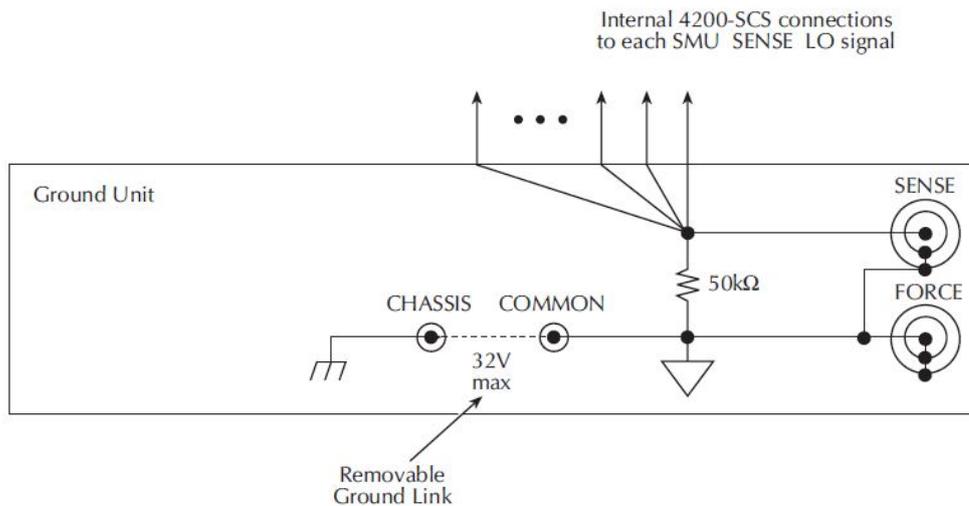


Figura 2.19: Conexiones de la unidad de tierra

y corriente AC que resultan a la salida. La estructura CVU para medir en corriente alterna se muestra en la figura 2.20. El modelo 4200-CVU utiliza una técnica de puente automático de balance (ABB) para conseguir medidas precisas de las impedancias. El objetivo de la ABB es crear una tierra virtual en el DUT para que el error de medición sea lo menor posible. Cada medición de CVU se toma con el ABB activo. La ABB intentará siempre fijar el lado inferior del DUT a esa tierra virtual. Si el ABB no se bloquea:

1. La medición todavía se tomará pero puede estar fuera de especificación.
2. Los datos devueltos serán marcados y coloreados en amarillo en la hoja de datos.

La impedancia capacitiva (y la conductancia) se calculan a partir de la impedancia y fase obtenidas en AC. La capacitancia se calcula a partir de la impedancia capacitiva y la frecuencia utilizada para la medida usando la siguiente fórmula:

$$C_{DUT} = \frac{I_{DUT}}{2\pi f V_{AC}} \quad (2.2)$$

Las medidas que es capaz de hacer el equipo son las siguientes:

- Z,Theta: impedancia y ángulo de desfase
- $R + jX$: resistencia y reactancia
- $C_p - G_p$: capacidad y conductancia en paralelo
- $C_s - R_s$: capacidad y conductancia en serie
- $C_p - D$: capacidad en paralelo y factor de disipación
- $C_s - D$: capacidad en serie y factor de disipación

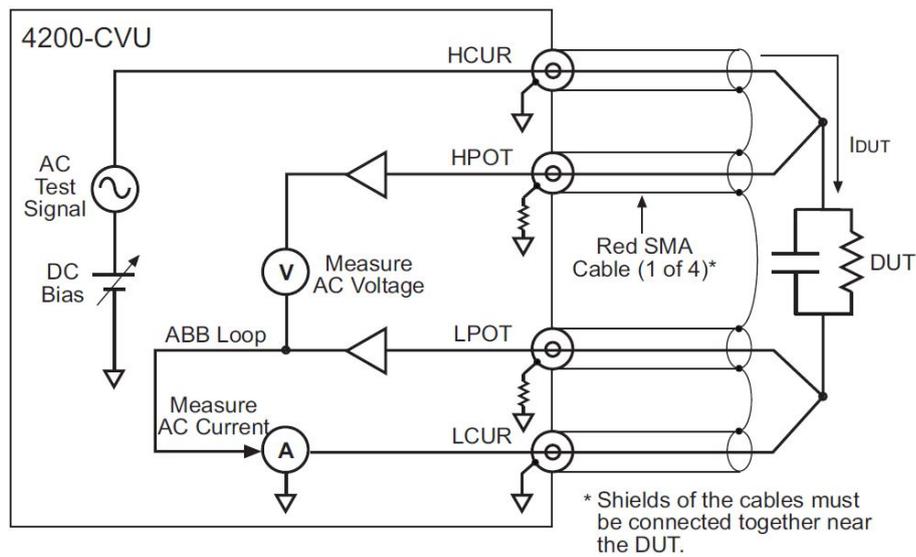


Figura 2.20: Estructura de la unidad CVU

La figura 2.21 muestra el diagrama de vectores y las ecuaciones fundamentales para el cálculo de la impedancia.

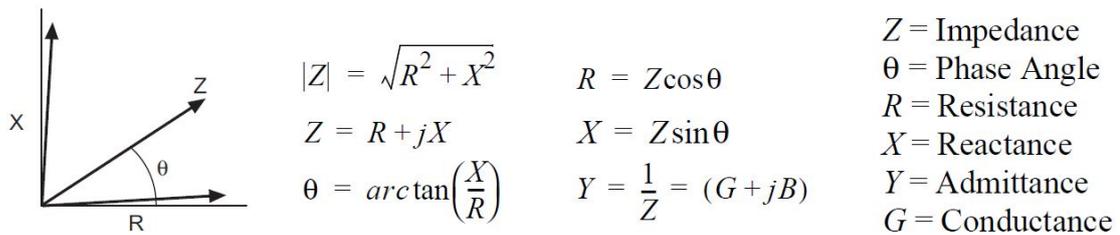


Figura 2.21: Diagrama de vectores y relaciones para el cálculo de impedancias

El modelo simplificado de un dispositivo que este siendo estudiado es una resistencia y un condensador. Como se muestra en la figura 2.22, el modelo 4200-CVU puede medir el dispositivo como una configuración en serie de resistencia-condensador (RC), o como una configuración RC paralela.

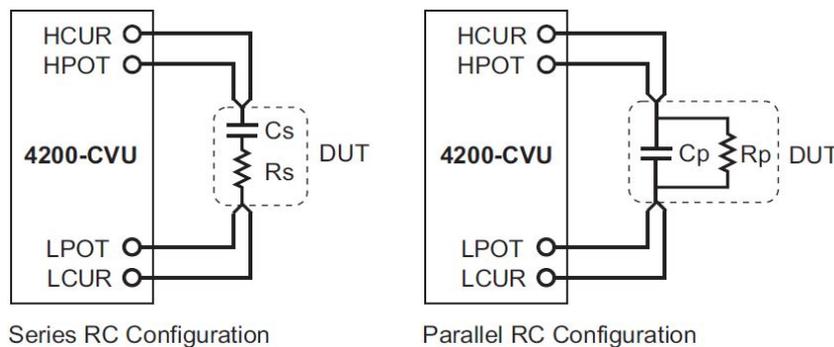


Figura 2.22: Modelos de medida simplificados

La señal de test puede ser ajustada para las siguientes frecuencias:

- De 10 kHz a 100 kHz en incrementos de 10 kHz
- De 100 kHz a 1 MHz en incrementos de 100 kHz
- De 1 MHz a 10 MHz en incrementos de 1 MHz

Como ya se ha comentado el nivel de salida de la señal AC puede estar entre 10 mV RMS y los 100 mV RMS con 1 mV de resolución. La impedancia de salida típica es de 100 Ω . Previamente debemos de indicar mediante la aplicación KITE el modelo de medida que deseamos ($C_p - G_p, C_s - R_s, \dots$). El sistema KITE, sus características y manejo para los diferentes tipos de experimentos se analizarán más adelante, así como del conexionado que debe hacerse.

Hay 3 rangos de medida de corriente disponibles para la medida de esta: 1 μA , 30 μA o 1 mA. Aunque este rango puede ajustarse automáticamente.

La señal de test AC puede ir polarizada con una señal de continua DC de entre -30 V y +30 V o con un barrido de voltaje creciente o decreciente. Podemos ver los diferentes casos que se pueden tener en las siguientes figuras.

- La figura 2.23 muestra un ejemplo de forma de onda de polarización con una señal DC. En este caso la señal DC es de 0 V, aunque podría situarse en cualquier voltaje del rango ± 30 V.

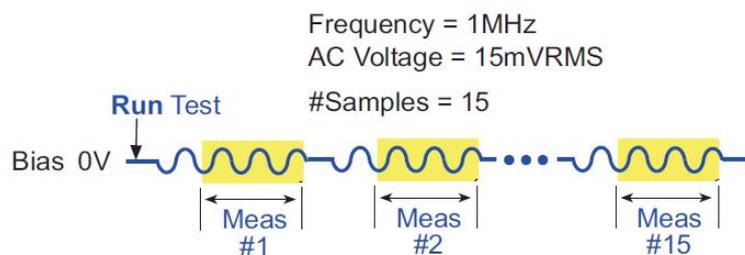


Figura 2.23: Ejemplo de la forma de onda con polarización DC

- La figura 2.24 muestra un ejemplo de la forma de la señal con un barrido DC. Podemos especificar el voltaje en el cual queremos empezar, en el que queremos terminar y el paso, y el número de puntos que tiene que tomar el sistema lo calculará de forma automática. También tenemos la opción de hacer que se mida desde un valor inicio a uno final y vuelta marcando la opción Dual en la aplicación KITE.

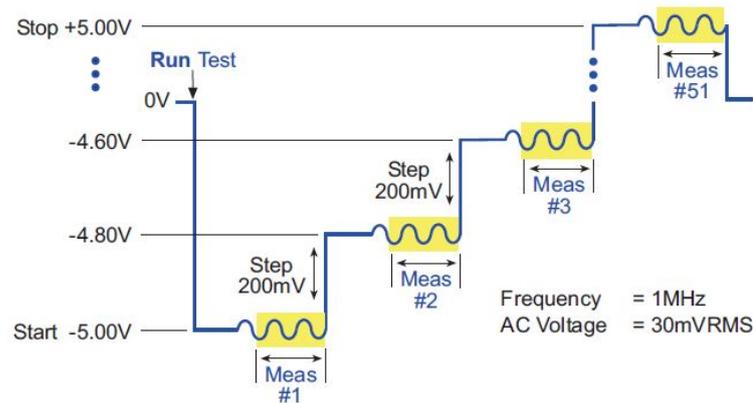


Figura 2.24: Ejemplo de barrido en DC

- En la figura 2.25 se muestra un ejemplo de un barrido en frecuencia. Podemos especificar la frecuencia inicial y la final, el número de puntos lo calculará automáticamente la CVU.

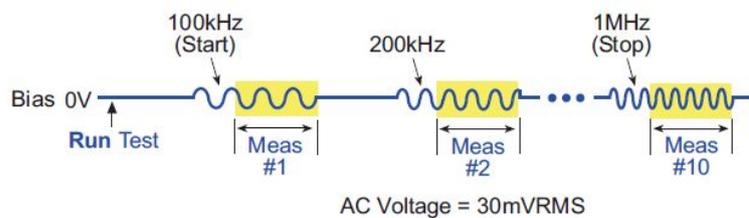


Figura 2.25: Ejemplo barrido en frecuencia

2.6.7. Paquete 4200-PIV-A

El último elemento que estudiaremos del equipo Keithley 4200-SCS es el paquete 4200-PIV-A que viene incluido en el equipo. Incluye 2 unidades, la unidad de pulsos 4200-PG2 y con ella la unidad de osciloscopio 4200-SCP2, además de dos adaptadores Modelo 4205-RBT, un dispositivo de prueba modelo 8101-PIV y cables y conectores. Las unidades de pulsos y de osciloscopio trabajarán en paralelo con el fin de obtener la característica I-V del dispositivo medido.

Unidad 4200-PG2

Es una unidad generadora de pulsos de doble canal. Puede proporcionar salidas pulsadas de diferentes modos:

- *Standard pulse*: es un modo de pulso de 2 niveles en la que el usuario define los niveles alto y bajo para el pulso de salida. Hay 2 modos de test para el pulso estándar: IV pulsada y captura de forma de onda.
- *Segment Arb pulse*: es un modo de pulso multinivel, el usuario define la forma de onda que consiste en 3 o más segmentos.

- *Full Arb*: también es un modo de pulso multinivel, pero la forma de onda consiste en un número de puntos definidos por el usuario.

Esta unidad da la opción de trabajar en 2 rangos de salida: *High-speed* entre ± 5 V y *High-voltaje* entre ± 20 V.

El esquema de los terminales de la unidad 4200-PG2 es el indicado en la figura 2.26.

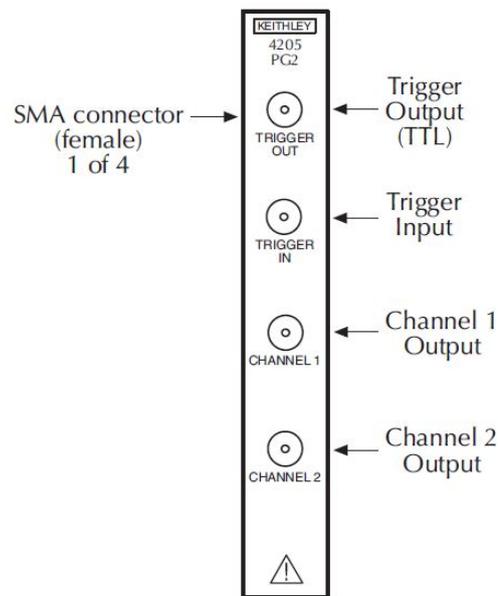


Figura 2.26: Terminales unidad 4200-PG2

Las características básicas de un pulso de salida son las mostradas en las tablas 2.8 y 2.9.

Tabla 2.8: Características de salida de los pulsos

Características de salida	Rango High-Speed	Rango High-Voltage
Amplitud (pico a pico)	100 mV a 10 V	500 mV a 40 V
Salida de pulso	-5 V a +5 V	-20 V a +20 V
Potencia máxima	0.5 W	8 W
Resolución	$< 250 \mu V$	$< 750 \mu V$
Impedancia de fuente	50 Ω nominales	50 Ω nominales

Unidad 4200-SCP2

Se trata de un osciloscopio digital de doble canal. En la figura 2.27 podemos ver los terminales de esta unidad y en la tabla 2.10 sus características.

Tabla 2.9: Características temporales de los pulsos

Características temporales	Rango <i>High-Speed</i>	Rango <i>High-Voltage</i>
Rango de frecuencias	1 Hz a 50 MHz	1 Hz a 10 MHz
Rango de periodos del pulso	20 ns a 1 s	100 ns a 1 s
Rango de ancho de pulso	10 ns a (Periodo - 10 ns)	50 ns a (Periodo - 10 ns)
Tiempo de transición (rise/fall time)	10 ns a 33 ms	50 ns a 33 ms
Resolución temporal	10 ns	10 ns

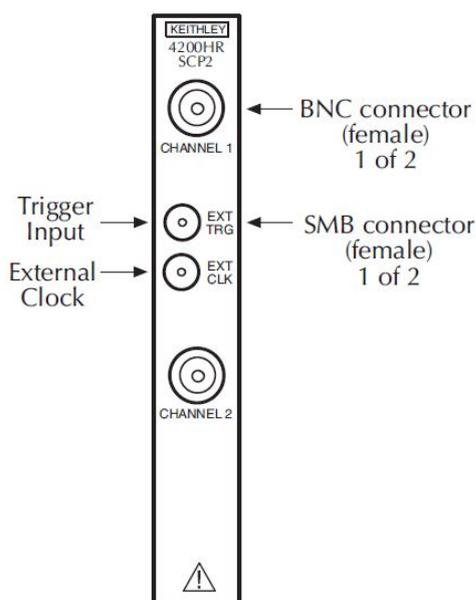


Figura 2.27: Terminales unidad 4200-SCP2

Tabla 2.10: Características de la unidad 4200-SCP2

Característica	Valor
Doble canal	Muestreo simultáneo en ambos
Resolución	8 bits
Rango de entrada máxima	50 Ω : <i>pm</i> 5 V DC, 1 M Ω : <i>pm</i> 150 V DC
Ancho de banda	50 Ω : DC a 1 GHz, 1 M Ω : DC a 350 MHz
Velocidad de muestreo	2.5 kS/s a 1.25 GS/s o 2.5 GS/s si se intercala un canal
Acoplo	DC o AC
Acoplo AC	200 kHz paso-alto a 50 Ω 10 MHz paso-alto a 1 M Ω
Atenuación de la sonda (ratio)	0.9:1 a 1000:1
Filtro analógico	Bypass o 20 MHz paso bajo

Capítulo 3

Muestras Estudiadas

En este capítulo se presentarán las características que presentan las estructuras analizadas para este trabajo. Se mostrará la formación de las diferentes muestras, además de las máscaras utilizadas en estas para así poder concretar las conexiones eléctricas que se realizaron durante la experimentación.

Fueron utilizadas tanto diferentes muestras MIS, que corresponderán en este caso a las celdas con carácter unipolar, como estructuras MIM que presentarán un comportamiento bipolar. El conjunto de máscaras que usan estas muestras fue donado por el Institut de Microelectrònica de Barcelona (IMB-CNM).

Tanto en una muestras como en las otras, la capa o capas aislantes fueron formadas por ALD (Atomic Layer Deposition). Por este motivo comentaremos primero en que consiste este método para así entender el proceso de formación de las muestras con las que se realizaron los experimentos.

3.1. Técnica ALD

Atomic Layer Deposition es una técnica que se usa para crear capas delgadas y uniformes de cristales de una sola capa atómica, esto será posible controlando la saturación en la superficie donde se produce el proceso. Este método puede ser utilizado en superficies grandes e irregulares. El espesor que presente la capa final viene dado por el número de veces que repetimos el proceso, es decir, el número de ciclos que hacemos interactuar los reactivos. De esta forma cuanto mayor sea el número de ciclos mayor anchura tendrá la capa que obtengamos como resultado. Además del número de iteraciones, un factor importante será el de la temperatura del sustrato.

Se trata de un método de deposición químico en el que la anchura de la capa que queremos obtener podemos ajustarla eligiendo el número de ciclos a realizar. La primera reacción se da entre un precursor que introduciremos y un sustrato sobre el que queremos que crezca el dieléctrico. En cada uno de los ciclos de este método podremos ir cambiando el precursor con el que se hará la reacción, no obstante será preciso limpiar totalmente la cámara donde se realice el proceso para no obtener resultados indeseados.

Es una técnica autolimitante, es decir, el proceso durará hasta que el precursor ha reaccionado

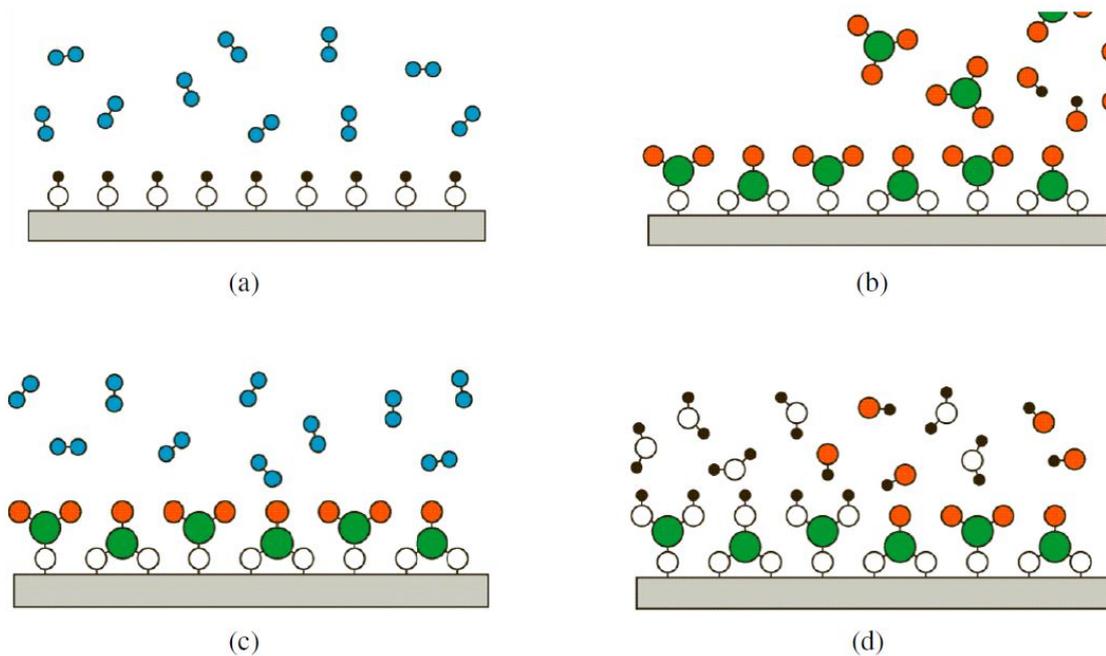


Figura 3.1: Ciclo de ALD de Al_2O_3

totalmente con todos los átomos de la superficie del sustrato que tienen un electrón libre (radicales libres). En este momento la capa de dieléctrico no sigue creciendo y por ello habrá que volver a introducir un precursor para volver a hacer la reacción y que el material crezca.

Un ejemplo de este proceso lo encontramos en la figura 3.1 para un ciclo de ALD de Al_2O_3 .

(a) Limpieza de la cámara con N_2 , (b) Introducción del precursor $AlCl_3$, (c) Limpieza de la cámara con N_2 , (d) Segunda introducción de precursores H_2O . Tras estos pasos se ha producido una capa de óxido de un átomo de espesor y se vacía de nuevo la cámara para volver a empezar con la reacción.

El proceso de forma genérica sería:

1. Limpiar la cámara en la que se produce la reacción
2. Introducimos el precursor para que reaccione con la superficie
3. Vaciamiento de la cámara
4. Segunda introducción de precursor
5. Se vacía de nuevo la cámara

3.2. Muestras MIS

Como se ha comentado en estas muestras se usaron estructuras MIS para la formación de las memorias ReRAM. Se analizaron un total de 4 muestras formadas por diferente número de capas de dieléctrico en la parte aislante. Estas muestras proceden de una colaboración con el Institut de Microelectrònica de Barcelona (IMB-CNM), y fueron cedidas al grupo para su investigación.

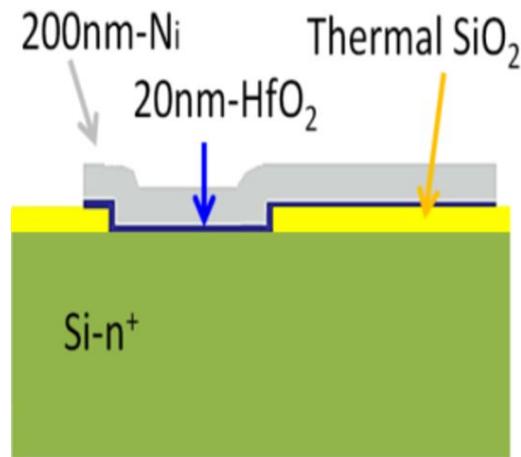


Figura 3.2: Estructura muestra 8343-1

Una vez explicado el proceso de ALD utilizado para la fabricación de las capas de dieléctrico veremos como han sido formadas estas muestras en este caso.

Fueron recibidas un total de 5 muestras de estructura parecida, la diferencia esta en la composición de la pila dieléctrica, aunque todas presentaban un mismo grosor en la parte dieléctrica de 20 nm. La estructura del lote 8343-CAP es la siguiente: Ni - Capa de alta k - Si (n^+).

Las diferentes configuraciones para la capa de dieléctrico y su identificación son:

- 8343-1: HfO_2 (20 nm)
- 8343-2: Al_2O_3/HfO_2 (10 nm / 10 nm)
- 8343-3: HfO_2/Al_2O_3 (10 nm / 10 nm)
- 8343-4: $Al_2O_3/HfO_2/Al_2O_3$ (5 nm / 10 nm / 5 nm)
- 8343-5: $HfO_2/Al_2O_3/HfO_2$ (5 nm / 10 nm / 5 nm)
- 8343-6: $HfO_2/Al_2O_3/HfO_2/Al_2O_3/HfO_2$ (4 nm / 4 nm / 4 nm / 4 nm / 4 nm)

Los dispositivos Ni / HfO_2 / Si fueron fabricados sobre obleas de silicio de 100 mm de diámetro de tipo n con crecimiento CZ (Czochralski) que presentan una resistividad en el rango 0,007-0,013 $\Omega \cdot \text{cm}$. Las capas de HfO_2 de 20 nm de espesor se depositaron por ALD a 225 °C usando TDMAH (tetrakis (dimetilamido)-hafnio) y H_2O como precursores. El electrodo Ni superior de 200 nm de espesor se depositó por *magnetron sputtering*. Las estructuras resultantes eran células cuadradas de $5 \times 5 \mu\text{m}^2$. La estructura obtenida se puede apreciar en la figura 3.2.

El resto de las estructuras MIS se fabricaron también en una oblea de silicio de tipo n altamente dopada con fósforo, dando como resultado una resistividad de $\rho = (7-13) \text{ m}\Omega \cdot \text{cm}$. La pila dieléctrica tiene 20 nm de espesor y está compuesta de dos capas dieléctricas de alta k, 10 nm de HfO_2 y 10 nm de Al_2O_3 . Las capas se depositaron por deposición de capa atómica (ALD) a 200°C (para Al_2O_3) y a 225°C (para HfO_2) utilizando trimetilaluminio (TMA), tetrakis (dimetilamido)-hafnio (TDMAH) y H_2O como precursores y N_2 como transportador y gas de

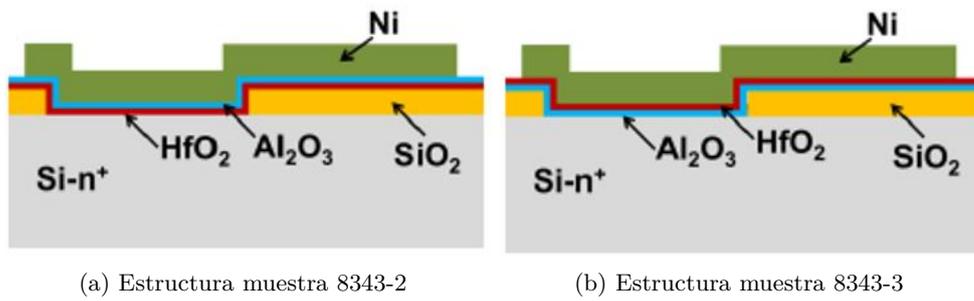


Figura 3.3: Estructuras muestras 8343 bicapa

purga. El electrodo metálico superior empleado es una capa de níquel (Ni) de 200 nm de espesor depositada por *magnetron sputtering*. Dependiendo del orden de deposición de los dieléctricos de alta k, se obtuvieron dos tipos de muestras: Ni / Al_2O_3 / HfO_2 / (n^+)-Si y Ni / HfO_2 / Al_2O_3 / (n^+)-Si.

Podemos ver la estructura resultante en la figura 3.3.

El resto de muestras multicapa siguieron un proceso similar, en el que el ALD se hizo hasta alcanzar los espesores requeridos en cada capa de la pila dieléctrica.

3.3. Muestras MIM

Las muestras de memorias ReRAM con estructura MIM también proceden del CNM como las MIS. Se trata del lote 8356-1, en este caso se trata de una sola estructura de carácter bipolar en la que el dieléctrico es una sola capa de HfO_2 de 20 nm de espesor.

Los dispositivos ReRAM estudiados tiene la siguiente estructura: TiN / Ti / HfO_2 / W. Las películas de HfO_2 se depositaron por ALD a 225 °C utilizando TDMAH y H_2O como precursores de oxidantes, y N_2 como transportador y gas de purga. El resultado es el mostrado en la figura 3.4.

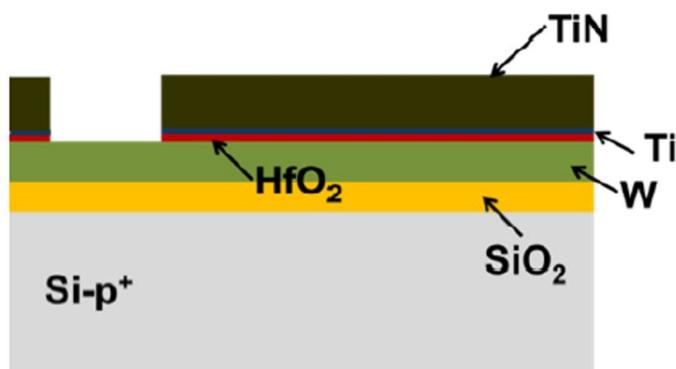


Figura 3.4: Estructura muestra 8356-1

Capítulo 4

Montaje Experimental

En este capítulo veremos el montaje y procedimiento seguido para realizar la parte experimental de este trabajo. En primer lugar veremos los 2 caminos utilizados para conectar las muestras con el equipo encargado del análisis, el analizador de semiconductores Keithley 4200-SCS. Por un lado tendremos una conexión directa entre las muestras y el analizador por medio de una mesa de puntas y por el otro utilizaremos un criostato en el montaje que nos dará varias ventajas, como la de poder hacer medidas a diferentes temperaturas. También se comentará el funcionamiento de la aplicación software KITE del analizador de semiconductores utilizada para el control de las medidas y la obtención de los resultados. Por último, se describirá el programa Origin utilizado para la representación de los resultados.

4.1. Preparación de las muestras

Para la realización de los distintos montajes necesitaremos primero adecuar las muestras para poder medirlas. Tanto en un montaje como en el otro será necesario este paso previo, si no, no podríamos hacer correctamente las conexiones. Este proceso conllevará estas fases:

1. En primer lugar cogemos una placa de cobre y hacemos dos o cuatro cortes paralelos con un cutter y quitamos la lámina de cobre entre los cortes. El motivo de hacer esto es dividir la placa metálica en 2 o 3 partes aisladas eléctricamente. Para las muestras MIS dividiremos la placa en 2 secciones, ya que, en estas podremos acceder al electrodo inferior directamente aplicando el voltaje sobre la propia placa que estará en contacto con el semiconductor de la base de la muestra; en el caso de las muestras MIM haremos 3 secciones debido a que accederemos al electrodo superior e inferior desde la parte superior de la máscara, por ello debemos de aislar electrodos y muestra.
2. Ponemos estaño en cada una de las secciones, por si luego hubiera que hacer otras conexiones y limpiamos con un estropajo de aluminio toda la superficie para quitar impurezas. Posteriormente rayaremos la superficie de la placa de cobre donde vamos a poner la muestra para que así esta agarre mejor.

3. Partimos la oblea en pequeños trozos que contendrán varios chips. Echaremos laca metálica sobre la parte en la que vaya a ir la muestra y la colocamos encima con unas pinzas, con cuidado de no tocar la muestra con las manos, ya que, podríamos ensuciar la superficie. La laca tendrá que ser suficiente para que la muestra se quede pegada, pero no demasiada para que pueda desbordar y tocar por otras partes la estructura porque esto podría provocar algún cortocircuito. Dejamos que la laca se seque.

El resultado final de este proceso podemos verlo en las figura 4.1.



(a) Muestra MIS preparada sobre la placa cobre (b) Muestra MIM preparada sobre la placa cobre

Figura 4.1: Muestras MIS y MIM preparadas para ser medidas

4.2. Configuración del equipo Keithley 4200-SCS

La configuración del equipo de la que disponemos en el laboratorio es la siguiente y se muestra en la figura 4.2:

- Equipo Keithley 4200-SCS/C
- 2 SMUs 4200-SMU
- 2 Preamplificadores 4200-PA
- 1 unidad CVU 4210-CVU
- El paquete 4200-PIV-A, que contiene la unidad de pulsos 4205-PG2 y la unidad de osciloscopio 4200-SCP2.

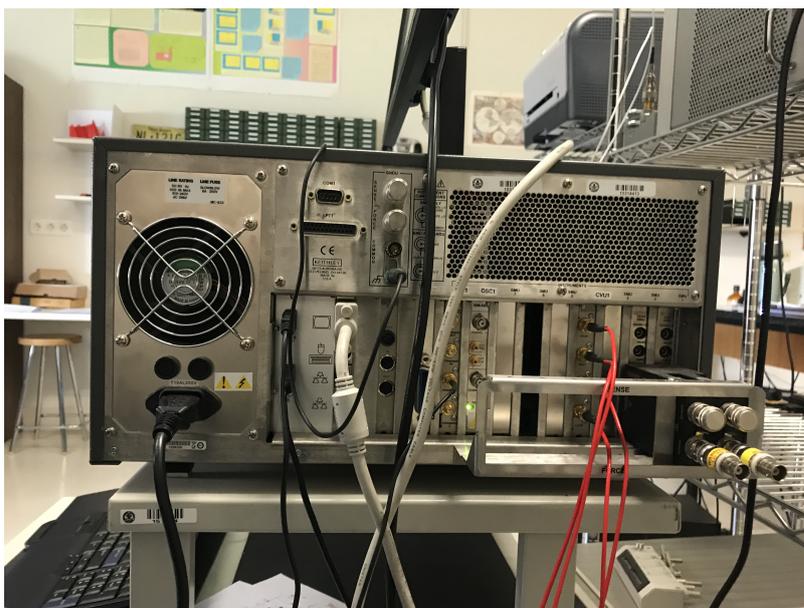


Figura 4.2: Configuración Keithley 4200-SCS/C

4.3. Mesa de puntas y equipo Keithley

Este montaje es el más sencillo y rápido, sin embargo, también tiene contraprestaciones como que la muestra a medir puede quedar afectada por varios factores, como ser rayadas por las puntas de prueba, que estas puntas introduzcan una serie de efectos parasitarios resistivos y capacitivos, puede ser que sean tocadas de forma no intencionada con los dedos y esto haga que se deje grasa en la superficie o que haya un efecto de la luz exterior o de la temperatura y partículas de la sala.

En primer lugar colocaremos la estructura MIM o MIS en el soporte para dispositivos de la mesa de puntas de Cascade Microtech con las puntas metálicas levantadas, las cuales están situadas en los pivotes acopladores. En esta situación pondremos debajo de las puntas las muestras para que así estas lleguen fácilmente a los electrodos de las estructuras.

Una vez que las muestras están debajo de las puntas las colocaremos de forma adecuada. Serán 2 puntas las necesarias, una la situaremos encima del electrodo superior de la estructura mientras que la otra irá conectada al electrodo inferior. En el caso de las muestras MIS la conexión superior será directa, sin embargo, para la inferior colocaremos la muestra encima de una placa de cobre para poder acceder al electrodo inferior. La punta conectada a la parte inferior de la estructura ya no será necesaria moverla ya que todas las celdas quedarán conectadas de esta forma, por tanto, la que moveremos será la superior. En el caso de las celdas MIM una punta irá en el electrodo superior y la otra en el inferior, los cuales son alcanzados directamente. Con ayuda del microscopio para poder ver correctamente los electrodos y las 3 ruletas que presentan los pivotes acopladores podremos mover la punta de forma precisa en los ejes X, Y y Z para hacer las conexiones. En resumen una muestra estará correctamente conectada cuando una de las puntas esté en contacto con la base de cobre y la otra con un electrodo superior.

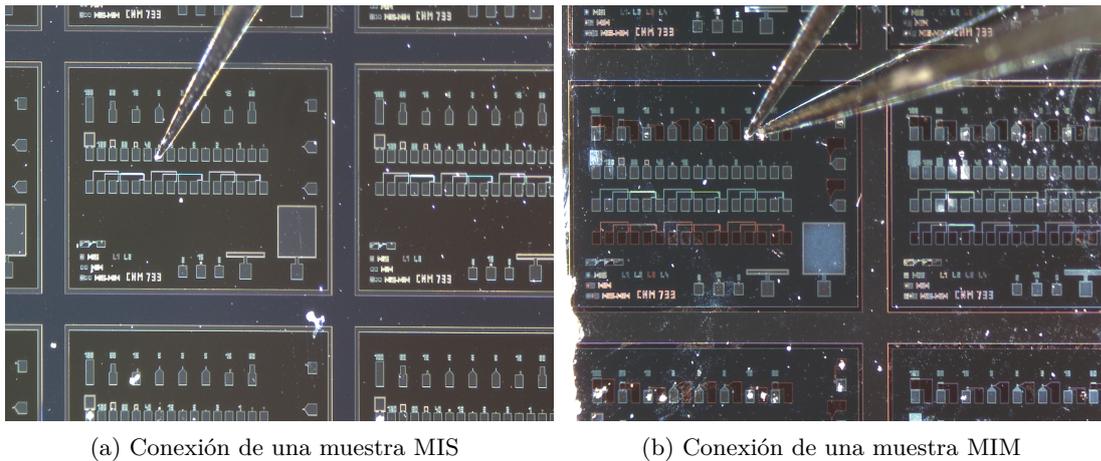


Figura 4.3: Conexiones con las puntas metálicas a los diferentes tipos de muestras

Podemos ver como se conectan las puntas de este equipo a las muestras de tipo MIS y de tipo MIM en la figura 4.3.

Por el otro lado del pivote acoplador y unido a la punta metálica de prueba estará un cable que nos conectará con una unidad SMU o una CVU del analizador de semiconductores que nos permitirá ejecutar los diferentes experimentos y recoger los resultados obtenidos. No importa cual de las 2 puntas haga la conexión a cualquiera de los 2 electrodos, ya que, el voltaje introducido puede ser manejado desde el analizador Keithley y si nos confundieramos de polaridad no habría ningún perjuicio, siempre y cuando no expongamos la muestra a una potencia grande que pueda provocar su ruptura. Las conexiones en el equipo será en el terminal FORCE, desde donde mandaremos la señal correspondiente a cada prueba, y por el otro lado estarán como ya se ha comentado al pivote acoplador. Por último, lanzamos la ejecución del experimento desde el analizador de semiconductores y recogemos los resultados.

Diferenciaremos entonces 2 tipos de montajes.

En primer lugar veremos el montaje realizado para medidas de tipo I-V, mostrado en la figura 4.4. Como se puede apreciar conectaremos cada uno de los cables, modelo 4200-TRX-X, que salen de los 2 pivotes acopladores a los preamplificadores 4200-PA y estos a su vez a las unidades SMU.

Por otra parte, también tendremos un montaje algo diferente para las medidas C-V y G-V, este se puede ver en las figura 4.5. El mismo montaje nos servirá para medir los 2 parámetros, ya que, en esta ocasión la muestra irá conectada a la unidad CVU, la cual fue comentada en el capítulo anterior. En la imagen se muestra la conexión a los terminales de la unidad CVU con un cable, modelo CA-446, que tendrá 2 conexiones para cada uno de cables que salen de los pivotes.

4.4. Criostato y equipo Keithley

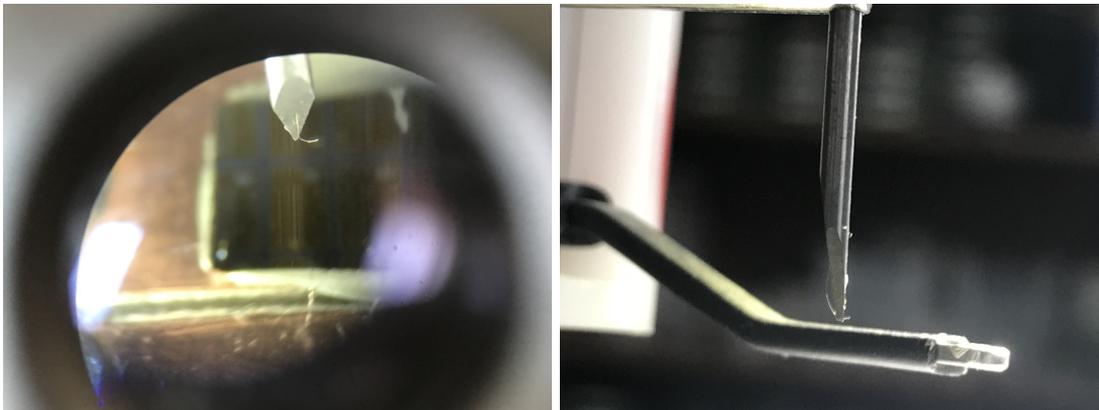
Este método es algo más complejo, aunque con él evitamos una serie de perjuicios en las medidas y con ello obtenemos unas curvas más fiables.

Una vez tengamos la muestra montada en la placa de cobre, necesitamos preparar la muestra para conectarla en el interior del criostato. Es aquí cuando usaremos el aparato de Wire-bonding tpt HB05 con el cual pondremos una serie de cables con los que haremos las conexiones entre la muestra y el criostato.

El proceso para cablear la muestra es el siguiente:

1. Encendemos la máquina y ponemos la muestra en la plataforma, que estará montada en la placa de cobre.
2. Ajustamos el microscopio Leica de forma que enfoquemos en la punta metálica del equipo que será la responsable del proceso de bonding.
3. Presionamos en el equipo tpt HB05 el botón para liberar la pinza sobre el hilo, a continuación giramos 180° la punta para poder colocar el hilo de aluminio a través de los agujeros de la aguja con la ayuda de unas pinzas de precisión.

En la figura 4.6 podemos ver como estará el hilo con el que hacemos la conexión antes y después de ser bien colocado en la punta del equipo con la que haremos la conexión.



(a) Detalle de la punta con el hilo sin ser posicionado correctamente

(b) Punta con el hilo puesto correctamente

Figura 4.6: Colocación correcta del hilo

4. Una vez que tenemos el hilo bien colocado volvemos a abrir la pinza que sujeta el hilo por seguridad, ya que, se cierra automáticamente pasado un tiempo.
5. Ponemos el hilo formando 90° con la punta de forma que la punta del hilo apunte hacia el usuario de la máquina.

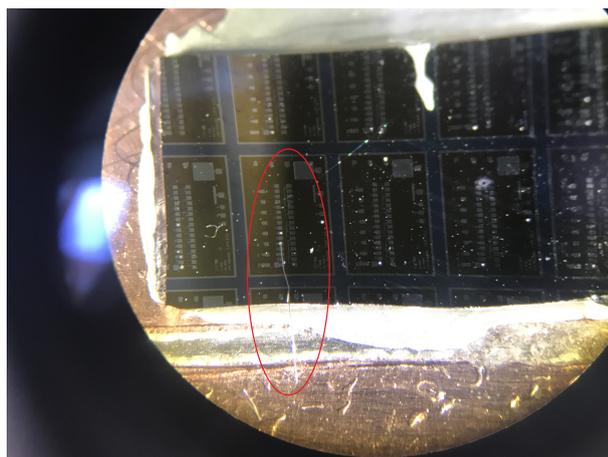


Figura 4.7: Muestra conectada por medio de la máquina de Wire-bonding

6. Con todo preparado bajamos la palanca lateral del equipo que será la que maneje la altura de la punta, mientras que con el mando de la máquina manejaremos como se mueve la punta en el eje horizontal.
7. Una vez hagamos la primera unión en el estaño que se colocó anteriormente moveremos la punta de forma que demos curvatura al hilo, para que no toque en otra parte que no se desee y pueda hacer un cortocircuito, hacia el electrodo que queramos conectar. Es conveniente que la primera unión se haga cerca del límite de la sección, de esta forma habrá menos cable que será más fácil de manejar e introducirá menos efectos parásitos. Obtendremos una conexión como la de la figura 4.7

Las uniones que haya que hacer depende de si es una muestra MIS o MIM, que como se explicó anteriormente tenían un número diferente de secciones en función de la posibilidad de acceder a los electrodos. Por ello en las estructuras MIS habrá una unión entre la sección en que no este colocada la muestra y el electrodo superior, debido a que podemos acceder al semiconductor por la propia placa metálica. Mientras que en las muestras MIM una conexión será entre la sección en que no esté colocada la muestra y el electrodo superior y la otra unión irá entre la otra sección sin muestra y el electrodo inferior.

En este momento ya estaremos en condiciones de introducir la estructura dentro del criostato. Para ello, desenroscamos la tapa de este y sacamos el vástago, que será la varilla metálica que une los cables que conectan la muestra y los terminales de salida del criostato. En la parte final del vástago será donde pondremos la muestra deseada. Las conexiones que debemos hacer en esta parte se realizan mediante los 2 cables que vienen incorporados en el propio vástago, cada uno de ellos irá a una de las secciones por las que accederemos a los electrodos. En un principio, no es necesario tener en cuenta qué el cable conectado al terminal de salida positivo y cual al negativo, ya que, luego manejaremos la polaridad mediante el programa KITE del analizador además de que no es perjudicial para la muestra si aplicamos una polaridad u otra, siempre y cuando pongamos una corriente límite con el software para no tener una potencia que pueda ser perjudicial.

La muestra iría conectada al vástago como se muestra en la figura 4.8.



Figura 4.8: Conexión de las muestras al vástago del criostato

Con la muestra en el criostato ya preparada, conectamos los preamplificadores del analizador de semiconductores Keithley como se hizo con la mesa de puntas, pero en este caso con los terminales de salida del criostato. Estas conexiones podemos verlas en la figura 4.9.



(a) Conexión entre el criostato y el equipo Keithley para medidas I-V

(b) Conexión entre el criostato y el equipo Keithley para medidas C-V y G-V

Figura 4.9: Conexiones entre el criostato y el analizador de semiconductores para la caracterización de las muestras

4.5. Aplicación KITE

Como se había comentado anteriormente el programa KITE es uno de los programas que componen la herramienta KTE Interactive Software que permiten gobernar el analizador de semiconductores. Este programa es el que nos permite manejar el equipo para crear y realizar los experimentos deseados para la caracterización del dispositivo.

KITE es una herramienta versátil que se puede utilizar para ejecutar pruebas de proyectos que se proporcionan con el Modelo 4200-SCS. También se puede utilizar KITE para modificar proyectos y / o pruebas existentes o crear nuevos. KITE facilita la caracterización interactiva de un dispositivo de prueba paramétrico individual o pruebas automatizadas de una oblea semiconductor completa. Dos herramientas adicionales de software KTE Interactive aumentan las capacidades de KITE, de la siguiente manera:

- La herramienta de biblioteca de usuario de Keithley (KULT) se utiliza para crear módulos de prueba utilizando el lenguaje de programación C. KITE puede entonces ejecutar estos módulos de prueba.
- La utilidad Keithley CONfiguration (KCON) se utiliza para gestionar la configuración y las interconexiones entre todos los componentes del sistema de prueba controlados por KITE.
- Una cuarta herramienta de software KTE Interactive, la interfaz de control externo Keithley (KXCI) permite que el modelo 4200-SCS sea controlado remotamente por un controlador GPIB externo.

4.5.1. Interfaz KITE

Haciendo doble click sobre el icono de la aplicación KITE entraremos directamente a la interfaz de esta, podemos verla en la figura 4.10. Esta interfaz se dividirá en 5 partes principales:

- Barra de Menú (1): presenta las acciones para el manejo de la aplicación KITE.
- Barra de Herramientas (2): contiene los iconos que nos permitirán realizar los diferentes experimentos.
- Navegador de Proyectos (*Project Navigator*) (3): muestra la estructura del proyecto con sus diferentes elementos y desde donde podemos acceder a ellos.
- Espacio de Trabajo (Workspace) (4): espacio donde podremos controlar el comportamiento y características de los test a realizar.
- Área de Mensajes (5): nos da información acerca de la ejecución de las pruebas y muestra los mensajes de error.

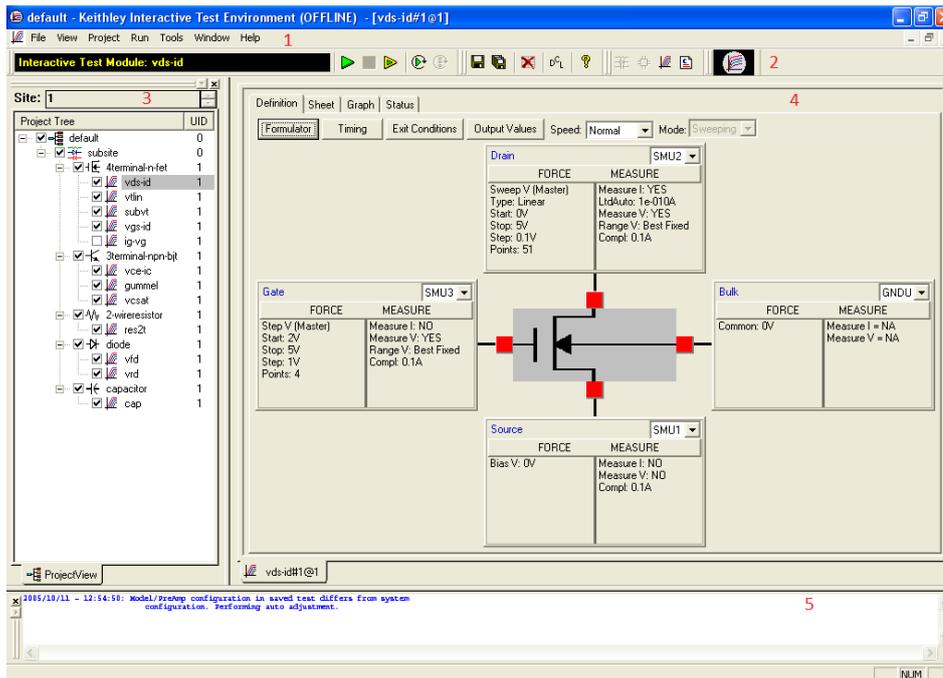


Figura 4.10: Interfaz de la aplicación KITE

4.5.2. Proyectos en KITE

Los usuarios interactúan con el programa KITE en el contexto de un proyecto. Un proyecto especifica las acciones y pruebas repetitivas y no repetitivas para la caracterización eléctrica del dispositivo bajo test. Los proyectos son creados usando una interfaz gráfica de usuario.

En KITE los proyectos están organizados en jerarquía, la cual es consistente con la organización de las obleas de semiconductores actuales. Esta jerarquía debe ser comprendida para entender el programa, por ello, definiremos cada uno de los elementos de la jerarquía que componen un proyecto. En orden decreciente en la jerarquía:

- Proyecto
- Sites
- Subsites
- Dispositivos
- Tests

Existen además otros 2 elementos organizativos llamados *Inicialization Steps* y *Termination Steps*, que nos permitirán empezar a ejecutar y terminar automáticamente el proyecto o realizar acciones que sean necesarias antes y después de la medida como por ejemplo el calibrado de los instrumentos.

Lo primero que haremos para iniciar un proyecto en la aplicación KITE será ir a la Barra de Menú, pulsar sobre *File* y seleccionar *New Project*. Aparecerá entonces una ventana como la de

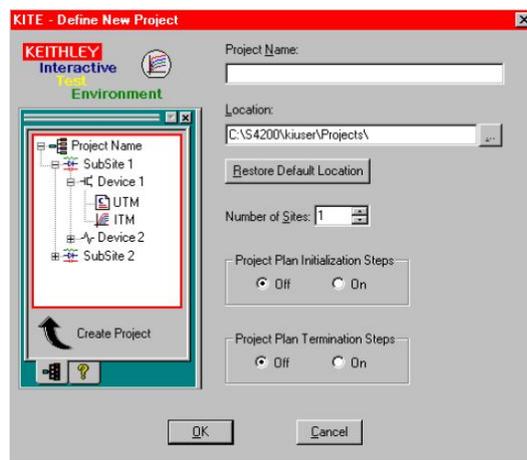


Figura 4.11: Ventana de creación de un nuevo proyecto

la figura 4.11. En esta ventana daremos nombre y elegiremos la ubicación del proyecto, así como, el número de Sites y si incluirá elementos *Inicialization Steps* y *Termination Steps*. Pulsaremos sobre OK y aparecerá en el Navegador de Proyectos el nuevo proyecto creando además de un Espacio de Trabajo donde aparecen las propiedades del mismo.

En el nivel macroscópico, uno o más dados semiconductores se construyen en una posición dada de la oblea. Esta ubicación no solo comprende datos de productos finales, pero suele tener una o más estructuras de test paramétricas o Subsites. KITE se refiere a estos dados y estructuras de prueba idénticos como un Site.

El siguiente escalafón de la jerarquía es para los Subsites. Los terminales de cada dispositivo en una estructura de prueba están conectados a una serie uniformemente espaciada de pads de contacto. Estos pads se utilizan para conectar los dispositivos a las sondas de una estación de prueba. Cada ubicación de la oblea a la que se mueve la estación y los contactos se denomina un Subsite. KITE se refiere a cada una de estas estructuras de prueba (o combinación de dispositivos que se prueben como grupo) como un Subsite.

Podemos crear un nuevo Subsite desde la Barra de Menús, a continuación menú *Project* y luego *New Subsite Plan*, entonces aparecerá una ventana como la de la figura 4.12 en la que podremos elegir el nombre y donde estará colocada dentro del Site.

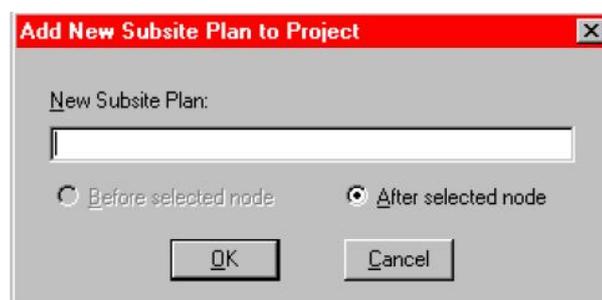


Figura 4.12: Ventana para un nuevo Subsite

Al pulsar OK, en el Espacio de Trabajo nos aparecerá una ventana con sus propiedades

como la de la figura 4.13. Aquí podremos además incluir los elementos *Inicialization Steps* y *Termination Steps*.

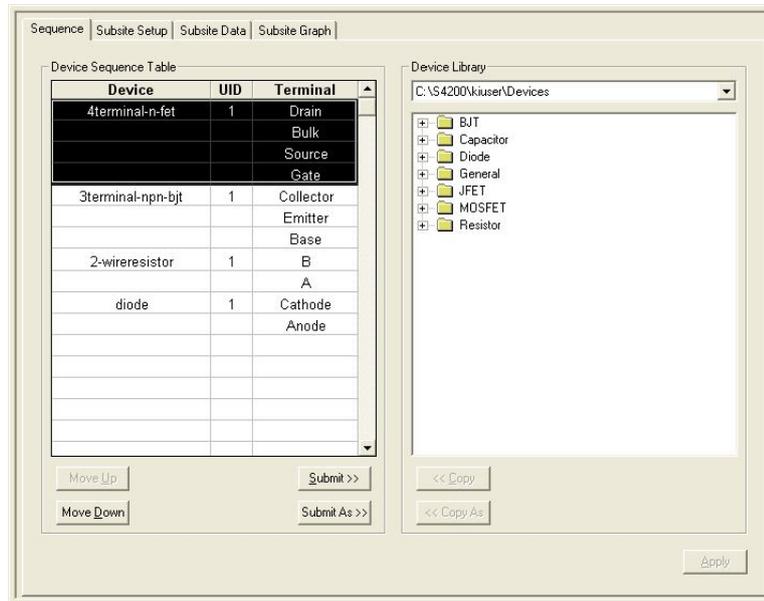


Figura 4.13: Ventana de propiedades de un Subsite

El siguiente peldaño es el de los Dispositivos (Devices). Cada estructura de prueba contiene una serie de dispositivos a caracterizar: transistores, diodos, resistencias, condensadores, etc. Se utiliza una matriz de conmutador para conectar el modelo 4200-SCS secuencialmente si las SMU no pueden conectarse a todos los dispositivos simultáneamente. Un dispositivo también se conoce como un elemento de prueba, debido a esto los Subsites se denominan estructuras de prueba al estar compuestos por dispositivos. Si vamos al apartado *Project* y pulsamos sobre *New Device* podremos incluir un nuevo dispositivo. La ventana que nos encontraremos al hacer esto se refleja en la figura 4.14.

Una vez esté creado el dispositivo de entre los que nos ofrece KITE seleccionamos OK y aparecerá una ventana en el lugar de trabajo con las opciones del dispositivo, como la de la figura 4.15, además de que se reflejará en el Navegador de Proyectos con el icono de dispositivo.

Por último, a un dispositivo es posible añadirle uno o varios test que nos permitirán hacer las pruebas deseadas sobre el dispositivo a medir. Los test en KITE se hacen mediante los ITMs (*Interactive Test Module*) y los UTMs (*User Test Module*).

Los ITM son test paramétricos que se configuran fácilmente a través una interfaz gráfica de usuario. Al hacer doble clic en un ITM, se muestra un esquema del dispositivo sobre el que vamos a hacer las pruebas y, en cada terminal, aparece un objeto de instrumento, donde pondremos los parámetros para realizar el experimento y que luego serán las que se trasladen a los terminales del objeto en la realidad. No es necesario programar nada. KITE incluye una biblioteca de ITMs para dispositivos de uso común, como transistores, diodos, resistencias, condensadores, etc. No obstante los ITM existentes pueden modificarse sin programar para crear una gran variedad de pruebas personalizadas.

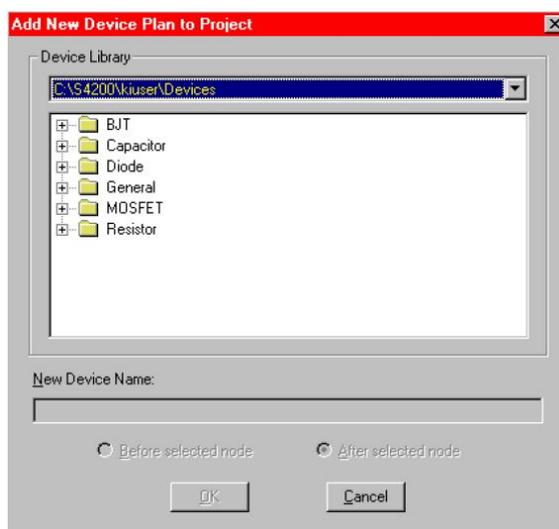


Figura 4.14: Ventana para la creación de un nuevo Device

Un UTM es un módulo de test creado por el usuario que conecta, configura y ejecuta un módulo KULT del usuario: una biblioteca de vínculos dinámicos (*Dynamic Link Library, DLL*). Los UTM pueden utilizarse para ejecutar pruebas paramétricas especiales que no pueden realizarse con las funciones ITM existentes. En este caso sí necesitaremos programar para poder operar con una UTM. Además, los UTMs pueden usarse para manipular instrumentación externa al equipo Keithley.

Accediendo a la Barra de menú, Project y a continuación *New Interactive Test Module* o *New User Test Module* crearemos un nuevo ITM o UTM respectivamente.

Las principales diferencias entre un ITM y un UTM pueden verse en la tabla 4.1.

Nos centraremos en explicar como es la definición de un ITM en la aplicación KITE, ya que, ha sido el módulo usado para realizar los experimentos.

ITMs en KITE

Al incluir un ITM para hacer un test en KITE, lo primero que tendremos que hacer será configurarlo adecuadamente. Nos encontraremos por tanto con el tipo de Espacio de Trabajo de la figura 4.16.

En la parte superior encontraremos 4 pestañas:

- **Definition:** aquí encontramos las propiedades del test en cada una de las SMU que irán unidas a los terminales físicos del dispositivo.
- **Sheet:** en esta pestaña podemos ver los resultados del experimento ya ejecutado o en curso en forma de hoja de cálculo.
- **Graph:** es la representación gráfica de los datos almacenados de la pestaña Sheet.
- **Status:** nos da información acerca de la configuración del test.

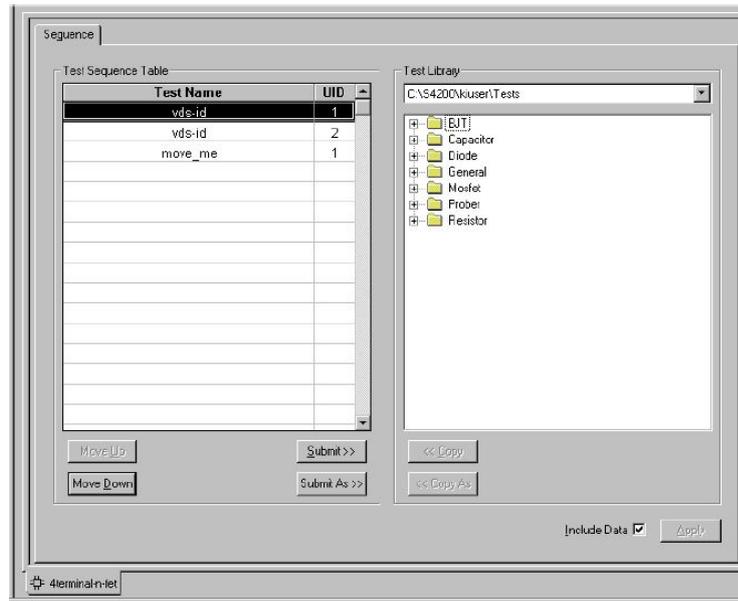


Figura 4.15: Opciones de un Device

Tabla 4.1: Diferencias entre los ITMs y los UTMs

ITM	UTM
Siempre se crean utilizando una serie de interfaces gráficas de usuario. No necesitan ser programadas	Es creado y configurado uniendo un módulo creado por el usuario al nombre del UTM y después modificando los parámetros.
Es flexible. Vienen definidos en el propio equipo configuraciones ITM para los dispositivos y test más comunes. Además se puede crear nuevos ITMs que pueden también ser configurados para realizar una amplia variedad de test dinámicos y estáticos.	Es una tarea específica. Sin embargo el código del módulo de usuario unido al UTM puede ser modificado. Este código deberá ser escrito en la aplicación KULT.
Lleva a cabo tareas exclusivamente que están dentro del instrumental de Keithley 4200-SCS.	Lleva a cabo tanto tareas que están dentro del equipo como de instrumental conectado mediante los puertos GPIO o RS-232.
Es usado solo para test paramétricos.	Realiza cualquier tarea de un test.
Genera datos mientras el test esta siendo ejecutado, es decir, en tiempo real.	Genera datos después de que el test esté completo.

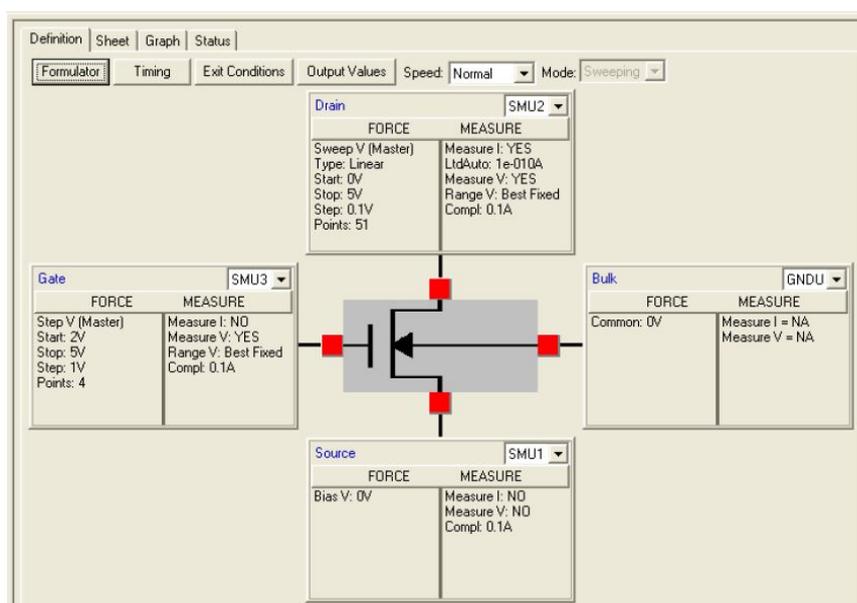


Figura 4.16: Ventana de configuración de un ITM

Nos centraremos en la pestaña Definition, puesto que, es donde definiremos los experimentos que vayamos a realizar. Desde este apartado vamos a dar los parámetros que seguirán las unidades SMUs y CVU. Lo primero que haremos será seleccionar el tipo de dispositivo que vamos a testear y con ello obtendremos una pequeña representación esquemática de este en la que podremos asignar una unidad SMU o CVU a cada uno de los terminales del dispositivo, aunque también podremos dejar algún terminal sin asignar si fuera necesario.

A continuación, deberemos de elegir el tipo de Test. Esto podremos hacerlo mediante el desplegable Mode o también dentro del apartado Timing. Existen 2 tipos de test en el equipo Keithley y dependiendo de la opción escogida tendremos unas características u otras:

- Sampling: se aplica a cualquier ITM en el que todas las tensiones o corrientes son estáticas y las mediciones se realizan a intervalos temporizados.
- Sweeping: se aplica a cualquier ITM en el que una o más tensiones o corrientes varían con el tiempo.

Cuando hayamos elegido el modo de test, pasaremos a elegir que tipo de función van a hacer las unidades del equipo. Tenemos que tener en cuenta que según hayamos escogido un modo de test u otro podremos escoger diferentes funciones, las cuales se han representado en la tabla 4.2.

Explicaremos brevemente en que consisten cada una de las funciones que podemos usar en KITE.

- Open: mantiene un estado de corriente cero en el terminal, sujeto al voltaje máximo límite de la SMU conectada.
- Common: mantiene un estado de voltaje cero en el terminal, sujeto a la corriente límite de la SMU conectada.

Tabla 4.2: Funcionalidades en función del modo

Nombre del test	Sweeping	Sampling	Pulse mode
Open	*	*	
Common	*	*	
Voltage Bias	*	*	*
Voltage Sweep	*		*
Voltage List Sweep	*		*
Voltage Step	*		

- Voltage Bias: mantiene un estado de tensión constante seleccionado en el terminal, sujeto a una corriente límite especificada por el usuario. También tiene versión para corriente en vez de voltaje.
- Voltage Sweep: Incrementa una serie de valores de voltaje a una velocidad determinada por los valores de Time y Speed en la pestaña Definition del ITM. Una SMU también puede realizar un barrido de doble voltaje. Con opción de barrido en corriente.
- Voltage List Sweep: parecido a Voltage Sweep pero en este caso la lista de valores a recorrer la elige el usuario. También esta la posibilidad de que sea en corriente.
- Voltage Step: incrementa un voltaje a dos o más niveles, cada uno de los cuales se mantiene constante durante el progreso de un barrido de corriente, un barrido de tensión, un barrido de lista actual o un barrido de lista de voltaje en otro terminal. Hay opción de hacerlo en corriente.

Cuando ya tengamos el ITM diseñado el siguiente paso es comenzar la ejecución y con ello el registro de datos y la representación en KITE. Hay varias formas de ejecutar un experimento en esta aplicación. La más sencilla es el botón Play que comenzará el experimento y lo realizará una sola vez de forma que borraré los datos que hubiera registrados anteriormente tanto en Sheet como en Graph. En caso de querer parar el test deberemos hacer click en Stop y KITE parará de recoger datos y representarlos.

También tenemos la opción de realizar un Append que nos guardará los datos anteriores y nos añadirá una nueva hoja para registrar los datos del experimento actual en Sheet y agregará una nueva curva en Graph sin quitar las anteriores. Otra opción es la de realizar ciclos en los experimentos de forma que estos se hagan de forma consecutiva.

Podemos realizar un experimento de forma individual pulsando sobre cada uno de los ITMs o podemos realizar varios experimentos de forma secuencial si seleccionamos el Subsite y marcamos los test que se desean hacer y a continuación pulsamos sobre una de las diferentes opciones que tenemos para comenzar los test. También se pueden realizar los experimentos de varios Subsites seleccionados y colocándolos el proyecto global.

Como ya se ha comentado los datos del experimento quedarán registrados en una hoja tipo Excel en la pestaña Sheet y serán representados en el apartado Graph. Estos datos podrán ser

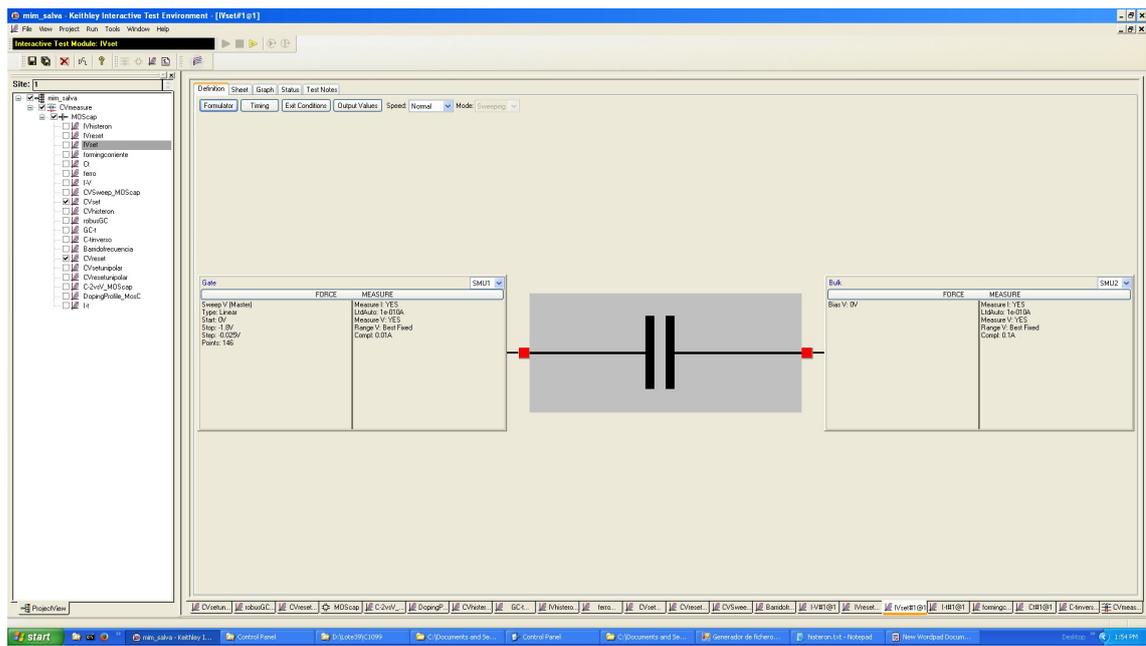


Figura 4.17: Proyecto utilizado para la realización de los diferentes experimentos

importados por el usuario para un posterior tratamiento o análisis.

En nuestro caso se creó un proyecto específico para las pruebas con las muestras ReRAM MIM y MIS, ya que, aunque KITE incluye ciertas pruebas precargadas en el sistema para los dispositivos más convencionales como se ha comentado, los dispositivos que presentan conmutación resistiva no tienen ningún proyecto ni ITM preconfigurado.

Al crear los diferentes ITMs que utilizaremos, lo primero que debemos tener en cuenta es que debemos elegir el dispositivo a simular en la pantalla de configuración que aparecerá en el Worksheet. Debido a que una estructura MIM o MIS en condiciones iniciales son dos placas plano paralelas metálicas o metálica con semiconductor y en medio de ambas hay un aislante que tendrá alta permitividad entre éstas se almacenará carga por lo que tendremos un condensador, por tanto, este será el dispositivo de referencia. Al elegir este dispositivo nos aparecerán directamente 2 terminales asociados donde irán colocadas las unidades de SMU o de CVU para poder realizar los experimentos. A continuación, se configuraron los experimentos necesarios para la caracterización de la muestra tanto en I-V como en G-V y C-V utilizando las herramientas anteriormente descritas.

El proyecto creado y utilizado puede observarse en la figura 4.17.

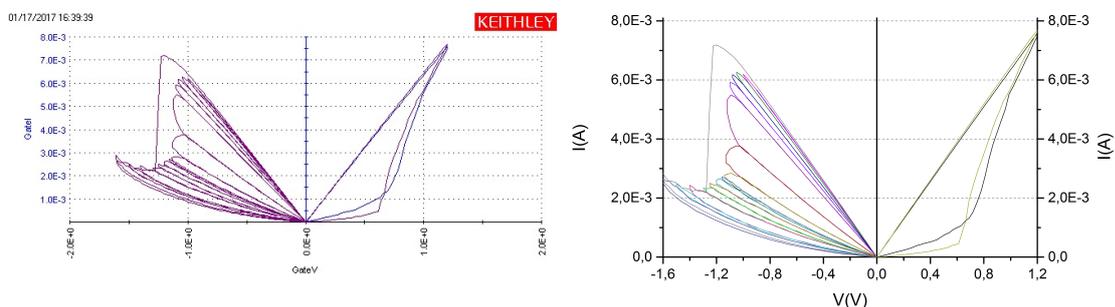
4.6. Representación de resultados con OriginPro 9.0

Los datos obtenidos en la aplicación KITE, fueron tratados por el programa OriginPro para poder tener una mayor facilidad para su análisis. En este programa primero debemos de importar los archivos Excel que hemos obtenido de los experimentos realizados sobre las muestras con analizador Keithley mediante la aplicación KITE. A continuación, tratamos los datos de esos

archivos Excel de forma que sean adecuados para obtener la representación correcta, por ejemplo, representación en valor absoluto de las corrientes obtenidas.

La ventaja de usar OriginPro es que tendremos una representación de los datos que será más fácil de analizar, ya que, puede ser confeccionada según los parámetros que elija el usuario gracias a que hay una gran variedad de representaciones de las curvas y ejes en los que están contenidas.

Podemos ver el gran paso que supone la representación de los datos para su comprensión con este programa si lo comparamos con una gráfica obtenida directamente con la aplicación KITE. En la figura 4.18 tenemos la curva en KITE junto a otra representada con OriginPro 9.0.



(a) Representación de los datos obtenidos del experimento con la aplicación KITE (b) Representación de los datos obtenidos del experimento con el programa OriginPro 9.0

Figura 4.18: Diferencia en la representación de los datos

Capítulo 5

Resultados y discusión

Los capítulos anteriores han versado en el estudio en profundidad del fenómeno de conmutación resistiva, el estudio de los equipos utilizados para la caracterización de las estructuras MIS y MIM, así como el desarrollo de las características de las muestras usadas y todo el proceso de montaje, tanto con la parte hardware con los diferentes equipos como con el software viendo como se crean y ejecutan los test en KITE y se representan luego las muestras. Tras todo esto en este capítulo se presentarán los resultados obtenidos después de analizar y caracterizar las muestras y haberlas tratado con OriginPro. Estos resultados nos servirán para entender mejor el fenómeno de conmutación resistiva, así como para ver una futura viabilidad de las estructuras presentadas para un próximo uso en las memorias ReRAM con todas las ventajas, ya comentadas, que esto tendría en el futuro de la electrónica.

5.1. Pruebas y resultados obtenidos con muestras MIS

En primer lugar se analizaron las estructuras MIS multicapa. Estas muestras con estructura Ni - Dieléctrico - Si(n⁺) presentan un carácter unipolar, el cual ha sido estudiado. El modo de proceder fue analizar primero las muestras con menor número de capas 8343-3 hasta llegar a la 8343-6 que presenta 5 capas. En primer lugar se caracterizaron en I-V y posteriormente se hizo este proceso con G-V y C-V.

5.1.1. Muestra 8343-3

Es una estructura bicapa cuyo dieléctrico esta compuesto por una capa superior de 10 nm de espesor de HfO_2 y una segunda por debajo de otros 10 nm de Al_2O_3 .

Experimentos I-V

Se realizó una caracterización de corriente frente a tensión de forma que la corriente en el proceso de SET era limitada a $100 \mu A$. Esta $I_{compliance}$ se alcanzaba en un rango variable de voltajes entre -2 V y -7 V. El proceso de SET, por tanto, podía ser detenido de forma automática cuando se alcanza esa condición. Sin embargo, para la parte de RESET esta posibilidad usando

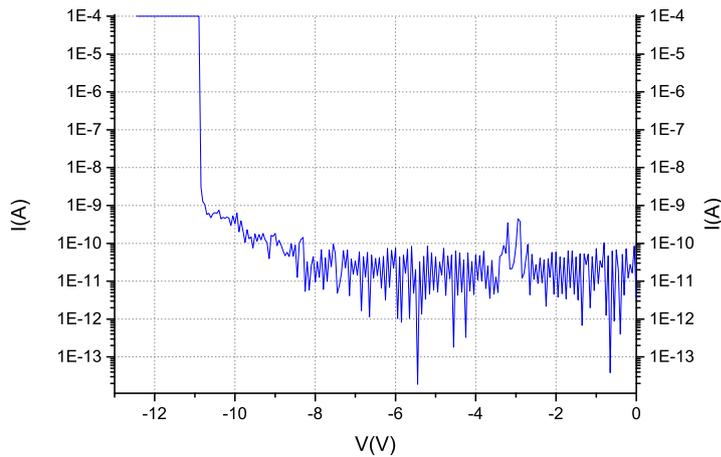


Figura 5.1: Proceso de electroforming en la muestra 8343-3

la aplicación KITE no la tenemos, por ello, el parar el experimento debe hacerse de forma manual una vez que veamos un gran salto en el valor de la corriente, esto significa que se ha producido el RESET. Tanto el SET como el RESET se darán a una misma polaridad, ya que estas muestras son unipolares, debido a ello, debemos de operar con cuidado para hacer estos 2 procesos de forma ordenada.

Empezamos conectando la muestra a la mesa de puntas tal y como se explicó en el capítulo anterior, y a partir de ahí configuraremos el equipo Keithley para hacer experimentos adecuados.

En primer lugar debemos de hacer el electroforming a la celda de memoria. Este se puede ver en la figura 5.1, se limitó la corriente a $100 \mu A$ para no dañar la celda en el proceso ante un gran crecimiento inesperado de esta.

La primera parte consistió en la configuración de dos ITMs que realizasen un barrido de tensión entre 0 y -10 V, añadiendo la condición para el SET de que si se obtiene una corriente de al menos $100 \mu A$ el experimento se detiene. Hacemos esto para no introducir una gran potencia en la muestra. Como ya se ha comentado el experimento para la parte de RESET se debía de detener de forma manual cuando se producía una gran variación en la corriente, síntoma de que se había producido un RESET en la celda. El motivo de parar el test en este momento es que si se seguía con el test podríamos llevar la celda a un estado de RESET más profundo y obtener resultados cuando se producía el SET que no fueran adecuados. En la figura 5.2 podemos ver los resultados obtenidos para este experimento.

Como se puede observar hay 2 estados bien diferenciados en la corriente, dependiendo si estamos en un estado de alta resistencia donde la corriente será bajo u otro de baja resistencia es cuyo caso tendremos una mayor corriente. Tendremos unas transiciones abruptas entre esos 2 valores de corriente que es donde se da la formación del filamento conductor, llevando la celda al estado de ON o de OFF. También podemos apreciar que estas transiciones no se producen para un valor de voltaje concreto, si no que están en un rango entre -2 V y -7 V, por lo que no hay una gran repetitividad.

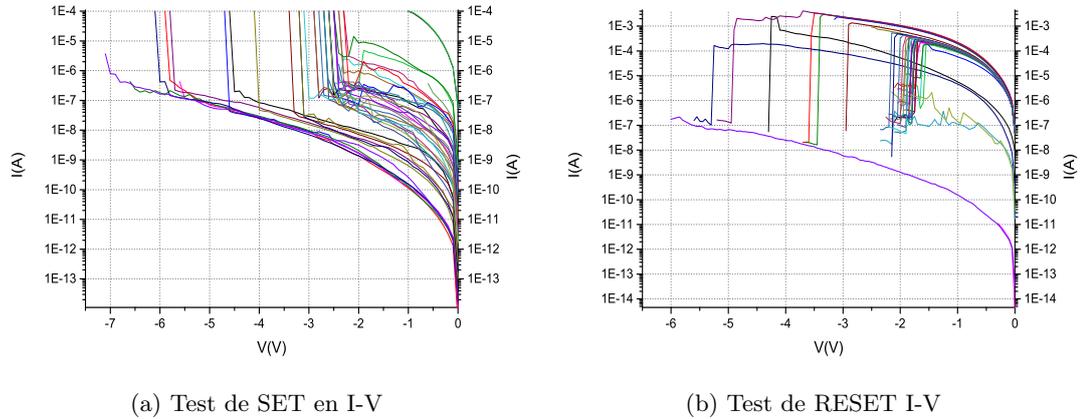


Figura 5.2: Test I-V realizados a las muestras 8343-3

Experimentos GC-V

Tras el montaje adecuado para realizar medidas en frecuencia, programamos los ITMs para llevar a cabo el experimento. Aplicaremos un barrido de voltajes entre 0 V y -1 V para el SET y entre 0 V y -5 V para el RESET. La señal de alterna introducida tiene una amplitud de 30 mV_{RMS} y de 100 kHz de frecuencia.

Los resultados obtenidos para SET y RESET fueron los siguientes. En la figura 5.3 están los resultados para el test de SET y en la figura 5.4 los de RESET.

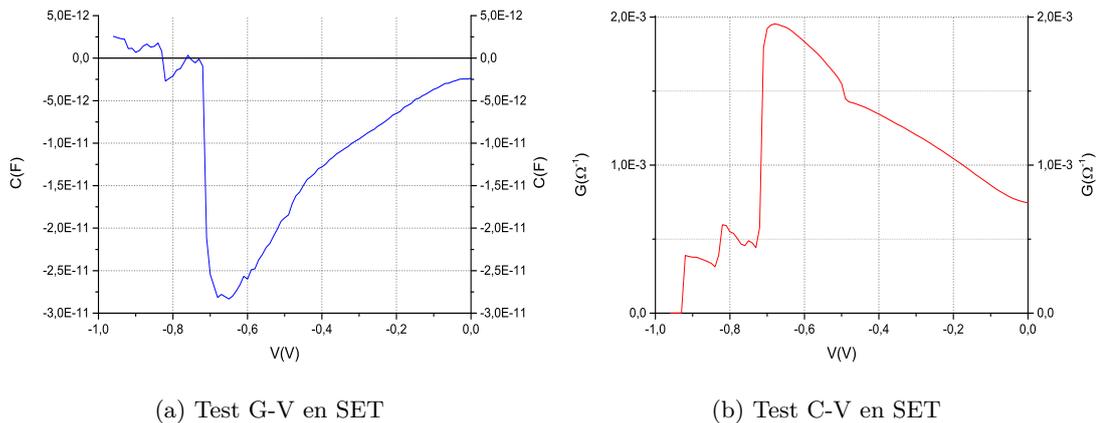


Figura 5.3: Test G-V y C-V en SET realizados a las muestras 8343-3

Fijándonos en la conductancia vemos que es un resultado lógico, ya que, en el SET se forma un filamento conductor por lo que aumenta la conductancia y con lo que hay más corriente. Por otro lado, al formarse este filamento conductor el efecto capacitivo de la celda tendrá un menor peso, ya que, se moverá la carga almacenada. En el proceso de RESET, al romperse este filamento obtenemos el comportamiento contrario.

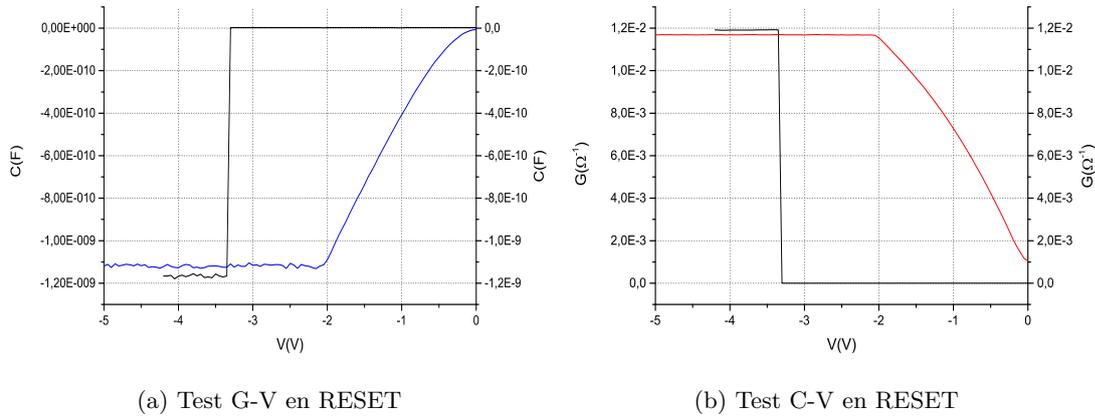


Figura 5.4: Test G-V y C-V en RESET realizados a las muestras 8343-3

5.1.2. Muestra 8343-6

Es una estructura pentacapa cuyo dieléctrico está compuesto por HfO_2 (4 nm) - Al_2O_3 (4 nm) - HfO_2 (4 nm) - Al_2O_3 (4 nm) - HfO_2 (4 nm). Los experimentos realizados fueron paralelos que para la estructura anterior para así poder comparar resultados y ver el efecto de aumentar el número de capas que forman el dieléctrico.

Experimentos I-V

El barrido en tensión al igual que el de la muestra 8343-3 se realizó entre 0 V y -10 V y se ajustó la $I_{compliance}$ a 100 μA en el SET con lo que, en cuanto se alcanzase este límite, el test se detendría. Para el caso del RESET el test se parará de forma manual como en la muestra anterior. Los resultados de los tests los podemos encontrar en la figura 5.5.

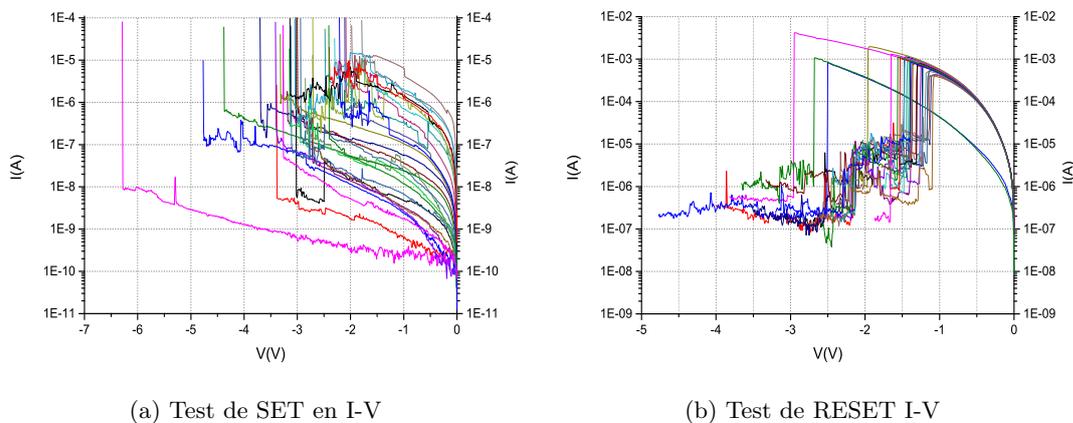


Figura 5.5: Test I-V realizados a las muestras 8343-6

A raíz de los resultados podemos decir que las curvas obtenidas son más ruidosas que las de

la muestra bicapa y vemos que los valores de corrientes obtenidos son muy similares.

Experimentos GC-V

Se realizó un test para capacidad y conductancia donde se llevó a cabo un barrido en tensión entre 0 V y -2 V, con una señal AC de 30 mV_{RMS} y 100 kHz. Para ilustrar este experimento, en la figura 5.6 se pueden ver las curvas obtenidas en el SET.

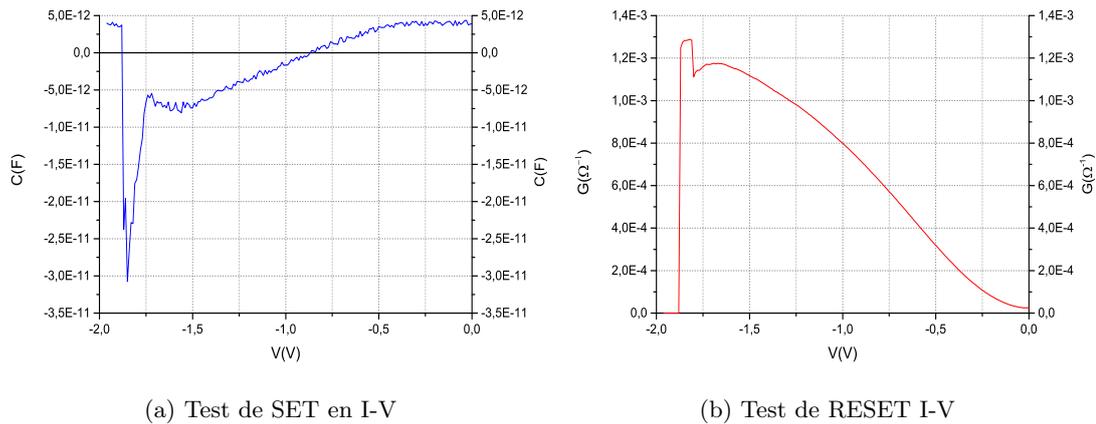


Figura 5.6: Test I-V realizados a las muestras 8343-6

Comparando con la muestra 8343-3 vemos que la C es algo más ruidosa y mayor y que la G a 0 V es menor.

5.2. Pruebas y resultados obtenidos con muestras MIM

A partir de la experiencia obtenida con las muestras MIS multicapa, se analizaron las estructuras MIM monocapa. Estas muestras con estructura $W - HfO_2(20nm) - TiN/Ti$ presentan un carácter bipolar, el cual ha sido estudiado. Como en el caso anterior, primero se caracterizaron en I-V y a continuación en G-V y C-V.

5.2.1. Muestra 8356-1

Es una estructura bicapa cuyo dieléctrico está compuesto por una única capa de 20 nm de espesor de HfO_2 . En este caso con la experiencia de las muestras medidas anteriormente y gracias al buen comportamiento de esta fue posible una mayor variedad de experimentos para caracterizar y analizar las prestaciones de esta estructura.

En el caso de esta muestra, fue introducida dentro del criostato para así obtener unos mejores resultados.

Una vez hechas las conexiones oportunas, lo primero que debemos hacer es el electroforming de la celda para que se empiece a mostrar el fenómeno de conmutación resistiva, este se representa en la figura 5.7.

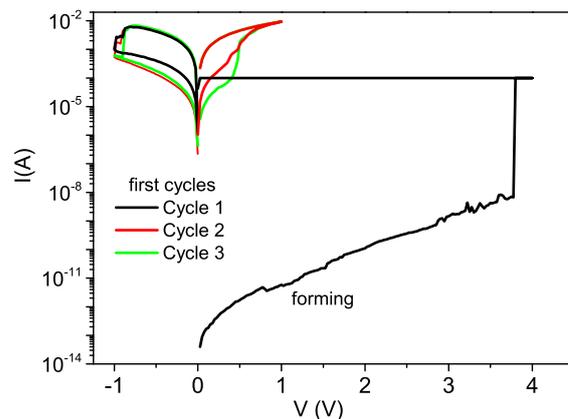


Figura 5.7: Proceso de electroforming en la muestra 8356-1

Experimentos I-V

- Experimento 1

El primer experimento consistió en encontrar los voltajes de operación de las celdas, el denominado “ciclo marco”. Para ello, se hicieron barridos de voltaje entre -1.6 V y 1.2 V, con lo que se hallaron las tensiones para las que se producía el SET y el RESET, el resultado se muestra en la figura 5.8. Puede ser observada la gran limpieza en las curvas, ya que, presentan un bajo ruido. Las tensiones a las que se produce el SET son positivas y este proceso se da alrededor de los 0.5 V, el RESET lo encontramos a tensiones negativas produciéndose este cerca de 1 V.

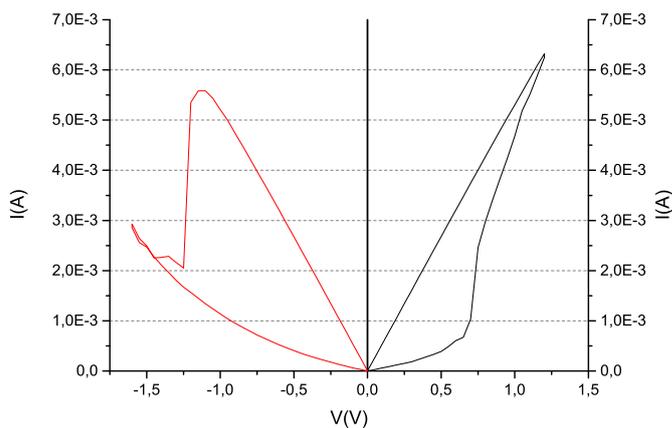


Figura 5.8: Ciclo marco de la muestra 8346-1

- Experimento 2

El segundo experimento se llevó a cabo la medida de este mismo “ciclo marco” mientras

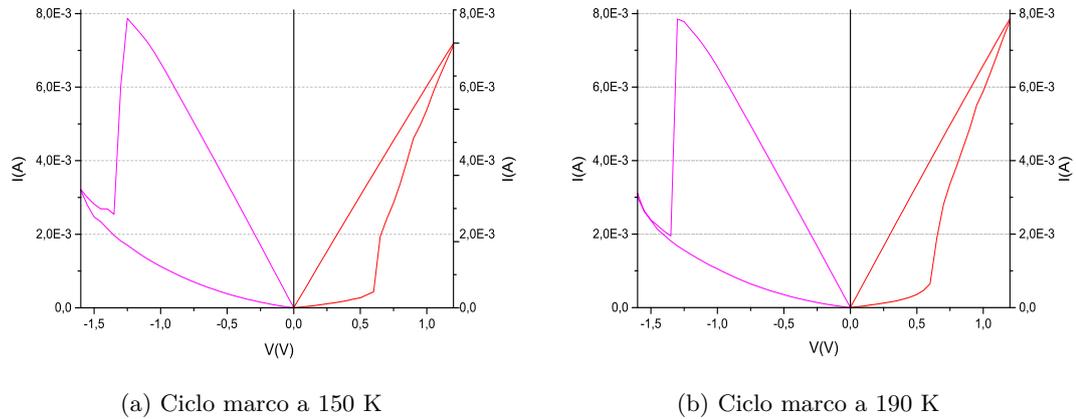


Figura 5.9: Ciclos marcos para la muestra 8356-1 a 150 K y 190 K

la temperatura bajaba a la del N_2 líquido, unos 77 K. Se midió a 150 K y 190 K. La figura 5.9 representa lo obtenido con estas medidas.

■ Experimento 3

Para este tercer test se probó la respuesta de la celda cuando aumentabamos progresivamente el voltaje de la muestra mientras hacíamos un proceso de SET o RESET, es decir, el comportamiento dinámico. Para ello, primero se llevó la celda al estado contrario al que se quería medir y a continuación, hacer barridos de voltaje cada vez mayores. Por ejemplo, si queremos medir la respuesta del SET, primero llevamos la celda a un estado de RESET para empezar la prueba desde cero, después hacemos un barrido a tensiones positivas en el que cada vez la cota superior del rango será mayor (0.3 V, 0.45 V, 0.5 V, 0.6 V, 0.8 V, 1 V). Un resultado a modo de ilustración podemos verlo en la figura 5.10.

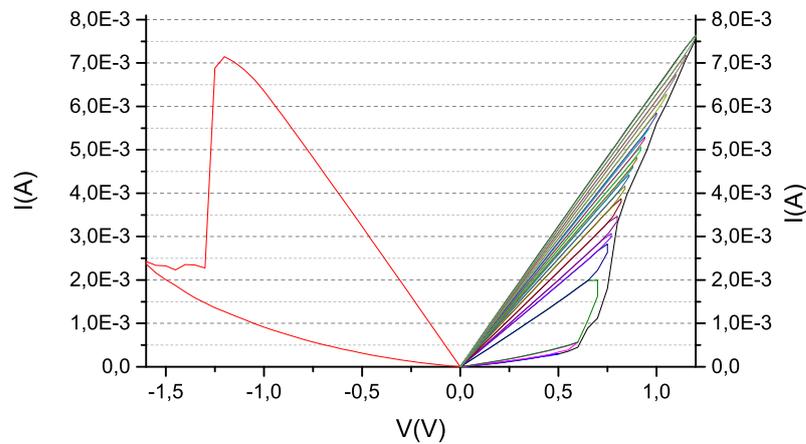


Figura 5.10: Control del proceso de SET de la muestra 8356-1

A la vista de los resultados podemos decir que podemos tener un gran control sobre el

estado de las celdas.

■ Experimento 4

La cuarta prueba consistió en ver el efecto de limitar la corriente de SET en la muestra y ver como ello afectaba a la muestra en el RESET. Se aplicó 5 veces el mismo voltaje pero cambiando cada vez la corriente límite ($I_{compliance}$) y con ello se hizo a continuación un RESET a -1.6 V obteniendo las curvas de la figura 5.11.

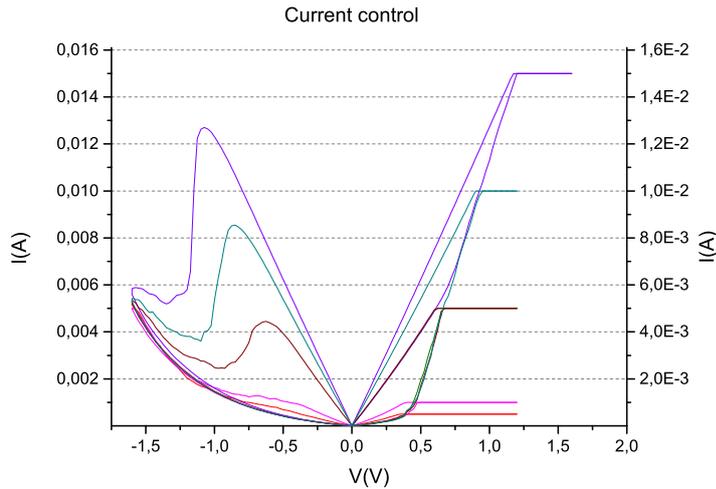


Figura 5.11: Control del RESET limitando la corriente de SET

Con estos test realizados en I-V podemos destacar la repetitividad y gran control que podemos obtener de estas celdas.

Experimentos GC-V

Para entender el funcionamiento de una estructura que presente conmutación resistiva, el grupo de investigación dentro del cual se enmarca este trabajo, creó un modelo eléctrico sencillo que se aproxime al comportamiento de este fenómeno. De este modo, tendremos una celda compuesta por una parte real que no dependerá de la frecuencia, que será la conductancia (G), y otra imaginaria que sí lo hará, la susceptancia (B/ω). La susceptancia será negativa en el estado de ON cuando el filamento conductor esté formado, que también tendrá una resistencia asociada (R_{ON}), por otra parte, las 2 placas de metal paralelas que forman estructura serán un capacitor (C). Por todo ello, en el estado de ON, podremos modelar la celda como una resistencia (R_{ON}) en serie con una inductancia (L) y ambas en paralelo con un capacitor (C). Esto puede ser expresado como es mostrado en la fórmula 5.1:

$$Y = \frac{1}{R_{ON} + j\omega L} + j\omega C \tag{5.1}$$

Y si expresamos por separado la parte real e imaginaria obtenemos las fórmulas 5.2 y 5.3:

$$Real(Y) = G = \left(\frac{1}{R_{ON}}\right) \cdot \frac{1}{1 + \frac{\omega^2 L}{R_{ON}}} \quad (5.2)$$

$$Im(Y) = B = \omega \left(C - \frac{\frac{L}{R_{ON}}}{1 + \omega^2 \cdot \frac{L}{R_{ON}}}\right) \quad (5.3)$$

A partir de este modelo se relizaron medidas que permitieran validar este modelo.

■ Experimento 1

El primer test consistió en aplicar un barrido de voltaje entre 0 y -1.6 V, junto con una componente en alterna de 30 mV_{RMS} a diferentes frecuencias con el fin de comprobar el modelo anteriormente explicado. Los resultados obtenidos fueron los de la figura 5.12.

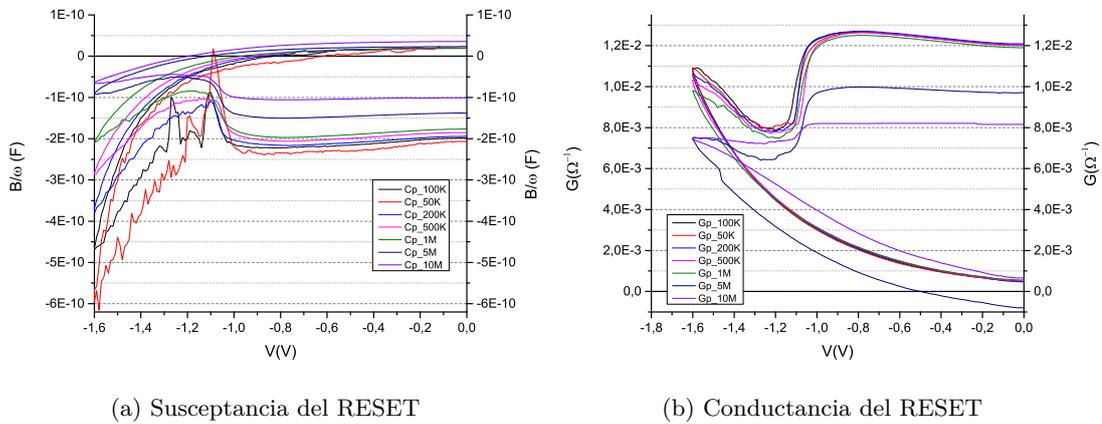


Figura 5.12: Partes real e imaginaria del proceso de RESET en la muestra 8356-1

Se puede observar que el comportamiento se ajusta a lo esperado, pese a que para frecuencias de más de 5 MHz las medidas no son fiables.

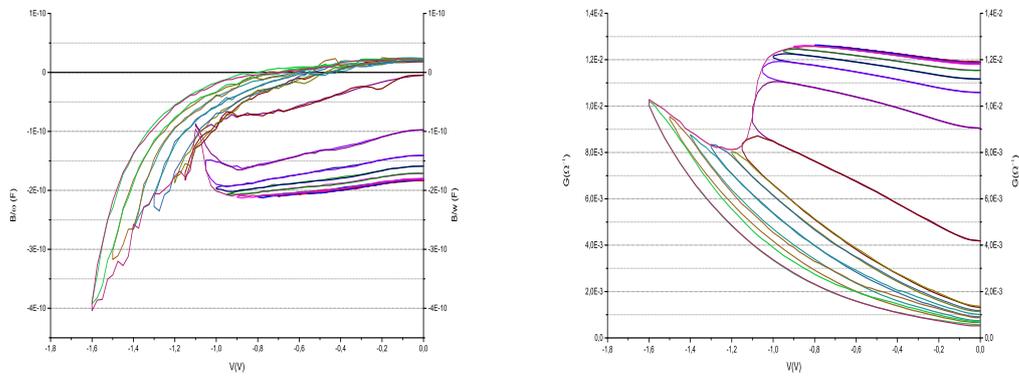
■ Experimento 2

La siguiente prueba trataba de hacer un borrado acumulado en la celda, es decir, aplicar cada vez barridos de voltajes mayores (en valor absoluto) con la componente AC de 30 mV_{RMS} y una frecuencia de 100 kHz, las curvas tras el experimento se muestran en la figura 5.13.

■ Experimento 3

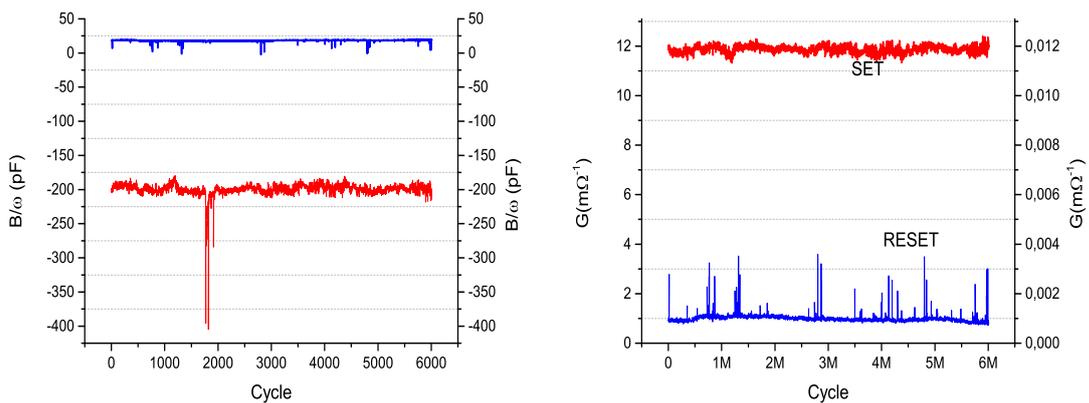
Por último, se hicieron en la muestra 6000 ciclos consecutivos de SET y RESET con el fin de probar la robustez de estas muestras. El resultado puede verse en la figura 5.14.

Los picos que salen en las curvas tanto de conductancia como susceptancia para SET y RESET se tratan de pequeños fallos en la celda a la hora de cambiar de estado. Como podemos ver el comportamiento es muy bueno, ya que, no hay muchos.



(a) Comportamiento susceptancia durante en borra- (b) Comportamiento conductancia durante en bo-
 acumulado rrado acumulado

Figura 5.13: Lazos de susceptancia y conductancia durante ciclos de borrado acumulativos



(a) Susceptancia durante 6000 ciclos de SET y RE- (b) Conductancia durante 6000 ciclos de SET y RE-
 SET SET

Figura 5.14: Test de robustez: Señales conductancia y susceptancia correspondientes a los estados de SET y RESET durante 6000 ciclos consecutivos

Parte III

Conclusiones

Capítulo 6

Conclusiones y Líneas Futuras

Para finalizar este trabajo se procederá a enunciar los objetivos cumplidos y las conclusiones que pueden ser extraídas a partir de su realización. En esta parte se incluirá lo relacionado con lo hecho, es decir, desde el punto de vista del aprendizaje técnico, así como, los conocimientos adquiridos durante el transcurso del proyecto. Por último, se concretarán algunas de las posibles líneas futuras con las que podemos seguir este trabajo.

6.1. Objetivos Cumplidos

Una vez que se ha concluido con este trabajo, es momento de mirar los objetivos marcados al inicio del mismo y ver si han sido cumplidos.

En primer lugar debíamos de estudiar los fundamentos de estas memorias para así, poder entender el fenómeno que las sustentan. Esto ha sido posible a partir de la lectura comprensiva de un gran número de publicaciones científicas en este campo y de libros relacionados con el tema.

También se marcaba como objetivo el aprendizaje de los equipos de medida, el cual ha sido posible mediante los manuales de usuario de cada uno de los aparatos primero y con el manejo de los mismos a continuación. A raíz de la consecución en el aprendizaje en el manejo de los equipos se pudieron caracterizar eléctricamente las diferentes muestras, y posteriormente han sido representadas de una forma correcta para poder ser estudiados los resultados obtenidos.

Con todo ello, estamos en disposición de decir que se ha completado el objetivo global de estudiar y caracterizar estructuras que presenten conmutación resistiva.

6.2. Competencias Adquiridas

El hecho de que este trabajo haya sido realizado en el seno del Grupo de Caracterización de Materiales y Dispositivos Electrónicos de la Universidad de Valladolid me ha aportado grandes enseñanzas en diferentes ámbitos. Primeramente, dada la larga trayectoria docente e investigadora de los componentes que forman el grupo, la experiencia vivida con la realización de este proyecto ha supuesto un cambio a la hora de trabajar y pensar, ahora de forma más científica y

eficiente. El coger competencias de trabajo en equipo ha sido muy importante también para un futuro profesional, así como, el tener la oportunidad de aportar a la publicación de documentos para diferentes revistas y congresos.

Por supuesto, he adquirido conocimientos técnicos acerca técnicas de medida para la caracterización eléctrica de dispositivos y manejo de equipamiento de laboratorio, el cual es un conjunto de equipos punteros y actualmente utilizados en empresas en el sector electrónico, y también la representación formal de resultados.

6.3. Conclusiones

Como conclusiones acerca del estudio de los memristores se puede extraer que:

- Las estructuras que presentan un carácter bipolar pueden ser menos dificultosas a la hora de experimentar con ellas, ya que, los procesos de SET y RESET se dan para polaridades diferentes.
- La existencia de lazos internos al ciclo marco, lo que prueba que hay estados intermedios. Por ello, podemos decir que tendremos un gran control sobre el estado de la celda.
- La escasa dependencia de la temperatura exterior, ya que, los experimentos donde se bajó la temperatura del criostato para medir los resultados no mostraban una dependencia de la corriente con esta.

6.4. Líneas Futuras

Como líneas futuras en este trabajo debemos destacar la importancia de continuar la experimentación con muestras compuestas por diferentes materiales para poder comprender completamente la operación de este fenómeno de conmutación resistiva y con ello su posterior integración en memorias ReRAM.

Para hacer esto posible se debe de crear un protocolo con un mayor rango de experimentos para la realización de las medidas de las diferentes muestras y con ello poder contrastar adecuadamente sus características y comportamiento, además de profundizar más en las posibilidades que nos ofrecen los diferentes equipos y programas para ejecutar los experimentos y las representaciones. Por ello también se podrían crear UTMs que nos permitan la automatización de las medidas para hacerlas más rápidas y eficaces, esto conllevará el aprendizaje del manejo de otra aplicación del equipo Keithley.

El estudio de los memristores esta siendo un tema de gran interés en la actualidad y se están destinando muchos esfuerzos para su investigación y desarrollo debido las grandes mejoras que estos dispositivos pudieran representar en el futuro, sin embargo, todavía queda mucha tarea que realizar en este campo.

Parte IV

Apéndices y Bibliografía

Apéndice A

Publicaciones como coautor

Durante el desarrollo de este trabajo en el marco del grupo de investigación, he colaborado en algunas publicaciones científicas y congresos siendo coautor de estas. A continuación se refleja la lista de publicaciones y congresos:

- *Accurate control of admittance parameters of RRAM devices during writing and erasing operations*

Congreso: International Conference on Memristive Materials, Devices & Systems

MEMRISYS Abril 2017 - Atenas, Grecia

Autores: Salvador Duenas, Oscar G. Ossorio, Luis A. Dominguez, Helena Castan, Hector Garcia, Enrique Miranda, Mireia B. Gonzalez, Francesca Campabadal

- *The role of defects on the resistive switching behavior of $Ta_2O_5 - TiO_2$ based metal-insulator-metal (MIM) devices for memory applications*

Congreso: 17th International Conference on Defects-Recognition, Imaging and Physics in Semiconductors

DRIP Octubre 2017 - Valladolid, España

Autores: S. Duenas, H. Castán, H. García, O. G. Ossorio, L. A. Domínguez, K. Kalam, H. Seemen, U. Joost, A. Tamm, K. Kukli

- *Admittance memory cycles of $Ta_2O_5 : ZrO_2$ -based RRAM devices*

Congreso: XXXII Conference on Design of Circuits and Integrated Systems

DCIS Noviembre 2017 - Barcelona, España

Autores: S. Dueñas, H. Castán, O. G. Ossorio, L. A. Domínguez, H. García, K. Kalam, K. Kukli, M. Ritala, and M. Leskelä

Bibliografía

- [1] M. Di Ventra, Y. V. Pershin, and L. O. Chua. Circuit elements with memory: Memristors, memcapacitors, and meminductors. *Proceedings of the IEEE*, 97(10):1717–1724, Oct 2009.
- [2] Strukov, Dmitri B., Snider, Gregory S, and Williams R. The missing memristor found. *Nature*, 453(10), May 2008.
- [3] 43rd IEEE Semiconductor Interface Specialists Conference, Tutorial SISC San Diego. *Resistive switching materials and devices for future memory applications*, Dec 2012.
- [4] Rainer Waser. *Nanoelectronics and Information Technology: Advanced Electronic Materials and Novel Devices*. John Wiley & Sons, Inc., New York, NY, USA, third edition edition, 2003.
- [5] Enrique Mandado Pérez. Unidades de emoria digitales. Electrónica Digital. Departamento de Tecnología Electrónica. Escuelas Técnicas de Ingenieros. Universidad de Vigo.
- [6] Helena Castán Lanaspa. Subsistemas integrados: Almacenamiento de datos. Diseño de Circuitos y Sistemas Mixtos. Escuela Técnica Superior de Ingenieros de Telecomunicación. Universidad de Valladolid.
- [7] Doo Seok Jeong, Reji Thomas, RS Katiyar, JF Scott, H Kohlstedt, A Petraru, and Cheol Seong Hwang. Emerging memories: resistive switching mechanisms and current status. *Reports on progress in physics*, 75(7):076502, 2012.
- [8] Jesus M. Hernández Mangas. Microcontroladores y dsps. Microcontroladores y DSPs. Escuela Técnica Superior de Ingenieros de Telecomunicación. Universidad de Valladolid.
- [9] Jianyong Ouyang. *Emerging Resistive Switching Memories*. Springer. Department of Materials Science National University of Singapore. Singapore. Singapore, 2016.
- [10] Daniele Ielmini. Resistive switching memories based on metal oxides: mechanisms, reliability and scaling. *Semiconductor Science and Technology*, 31(6):063002, 2016.
- [11] H. Castán, S. Dueñas, A. Sardiña, H. García, T. Arroval, A. Tamm, T. Jõgiaas, K. Kukli, and J. Aarik. *Thin Film Processes - Artifacts on Surface Phenomena and Technological Facets. Chapter 9: RRAM Memories with ALD High-K Dielectrics: Electrical Characterization and Analytical Modeling*. InTech, 2017.

BIBLIOGRAFÍA

- [12] Inc. Cascade Microtech. *M150 Measurement Platform User's Guide*, 2006.
- [13] Leica Microsystems. *Leica StereoZoom: Manual de Instrucciones*, 2000.
- [14] N. H. Balshaw. *Practical Cryogenics: An Introduction to Laboratory Cryogenics*, 1996.
- [15] Oxford Instruments. *Optistat DN2 Variable Temperature Liquid Nitrogen Cryostat Operator's Handbook*, 2013.
- [16] Oxford Instruments Superconductivity. *ITC 503 Temperature Controller Operator's Handbook*, 2000.
- [17] TPT Wire Bonder. *HB02/04/05 Wire Bonder Operation Manual Version 2.4*, 2013.
- [18] Mark Borgerding. *Model 4200-SCS Semiconductor Characterization System Reference Manual KTE Interactive Version 8.2*, 2011.